

WLAN 수신기를 위한 Digital Down Converter (DDC) 구현

정길현*

The Implementation of DDC for the WLAN Receiver

Kil Hyun Jeong *

요약

본 연구에서는 IEEE 802.11 OFDM 수신기에 적용하기 위한 DDC(Digital Down Converter) 설계 방법에 대하여 연구하였다. 상용화 칩으로는 구현이 어려운 WiFi 응용서비스의 요구사항을 만족하기 위해서는 적절한 수신기 개발이 필요하다. OFDM 수신기에서 DDC는 AD 컨버터로부터 업 샘플링된 I/Q(Inphase/Quadrature) 신호를 수신하여 decimation을 위한 신호를 만들기 위해 CIC(Cascaded Integrator Comb) 필터블럭을 거쳐 다운 샘플링한 후 다시 이 신호를 보정하기 위한 FIR(Finite Impulse Response) 필터를 거쳐 출력하는 구조이다. 본 연구에서는 WLAN 규격에 적합한 DDC의 구조 및 설계방법 그리고 설계된 결과물의 시뮬레이션 결과에 대하여 분석하였다.

▶ Keyword : 디지털 다운 컨버터, IEEE802.11, CIC 필터

Abstract

In this paper, we discuss the design of the Digital Down Converters for the IEEE 802.11 wireless LAN receiver, which can be used for the customized receiver. The customized receiver can be used for special purposed services which cannot be realized using the general custom chip. In the OFDM receiver, DDC receives the up sampled Inphase/Quadrature signal from the AD converter and process down sampling and filtering procedures using the Cascaded Intergrator Filter and FIR filters.

We discuss the structure and design methodology of DDC's and analyze the simulation results.

▶ Keyword : DDC, IEEE802.11, CIC Filter

• 제1저자 : 정길현
• 투고일 : 2011. 12. 14, 심사일 : 2012. 01. 11, 게재확정일 : 2012. 01. 26.
* 장안대학교 IT학부 인터넷정보통신과 (Dept. of Internet Communication, Jangan University)

I. 서론

최근 스마트 폰, 스마트 패드의 사용이 증가하면서 IEEE 802.11 규격의 WiFi 무선데이터 서비스에 대한 수요가 급증하고 있다. 뿐만 아니라 단순한 데이터 서비스 이외의 응용분야에서도 WiFi 무선서비스를 활용하기 위한 노력이 시도되고 있다 [1-4]. 이러한 WiFi의 응용을 위해 상용화된 WiFi transceiver를 그대로 사용하기에는 제약이 따르는 경우가 발생하므로 서비스에 특화된 WiFi 모뎀의 설계가 필요하게 된다. 예를 들면 LBS(Location Based Service)의 경우에는 수신전파의 신호세기와 신호위상의 정밀한 측정이 필요하며 원격검침(AMR: Automatic Metering Rating)등이 경우에는 최소전력 소모를 위한 제어가 가능한 모뎀기능이 필요하다. 이러한 WiFi 응용분야에 적용할 수 있는 WiFi 모뎀의 설계 구현을 위해 본 연구에서는 WiFi 수신기에 적용하기 위한 Digital Down Converter(DDC)를 설계하고 시뮬레이션을 통한 결과를 분석하였다. DDC는 일반적으로 다단의 필터 블록으로 구성되는데 LPF(Low Pass Filter) 블록은 여러 단의 decimation 필터로 구성되며 고주파 영역을 처리하는데 있어 하드웨어적으로 단순한 구조를 갖는 CIC 필터를 사용하여 신호를 보상처리 하므로서 전체적인 주파수 특성결과를 얻는 방식을 사용한다[5]. II장에서는 IEEE 802.11 표준의 개요 및 송수신기 구조에 대해 설명하고, III장에서는 WiFi용 수신기의 구조 및 DDC의 개념과 원리를 기술하였다. IV장에서는 DDC 구현 내용과 시뮬레이션 결과를 설명하고 V장에서는 그 결과를 분석하였다.

II. IEEE 802.11 개요

IEEE 802.11 규격은 ISM(Industry Scientific and Medical) 무선랜 서비스를 위한 국제 표준 규격으로서 전 세계적으로 가장 일반화되어 사용 중인 규격으로 IEEE 802.11 a/b/g/n 등의 표준이 제정되었으며 최근에도 새로운 서비스를 위한 수정규격이 계속 제정되고 있다. 최근 가장 일반적으로 사용되고 있는 802.11n 규격은 2.4GHz와 5.725~5.850GHz의 ISM 밴드를 선택적으로 사용할 수 있으며 OFDM 다중화 방식과 n×n MIMO(Multiple Input Multiple Output) 안테나 기술을 적용하여 450Mbps이상의 물리계층 속도의 서비스를 제공할 수 있다. 표1에는 802.11 각 표준의 기술비교를 나타내었다[6-7].

표 1. 802.11 규격 기술
Table 1. 802.11 Standard Technical

	802.11	802.11a	802.11b	802.11g
Application	Wireless data Networking	Broadband LAN Access	Wireless data Networking	Broadband LAN Access
Spectrum Band	2.4GHz	5.15~5.25GHz 5.25~5.35GHz 5.725~5.825GHz	2.4GHz	2.4GHz
Modulation Scheme	FHSS or DSSS	OFDM	DSSS	OFDM, DSSS
Data established	1997년 7월	1999년 9월	1999년 9월	2003년 1월
Data Rates	1~2Mbps	54Mbps	11Mbps	54Mbps

표1에서와 같이 최근에는 주파수대역을 효율적으로 사용하기 위해 OFDM 다중화 방식을 사용하고 있으며 그림1에는 802.11a의 예를 들어 WiFi 송수신기의 구조를 도시하였다.

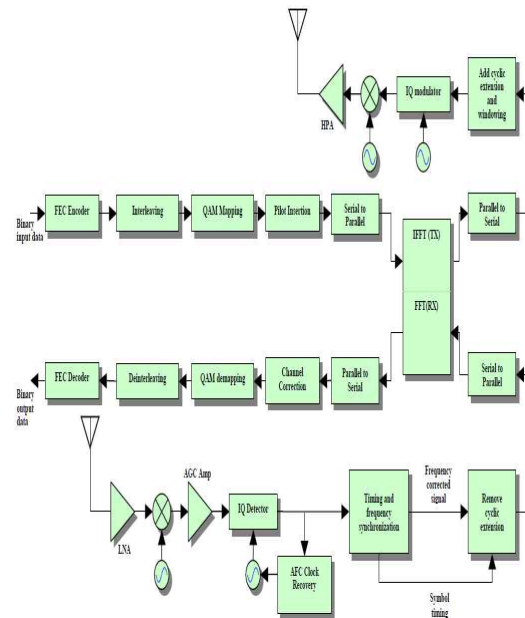


그림 1. 802.11 송수신기의 구조
Fig. 1. Structure of 802.11 Transceiver

표2에는 802.11a의 물리계층 규격의 각 파라미터를 나타내었다.

표 2. 802.11 물리계층 파라미터
Table 2. 802.11 Physical Layer Parameters

Data rate (Mbits/s)	Modulation	Coding rate (R)	Coded bits per subcarrier (NBPS C)	Coded bits per OFDM symbol (NCBP S)	Data bits per OFDM symbol (NDBP S)
6	BPSK	1/2	1	48	24
9	BPSK	3/4	1	48	36
12	QPSK	1/2	2	96	48
18	QPSK	3/4	2	96	72
24	16-QAM	1/2	4	192	96
36	16-QAM	3/4	4	192	144
48	64-QAM	2/3	6	288	192
54	64-QAM	3/4	6	288	216

802.11 WiFi 수신기의 구조는 그림2와 같다.

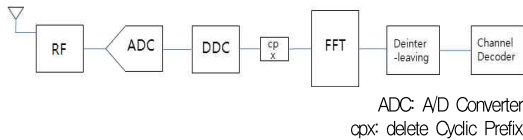


그림2의 수신기에서 ADC는 RF모듈에서 수신된 20MHz 대역의 아날로그 신호를 샘플링하고 DDC에 의해 베이스밴드 신호로 변환한 후 CP(Cyclic Prefix)를 제거한 후 타이밍 동기 및 캐리어 주파수 오프셋 검출 및 보정을 거쳐 FFT 변환하여 수신데이터를 검출한다.

DDC는 ADC로부터 오버샘플링된 데이터를 수신하여 칩 속도와 동일한 베이스밴드 신호를 변환하며 이득조정 및 주파수 및 위상동기 등의 역할을 수행한다.

III. DDC 구조 및 동작

DDC는 ADC로부터 오버샘플링 된 신호를 수신하여 사용 주파수 대역의 정보를 유지하면서 베이스밴드 신호로 변환한다. DDC는 그림3과 같이 기본적으로 complex mixer의 기능을 수행하며 NCO(Numerically Controlled Oscillator)

에 의해 주파수를 변환하며 선형위상 특성의 LPF(Low Pass Filter)와 decimation 블록으로 구성되어 있다.

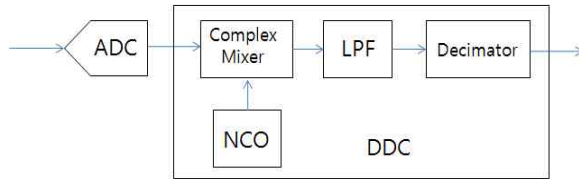


그림 3. DDC의 구조
Fig. 3. Structure of DDC

그림4와 같은 아날로그 신호가 RF FEM(Front End Module)로부터 수신되었을 때 ADC의 샘플링 주파수를 F_s 라고 하였을 때 스펙트럼은 그림5와 같이 된다.

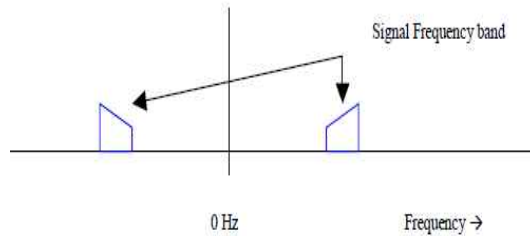


그림 4. ADC 수신신호 스펙트럼
Fig. 4. ADC Input Signal Spectrum

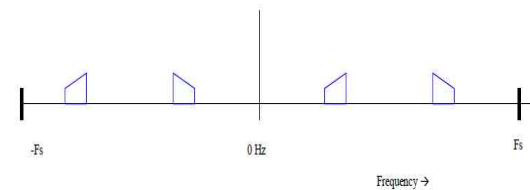


그림 5. ADC 출력신호
Fig. 5. ADC Output Signal

ADC complex 믹서와 decimator를 거친 출력신호는 그림6과 같은 스펙트럼 특성을 갖는다.

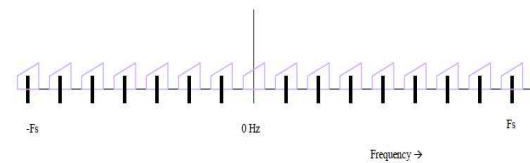


그림 6. decimator의 출력신호 스펙트럼
Fig. 6. Output signal Spectrum of decimator

OFDM 신호는 특정한 주파수 대역 내에서 다수의 서브캐리어 주파수 신호들의 집합이므로 신호들 간의 위상특성 관계가 유지되기 위하여 선형위상 특성을 갖는 LPF를 구현하여

야 한다. 이를 위해 complex 믹싱된 신호는 decimation 및 신호보정을 위한 필터군을 거쳐 원하는 샘플레이트로 출력된다. 일반적으로 DDC의 필터군은 그림7과 같이 CIC(Cascaded Integrator Comb) 필터와 신호보상과 decimation을 위한 FIR 필터로 구성되어 있다.

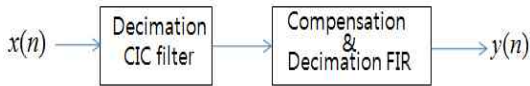


그림 7. DDC 필터
Fig. 7. DDC Filter

CIC 디지털 필터는 연산적으로 매우 효율적이며 곱셈의 연산이 필요하지 않으므로 DSP나 FPGA(Field Programmable Gate Array)로 구현이 용이하므로 DDC에서 일반적으로 사용되고 있다. 구조적으로는 FIR 필터로만 구성하는 경우보다 계산량이 감소하며 FIR이 낮은 주파수로 동작할 수 있다는 이점을 제공한다. CIC 필터는 이동평균필터의 일종으로 식(1)로 표현할 수 있다.

$$y(n) = \sum_{k=0}^{N-1} x(n-k) \dots\dots\dots (1)$$

$$= x(n) - x(n-N) + y(n-1)$$

이를 z 도메인으로 변환하면 식(2)와 같이 되고 그림8과 같은 구조를 갖는다.

$$H(z) = \frac{1-z^{-N}}{1-z^{-1}} \dots\dots\dots (2)$$

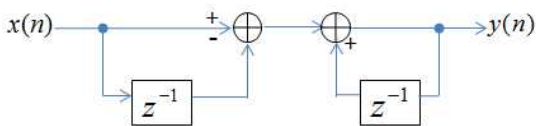


그림 8. CIC 필터의 구조
Fig. 8. Structure of CIC Filter

그림8에서 첫 부분을 integrator, 뒤를 comb 필터라고 한다.식(2)에서 $z = e^{j2\pi f}$ 로 대체하면 식(3)과 같이 된다.

$$H(e^{j2\pi f}) = \frac{1 - e^{-j2\pi Nf}}{1 - e^{-j2\pi f}} \dots\dots (3)$$

$$= \frac{1 - e^{-j2\pi Nf} (e^{-j2\pi f N/2} - e^{-j2\pi f N/2})}{1 - e^{-j2\pi f/2} (e^{j2\pi f/2} - e^{-j2\pi f/2})}$$

$$= e^{-j2\pi f(N-1)/2} \cdot \frac{\sin(\pi f N)}{\sin \pi f}$$

따라서 CIC 필터의 주파수 특성은 그림9와 같이 $\sin x/x$ 의 형태를 갖는다[8].

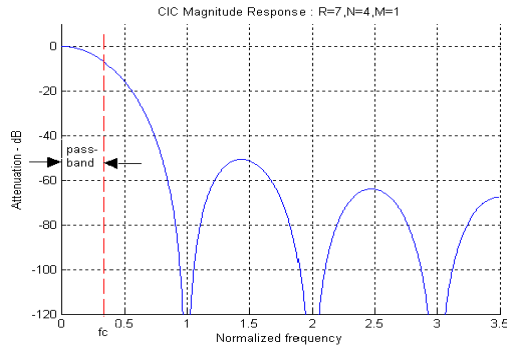


그림 9. CIC 응답
Fig. 9. CIC Magnitude Response

CIC 필터는 일반적으로 그림10과 같이 다단으로 구성하여 사용한다.



CIC Decimation Filter



CIC Interpolation Filter



그림 10. 다단 CIC 필터 구성
Fig. 10. Multistage CIC Filter Structure

이 때, 필터특성은 식(4)와 같이 된다.

$$H_z = H_I^N(Z) \cdot H_C^N(Z^R) = \left[\sum_{k=0}^{-1} Z^{-k} \right]^N \dots\dots\dots (4)$$

식(4)에서 N은 integrator-comb쌍의 수, R은 decimation rate이다. 주파수응답 특성은 식(5) 및 그림11과 같다.

$$H(f) = \left| \frac{\sin(\pi Mf)}{\sin\left(\frac{\pi f}{R}\right)} \right|^N \dots\dots\dots (5)$$

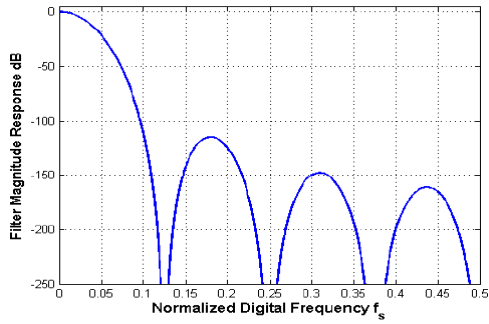


그림 11. CIC 필터 일반응답 특성
Fig. 11. CIC Filter General Response

CIC 필터는 구현이 용이하나 통과대역내의 특성이 편평하지 않고 sidelobe가 매우 크므로 FIR 필터에 의해 보정하여 준다. 이 때 FIR 필터는 통과대역 특성을 보상하기 위한 compensation 필터와 pulse shaping 필터로 구성한다.

IV. DDC 구현 및 분석

본 연구의 DDC 구조는 그림12와 같이 구성하였으며 DSP에 적용하기에 적합한 구조로 설계하였다.

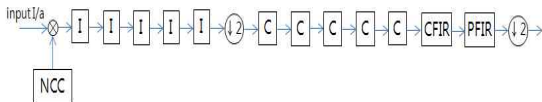


그림 12. DDC 구조
Fig. 12. DDC Structure

그림12에서와 같이 5단의 CIC 필터블럭을 거치면서 1/2 배의 언더 샘플링을 수행하고 CIC 블럭의 통과대역 특성을 보상하기 위한 CFIR(Compensation FIR)과 PFIR(Programmable FIR) 블럭을 거치면서 총 1/4 배의 언더 샘플링을 수행하게 된다.

5GHz band의 20MHz 주파수 대역의 WiFi 신호를 수신하기 위해 ADC로부터 입력신호는 80Msps, 출력신호는 20Msps로 설계하였으며 5 stage CIC 필터와 127 tap의 FIR 필터를 사용하였다. Root raised cosine 필터와 Kaiser-Bessell 윈도우를 사용하여 설계하였다. 그리고, 그 DDC의 특성을 그림13, 14, 15에 나타내었다. 그림13은 PFIR 필터의 주파수 응답특성을 나타내었고, 그림14는 PFIR 필터의 응답특성을 나타내었다.

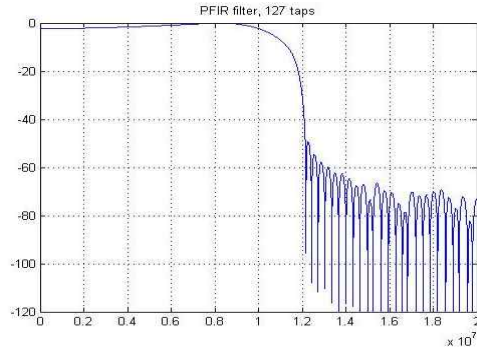


그림 13. PFIR 필터 주파수 응답특성
Fig. 13. PFIR Filter Frequency Response

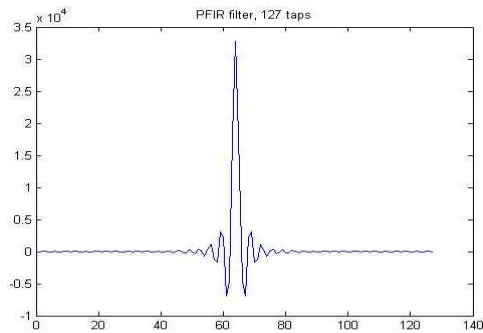


그림 14. PFIR 필터 응답특성
Fig. 14. PFIR Filter Response

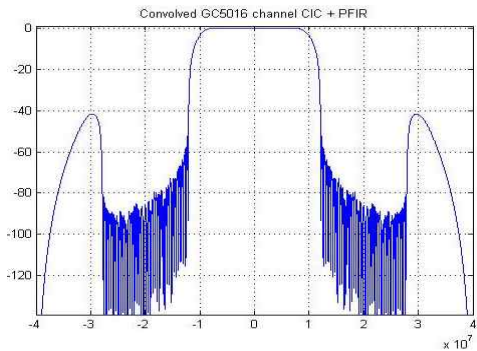


그림 15. DDC 블록 주파수 응답특성
Fig. 15. DDC Block Frequency Response

그림15는 DDC 블록의 주파수 특성을 나타내었다.

그림에서 보는 바와 같이 DDC 블록의 주파수 특성은 통과대역 리플 0.05dB, 저지대역 감쇄 -90dB의 특성을 나타낸다

이상에서 설명한 바와 같이 본 연구에서는 EVM(Error Vector Magnitude) 측정, ToA(Time of Arrival) 측정 등

과 같이 특별한 용도를 수행하기 위한 WiFi 수신기회로에 적용할 수 있는 DDC회로를 구현하고 이를 수신기에 적용하여 실용성을 확인하였다. 그 결과, 그림16에는 이 DDC를 이용하여 시뮬레이션으로 구현한 수신기에서 수신한 64QAM 신호의 Constellation을 나타내었다.

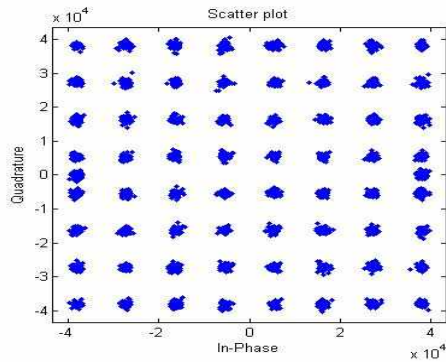


그림 16. 64QAM 수신신호
Fig. 16. 64QAM Receiver signal

V. 결론

본 연구에서는 WiFi 수신기에 사용하기 위한 Digital Down Converter를 설계하였으며 DSP에 적용이 용이한 형태의 구조를 구현하였다. 이 DDC는 5단의 CIC 필터와 127 탭의 FIR 필터로 구성하였고 20MHz 대역의 WiFi 신호를 80MHz 오버샘플링한 ADC의 출력데이터를 20Msps의 베이스밴드신호로 변환하여 준다. 구현된 DDC는 일반적인 상용칩으로는 할 수 없는 특수한 목적의 기능을 수행하기 위한 WiFi 수신기에 활용할 수 있다. 예를 들어, LBS를 위한 정밀한 수신신호세기, 전파도달시간 등의 측정이 가능하며 전력 소모를 최소화시키기 위한 수신기 설계 등에 활용할 수 있다.

참고문헌

[1] Teemu Roos. et al., "A Probabilistic Approach to WLAN User Location Estimation," International Journal of Wireless Information Networks, Vol. 9, No. 3, pp. 156-164, July 2002.
[2] A. Hatami et. el., "A comparative Performance Evaluation of Indoor Geolocation Technologies," Interdisciplinary Information Sciences, Vol. 12, No.

2, pp. 133-146, 2006.
[3] DaeHun Yoo, WoongChul Choi, "Busy-tone PHY Module with IEEE 802.11 Design and Implementation in NS-2," Journal of the Korea Society of Computer and Information, Vol. 13, No. 7, pp. 189-197, Dec. 2008.
[4] Jongwon Yoon, Jinoo Jung, "Wireless Network Synchronization Algorithm based on IEEE 802.11 WLANs (Wireless Local Area Networks) for Multimedia Services Design of minimum error digital Down-Converter for GSM mask requirements," Journal of the Korea Society of Computer and Information, Vol. 13, No. 6, pp. 225-232, Nov. 2008.
[5] Eugene B. Hogenauer, "An Economical Class of Digital Filters for Decimation and Implementation," IEEE Transactions on Acoustics, Speech, and Signal Processing, Vol. ASSP-29, No. 2, 1981.
[6] Majif Salal Naghmesh and Mohd Fedzil Ain, "Design of minimum error digital Down-Converter for GSM mask requirements," Journal of Eng. and Tech. Research, Vol. 1(5), pp.91-101, Aug. 2009
[7] http://en.wikipedia.org/wiki/IEEE_802.11
[8] Stephen Creaney and Igor Kostamov, "Designing Efficient Digital Up and Down Converters for Narrowband Systems," XILINX, XAPP1113(v1.0), Nov. 2008.

저자 소개



정길현

1983 : 한양대학교
전자통신공학과 공학사
1986 : 이화여자대학교 수학과
전자계산전공 이학석사.
2001 : 한양대학교
컴퓨터공학과 공학박사
현재 : 장안대학교 IT학부
인터넷정보통신과 부교수
관심분야 : 정보통신, 네트워크 프로토콜,
모바일 SW 개발
Email : khjeong@jangan.ac.kr