
LTE-Advanced 표준을 지원하는 CMOS Active-RC 멀티채널 Low-Pass Filter

이경욱* · 김창완**

A CMOS Active-RC channel selection Low-Pass Filter for LTE-Advanced system

Kyoung-Wook Lee* · Chang-Wan Kim**

이 논문은 2012년도 동아대학교 학술연구비로 연구되었음

요 약

본 논문은 LTE-Advanced 시스템을 위한 멀티채널을 선택할 수 있는 저역통과 필터를 제안한다. 제안하는 저역 통과 필터는 5 MHz, 10 MHz, 그리고 40 MHz의 3가지 모드의 차단주파수를 제공하며 Active-RC 5차 Chebyshev 구조로 설계되었다. 저전력을 확보하면서 40 MHz의 높은 차단 주파수를 확보하기 위해서 부정 저항을 가지는 PMOS Cross-Connection Load를 사용한 연산증폭기를 필터에 적용하였다. 더불어 공정, 전압, 그리고 온도에 의한 각각의 차단주파수 변화에 대응할 수 있도록 각각 3-bit 제어 가능한 튜닝회로를 추가하였다. 제안하는 필터는 0.13- μm CMOS 공정을 사용하여 설계하였으며 1.2 V 전압에서 총 20.9 mW 전력을 소모한다.

ABSTRACT

This paper has proposed a multi-channel low pass filter (LPF) for LTE-Advanced systems. The proposed LPF is an active-RC 5th chebyshev topology with three cut-off frequencies of 5 MHz, 10 MHz, and 40 MHz. A 3-bit tuning circuit has been adopted to prevent variations of each cut-off frequency from process, voltage, and temperature (PVT). To achieve a high cut-off frequency of 40 MHz, an operational amplifier used in the proposed filter has employed a PMOS cross-connection load with a negative impedance. A proposed filter has been implemented in a 0.13- μm CMOS technology and consumes 20.2 mW with a 1.2 V supply voltage.

키워드

Active-RC, CMOS, 여파기, LTE-Advanced, 연산증폭기

Key word

Active-RC, CMOS, Filter, LTE-Advanced, Operational Amplifier

* 준회원 : 동아대학교 전자공학과 석사과정 (glay915@hanmail.net)

** 정회원 : 동아대학교 전자공학과 조교수 (교신저자)

접수일자 : 2011. 12. 02

심사완료일자 : 2011. 12. 30

Open Access <http://dx.doi.org/10.6109/jkiice.2012.16.3.565>

© This is an Open Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License(<http://creativecommons.org/licenses/by-nc/3.0/>) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

I. 서 론

오늘날 인터넷의 발전과 더불어 이동통신의 기술의 발전으로 스마트폰 사용은 증가하게 되었고 이로 인해 모바일 트래픽양의 증가로 대용량의 데이터를 고속으로 처리할 수 있는 새로운 이동통신 시스템의 개발이 필요하게 되었다.

이러한 이유로 4세대 이동통신이 규격화 및 조사되고 있으며 ITU-R (International Telecommunication Union Radio communication Standardization Sector)에 의해 4세대 이동통신의 공식명칭으로 IMT-Advanced가 명명되었다[1]. 현재 IMT-Advanced의 표준기술로 인준된 기술은 Mobile WiMAX 진영의 IEEE 802.16m과 3GPP (3rd Generation Partnership Project)의 LTE (Long Term Evolution) Advanced가 있다. LTE-Advanced는 3GPP에서 LTE 표준 기술의 후속 기술로 2008년 초부터 개발해오고 있으며 현재, 최종 표준 완성을 목전에 두고 있음에 따라[2] 4세대 이동통신인 LTE-Advanced 시스템에 최적화된 송수신기 개발의 필요성이 있다.

LTE-Advanced를 위한 direct conversion 구조의 송수신 단말기에서는 원하는 채널을 선택함과 동시에 근접 채널 신호의 간섭을 제거하는 저역통과 필터의 역할은

필수적이다[3].

본 논문에서 LTE-Advanced system이 OFDM (Orthogonal Frequency Division Multiplexing) 통신방식을 채택함에 따라 우수한 선형성을 가지면서 기존의 LTE 저역통과 필터와 차별화를 위한 5 MHz, 10 MHz, 그리고 40 MHz의 3가지 차단 주파수를 제공하는 저역통과 필터를 제안한다.

II. 저역통과 필터 설계

그림 1은 본 논문에서 제안하는 저역통과 필터의 회로도이다. 그림 1에서 보는 바와 같이, LTE-Advanced system의 OFDM 변조방식의 높은 PAPR(peak to average power ratio)를 만족하기 위해 선형성이 우수한 Active-RC 구조를 채택하였고, 또한 설계 사양인 차단 주파수로부터 40 dB/oct의 감쇠특성을 만족시키기 위해서 5차 Chebyshev type의 필터로 설계하였다. Chebyshev type의 필터는 Butterworth type보다 group delay가 크고 passband ripple이 발생하는 단점이 있지만 적은 차수를 사용하여 높은 감쇠특성과 적은 전류 소모를 가질 수 있다는 장점이 있다.

본 연구에서 저역통과 필터가 가져야 할 1 dB 차단주

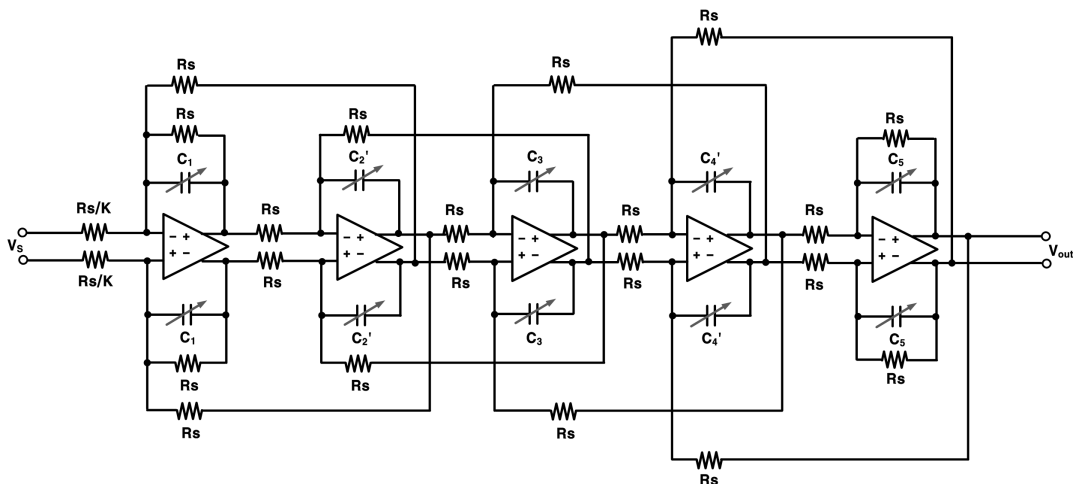


그림 1. Active-RC 5차 Chebyshev 필터
Fig. 1 Active-RC 5th order Chebyshev Filter

파수는 5 MHz, 10 MHz, 그리고 40 MHz이다. 제안하는 그림 1의 Active-RC 필터에서 차단주파수는 RS와 C1~5의 곱에 반비례하여 결정됨으로 주파수 이동을 위해서는 RS와 C1~5를 각각 가변하는 방법과 RS와 C1~5 값을 동시에 변화시키는 방법을 사용할 수 있다. 본 연구에서는 면적과 주파수 특성 등을 고려하여 간단한 구조의 병렬 커패시터 Array를 사용하였고 3-bit SPI를 이용하여 C1~5를 온-오프 제어함으로써 차단주파수를 선택하도록 설계하였다.

저역통과 필터 설계 시 발생하는 문제점은 PVT (Process, Voltage, Temperature) 변화에 의해 ±30% 정도의 차단 주파수가 변할 수 있다는 것이다[4]. 따라서 필터의 안정된 성능을 보장하기 위해 차단주파수의 보정은 꼭 필요한 부분이다. 제안하는 저역통과 필터는 corner simulation을 통해 이러한 문제점을 해결하였다. corner simulation은 SS, TT, FF mode에서 각각 80, 27, -40°C의 온도를 설정하고 수행하였다. 여기에서 기존에 설계된 TT mode(27°C)의 차단주파수 보다 SS mode(80°C)일 때 차단주파수가 낮아지고 FF mode(-40°C)일 때는 차단 주파수 높아지는 것을 확인할 수 있었다. 따라서 SS mode를 기준으로 커패시터 Array를 순차적으로 추가하는 방법을 사용하여 SS mode, TT mode, 그리고 FF mode에서 모두 설계 사양을 만족시킬 수 있도록 설계하였다.

그림 1의 제안하는 Active-RC 저역통과 필터의 삽입 손실은 식 1과 같다 [3].

$$Insertion Loss (dB) = 20\log(K/2) \quad (1)$$

식 1에서 K는 그림 1의 필터의 입력 저항에 사용된 비례상수이다. 본 연구에서는 K 값을 2로 가져감으로써 삽입손실을 0 dB로 설계하였다.

III. 연산 증폭기 설계

본 연구에서 최대 40 MHz의 높은 차단주파수를 만족시키기 위해서 그림 2의 광대역 연산 증폭기를 설계하였다.

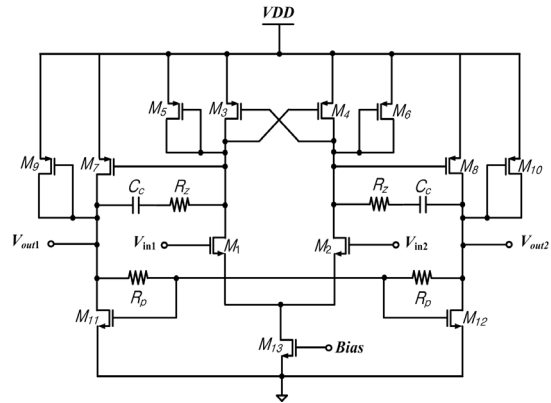


그림 2. 연산증폭기 회로도
Fig. 2 Operational Amplifier schematic

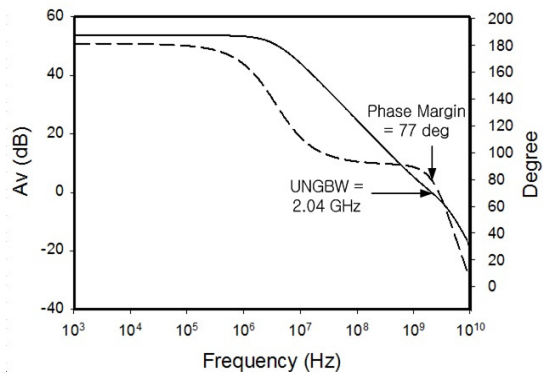


그림 3. 연산증폭기의 위상 및 이득 곡선
Fig. 3 Phase and Gain curve of Operational Amplifier

그림 2에서 보는 바와 같이, 제안하는 연산증폭기는 충분한 DC 이득 및 선형특성을 만족시키기 위해서 2단 연산 증폭기 구조를 채택하였고 광대역 특성을 얻기 위해서 첫 번째 단의 부하로 부정저항 (Negative Impedance)을 가지는 PMOS cross connection load를 사용하였다[5].

PMOS cross connection load는 DC 적으로 diode connected load와 등가화 할 수 있으므로 연산증폭기의 각 노드에 대한 전압을 명확히 정의내릴 수 있다. 따라서 연산증폭기에서 넓은 UGBW(unit gain bandwidth)를 확보할 뿐만 아니라 CMFB (common mode feedback) 회로가 불필요하다는 장점을 가진다[6].

하지만 첫 번째 단의 PMOS load ($M_3 \sim M_6$)는 비선형 특성을 갖는 부하로서 second-order harmonic이 크게 발생하는 문제점이 있다. 본 연구에서는 이러한 문제점을 해결하기 위해 두 번째 단의 부하에서 다시 비선형 부하인 PMOS diode connected load (M_9, M_{10})를 추가적으로 사용하였다.

첫 번째 단에서 발생한 second-order harmonic은 두 번째 단의 입력 트랜지스터 (M_7, M_8)에 의하여 위상이 반전되어 연산증폭기의 출력으로 전달되는데, 이때 두 번째 단의 PMOS diode connected load에서 발생한 second-order harmonic 성분과 합해져서 제거되도록 설계하였다.

그림 2에서 보는 바와 같이 두 번째 단의 부하로는 M_{11} 과 M_{12} 의 gate와 drain 사이에 저항(RP)이 연결된 NMOS diode connection (M_{11}, M_{12}) 구조를 사용하였다. 이 구조는 입력에 differential 신호가 들어갔을 경우 부하에 저항이 보임으로써 충분히 높은 DC 이득을 가져갈 수 있고, Common 신호가 들어갔을 경우에는 부하는 $1/g_{m_{11,12}}$ 이 보이게 되므로 큰 CMRR (common mode rejection ratio)을 가짐으로써 even-order harmonic 성분을 감소시키는 장점이 있다.

그림 2에서 제안하는 연산 증폭기는 안정도 확보를 위해 첫 번째 단의 출력과 두 번째 단의 출력사이에 RC 보상회로 (R_z, C_c)를 연결하여 충분한 위상 여유를 확보하였다. 그림 3은 부하가 오픈 상태일 때 연산증폭기의 위상 및 이득 곡선을 simulation한 결과이다. 그림 3에서 보는 바와 같이 제안하는 연산증폭기의 위상 여유는 77° 이고 이때의 UGBW (unit gain bandwidth)는 2.04 GHz 로서 광대역 특성과 안정적 성능을 확인할 수 있다. UGBW 2.04 GHz를 확보하기 위해 제안하는 연산 증폭기는 1.8V 전원으로부터 3.47 mA를 소모하며 이때 DC 이득은 53.7 dB이다.

IV. 모의실험 결과

본 논문에서 제안하는 채널선택 저역통과 필터는 0.13- μ m CMOS 공정을 사용하여 설계되었고 simulation 및 Posim. (post-layout simulation)을 통해 성능을 검증하였다.

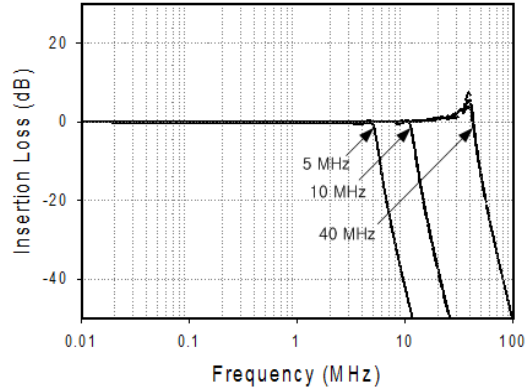


그림 4. 설계된 필터의 주파수 특성(Posim)
Fig. 4 Frequency response of designed filter

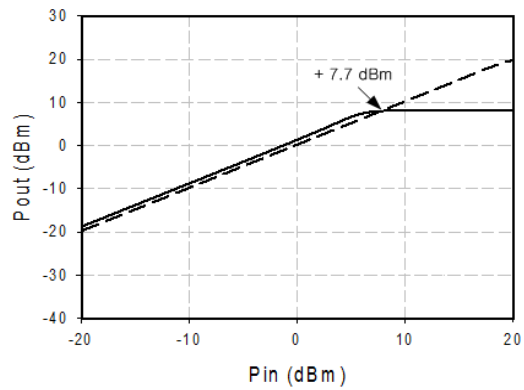


그림 5. 입력 P1dB
Fig. 5 Input P1dB

그림 4는 제안하는 채널선택 저역통과 필터의 post-layout 주파수 응답 특성 결과를 나타낸 그림이다. 그림 4에서 보는 바와 같이 5 MHz, 10 MHz, 그리고 40 MHz의 각 차단주파수에서 3-bit의 SPI 조절을 통해 SS, TT, 그리고 FF mode 모두에서 원하는 차단주파수를 안정적으로 제공하는 것을 확인 할 수 있다. 또한 제안하는 필터는 0 dB의 삽입 손실 및 40 dB/oct 이상의 감쇠특성을 가지는 것을 볼 수 있다.

그림 5는 제안하는 저역통과 필터의 input P1dB의 시뮬레이션 결과이다. +7.7 dBm (810 mVpp)의 input P1dB를 통해 우수한 선형 특성을 가지는 것을 확인 할 수 있다.

표 1은 본 논문에서 제안하는 필터의 simulation과 Posim. 결과를 비교 정리한 것이다. 표 1 및 그림 4에서 보는 바와 같이 post-layout simulation 결과에서 5 MHz, 10 MHz의 차단 주파수로 동작할 때에는 1 dB 이하의 pass band ripple을 가지지만, 40 MHz의 차단 주파수에서 동작 시 최대 7.4 dB의 passband ripple을 가지는 것을 알 수 있다. 이것은 layout 시 발생하는 기생커패시터 및 저항 때문에 연산증폭기의 UGBW가 줄어들어 위상 마진이 부족하여 발생하였다. 차후에 상위 공정을 이용하여 설계한다면 저전력의 광대역 연산증폭기가 확보 될 것이고 1 dB이하의 ripple을 가질 수 있도록 개선 될 것이다.

표 1. Simulation과 Posim. 비교
Table. 1 Comparison of Simulation and Posim.

	Simulation	Posim.
CMOS technology	0.13 μm	
Supply Voltage	1.2 V	
Power Consumption	20.6 mW	20.9 mW
Cut-off freq.	5, 10, 40 MHz	5, 10, 40 MHz
Insertion loss	0 dB	0 dB
Passband ripple	< 1.7 dB @ $f_c = 40\text{MHz}$, < 1 dB @ $f_c = 10\text{MHz}$, < 1dB @ $f_c = 5\text{MHz}$	< 7.4 dB @ $f_c = 40\text{MHz}$, < 1 dB @ $f_c = 10\text{MHz}$, < 1dB @ $f_c = 5\text{MHz}$
Stop band Attenuation @ 2 f_c	> 40 dB	> 40 dB
Group Delay	27 ~ 226 ns	38 ~ 234 ns
Max Input Voltage	810 mVpp	810 mVpp

제안하는 채널선택 저역통과 필터는 38 ns ~ 234 ns의 Group Delay를 가지며 1.2 V의 공급 전압으로부터 20.9 mW 전력을 소모한다.

V. 결 론

본 논문은 LTE-Advanced 시스템용 단말기에 사용하기 위한 채널선택 저역통과 필터를 제안하였다. 제안하는 저역통과 필터는 Active-RC 5차 Chebyshev 필터 구조로 구현하였으며, 5 MHz, 10 MHz 그리고 40 MHz의 차단주파수를 선택할 수 있도록 설계하였고 최대 40 MHz의 차단주파수 성능을 만족하기 위하여 부성저항을 가지는 PMOS cross connection load를 사용한 연산증폭기를 사용하였다. 또한 PVT 변화에 의한 차단주파수 이동을 보정하기 위해 3-bit 튜닝회로를 이용하여 안정된 성능을 확보하였다.



그림 6. Low Pass Filter의 레이아웃
Fig. 6 Layout of Low Pass Filter

제안하는 채널선택 저역통과 필터는 0.13- μm CMOS 공정을 사용하여 설계되었으며 layout은 을 그림 6에 나타내었다. 칩 면적은 I path와 Q path를 모두 합쳐서 673 x 699 μm^2 이다.

참고문헌

- [1] Krystian Safjan, Valeria D'Amico, Daniel Bültmann, David Martin-Sacristán, Ahmed Saadani, Hendrik Schöneich, "Assessing 3GPP LTE-Advanced as IMT-Advanced Technology: The WINNER+ Evaluation Group Approach," IEEE Communications Magazine, 92-100, February, 2011
- [2] 윤영우, "LTE-Advanced 표준 기술 (REL-10 동향 및 REL-11 전망)," 한국통신학회지 (정보화통신), 제28권 제 6호, 2-96, 2011
- [3] 임진엽, 최중호, "[특집] 아날로그 필터 IC 설계 기술 동향," 대한전자공학회지, 제31권 제9호 (통권 제244호), 59-69, 2004
- [4] 황진홍, 유창식, "IEEE 801.11a 무선랜을 위한 Active-RC 아날로그 채널 선택 필터," 대한전자공학회논문지-SD, 제43권 제11호 (통권 제 353호), 77-82, 2006
- [5] Anh Tuan Phan, Ronan Farrel, Jeongseon Lee, Sang-Gug Lee, "380MHz Low-Power Sharp-Rejection Active-RC LPF for IEEE 802.15.4a UWB WPAN," ISCAS(International Symposium on Circuits and Systems) 2009, 2009
- [6] 이경욱, 김종명, 박민경, 현석봉, 정재호, 김창완, "LTE-Advanced 표준을 지원하는 0.13- μ m CMOS Active-RC 필터 설계," 해양정보통신학회 종합학술대회, 추계 15권 2호, 396-397, 2011



김창완(Chang-Wan Kim)

1997년 2월 경북대학교
전자공학과(공학사)
2003년 2월 한국정보통신대학교
전자공학과(공학석사)

2006년 2월 한국정보통신대학교 전자공학과
(공학박사)
2006년 2월~2007년 2월 한국전자통신연구원
선임연구원
2007년 2월~현재 동아대학교 전자공학과 조교수
※ 관심분야 : CMOS RF/Analog IC

저자소개



이경욱(Kyoung-Wook Lee)

2010년 2월 동아대학교
전자공학과(공학사)
2010년 3월 ~현재 동아대학교
전자공학과 석사 과정

※ 관심분야 : CMOS RF/Analog IC