
텍스트 영상에 대한 데이터 천이 최소화 알고리즘

황보현*, 박병수**, 최명렬***

Data Transition Minimization Algorithm for Text Image

Bo-Hyun Hwang*, Byoung-Soo Park**, Myung-Ryul Choi***

요약 본 논문에서는 텍스트 영상에 대한 데이터 천이 최소화를 위한 새로운 데이터 코딩기법과 회로를 제안한다. 제안한 회로는 기존의 Modified LVDS(Low Voltage Differential Signaling)의 문제점인 입력되는 데이터간의 동기와 출력되는 데이터간의 동기 문제를 수정한 개선된 MLVDS 회로와 Text image에 대한 천이 최소화를 위한 추가적인 직렬 데이터 코딩 기법인 TMUX 알고리즘으로 한 클럭에 2비트의 신호를 동시에 전송하여 동작 주파수를 줄일 수 있으며, 전자파 장애와 전력 소비를 해결할 수 있다. 시뮬레이션 결과를 통해서 텍스트 영상 데이터 천이 최소화 향상과 입출력간의 동기문제를 보완되었음을 확인하였다.

주제어 : 천이 최소화, 텍스트 영상, 수정된 LVDS, TMUX 알고리즘, 동기

Abstract In this paper, we propose a new data coding method and its circuits for minimizing data transition in text image. The proposed circuits can solve the synchronization problem between input data and output data in the modified LVDS algorithm. And the proposed algorithm is allowed to transmit two data signals through additional serial data coding method in order to minimize the data transition in text image and can reduce the operating frequency to a half. Thus, we can solve EMI(Electro-Magnetic Interface) problem and reduce the power consumption. The simulation results show that the proposed algorithm and circuits can provide an enhanced data transition minimization in text image and solve the synchronization problem between input data and output data.

Key Words : Transition Minimization, Text image, Modified LVDS, TMUX Algorithm, Synchronization

1. 서론

기존의 모니터 상에서 많이 접하는 인터넷이나 문서와 같은 텍스트 위주의 영상이 최근 공간적·시간적 제한 없이 인터넷 웹서비스나 문서작업등의 기능을 갖추고 있는 스마트기기의 보급과 확산을 통하여 디스플레이 장치의 중요성은 증대하고 있으며, 텍스트영상 화면을 접하는 기회가 또한 증가하고 있는 추세이다.

LCD의 표현 가능한 해상도가 증가하면서 그의 동작 주파수, 데이터 폭, 그리고 전송할 데이터 양 또한 증가하고 있다. 예를 들어, 그래픽 어댑터에서 24비트 트루 칼라

이미지를 LCD 컨트롤러에 전송할 경우, 3개의 8비트 데이터라인(256 그레이 레벨을 갖는 RGB 데이터), 수직/수평 동기 신호, 클럭신호등을 포함하여 적어도 27개의 버스 라인을 필요로 한다. 따라서, 이 버스 라인에서 전력 소비와 전자기 장애의 고려는 무엇보다도 중요하다.[1]

이러한 문제를 해결하기 위하여 LVDS(Low-Voltage Differential Signaling) 방식을 사용하여 저전력 소비와 전자파 장애를 감소시켰다.[2][3] 그리고, LVDS 방식을 보완한 Modified LVDS 방식은 노이즈 감소와, 전력소비 및 전자파 장애를 줄이면서, 기존의 LVDS 방식보다 데이터 전송시간을 절반으로 줄일 수 있으며 스위칭 변환

*한양대학교 전자전기 제어계측공학과 박사과정

**상명대학교 컴퓨터시스템공학과 교수

***한양대학교 전자통신공학과 교수(교신저자)

논문접수: 2012년 11월 5일, 1차 수정을 거쳐, 심사완료: 2012년 11월 30일

을 감소시킬 수 있다.[4]

기존의 TMA(Transition Minimization Algorithm) 방식[5]은 그림영상에 대해서는 효과적으로 천이 최소화가 일어나지만, 텍스트영상에 대해서는 효과적인 천이 최소화가 일어나지 않았다. 이러한 단점을 해결하기 위해 LCD 인터페이스에 적합한 TMA 데이터 코딩 방식 등이 소개되었다.[6]

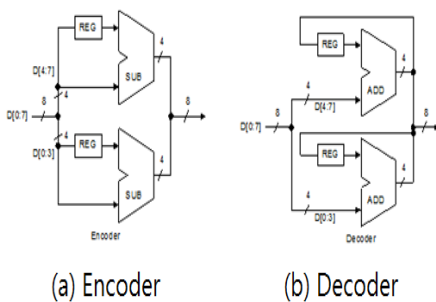
본 논문에서는 기존의 Modified LVDS회로의 장점을 살리며, 기존의 Modified LVDS의 입력되는 데이터 간의 동기와 출력되는 데이터간의 동기 문제점을 수정한 개선된 Modified LVDS회로와 텍스트 영상을 효율적으로 천이 최소화를 위한 TMUX 알고리즘을 제안한다.

2. 데이터 천이 최소화 알고리즘

LCD 구동 시스템에서 발생하는 전력 소비와 EMI(Electromagnetic Interference)를 감소시키기 위한 방법으로 컴퓨터의 일반적인 텍스트 화면의 데이터 특성을 고려한 직렬 signaling 알고리즘을 제안하였다.

2.1 기존의 TMA 알고리즘

그림 1(a)는 인코딩시 송신부의 내부 회로이며, 그림 1(b)는 디코딩시 수신부의 내부 회로이며 직렬(Serial) 시그널링 방식을 적용한다.



[그림 1] 기존의 TMA 알고리즘

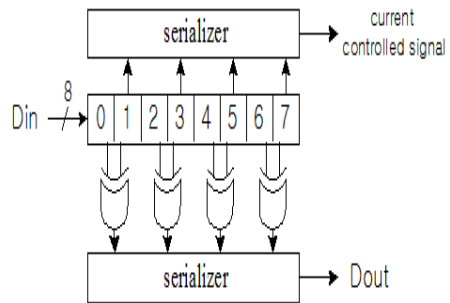
송신부는 2개의 레지스터와 2개의 감산기(SUB)로 구성되며, 수신부는 2개의 레지스터(REG)와 2개의 합산기(ADD)로 구성된다. 인코딩(Encoding)시 상기 송신부의 내부 회로로 입력된 8비트의 데이터(D[0:7])를 상위 4비트(D[4:7]), 하위 4비트(D[0:3])로 분리하여 상기 감산기

(SUB)에서 각각을 현재 값에서 이전 값이 저장된 레지스터(REG)의 값으로 뺀다. 두 개의 차를 다시 8비트의 데이터로 상위, 하위를 합친 다음 병렬/직렬 변환부(직렬화 드라이버)를 통해 FPD12로 전달한다. 디코딩(Decoding)시 수신부의 내부 회로는 수신단에서 받은 데이터(D[0:7])를 입력받아 상위 4비트(D[4:7]), 하위 4비트(D[0:3])로 분리하고 현재값과, 이전 값을 저장하고 있는 레지스터(REG) 값과 상기 합산기(ADD)에서 더하여 현재의 8비트 값을 복원한다.

2.2 제안하는 TMUX 알고리즘

제안하는 TMUX(Transition Minimization using XOR) 알고리즘은 각 픽셀내의 8비트 데이터에서 인접 비트 사이의 천이를 XOR를 이용하여 4비트로 인코딩해서 보냄으로 전송량을 반으로 줄일 수 있다. 또한 4비트의 데이터로 디코더 부에서 디코딩을 통하여 8비트의 정확한 데이터를 복원하기 위해서 MLVDS를 통해 전송된 신호에 XOR연산을 취하였다.

그림 2의 Encoder단에서는 8bit signal의 transition 최소화를 위하여 XOR 출력이 전류의 방향을 결정하며, 짝수번째 bit가 전류량을 제어하게 된다.



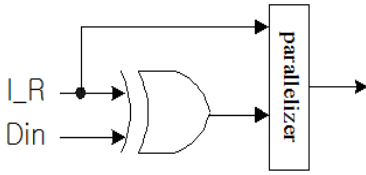
[그림 2] 인코더

<표 1> Encoder 신호 전달 원리

Input		Output	Output
DI1	DI2	IR	XOR
0	0	-ID	0
0	1	-2ID	1
1	0	ID	1
1	1	2ID	0

그림 3의 Decoder단에서는 원래의 신호를 복원하기

위하여 전류양이 짝수번째 bit(DO2)을 복원하고, MLVDS의 두 출력을 XOR 취한 값이 홀수번째 bit(DO1)을 복원한다.



[그림 3] 디코더

<표 2> Decoder 신호 전달 원리

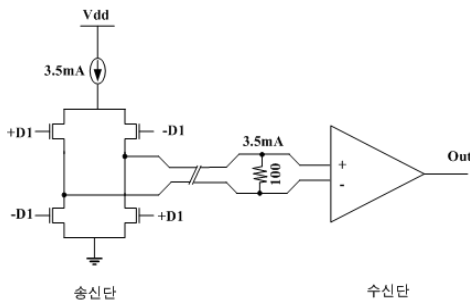
Input	Input	Output
IR	XOR	DO1 DO2
-ID	0	0 0
-2ID	1	0 1
ID	1	1 0
2ID	0	1 1

3. EMI를 고려한 인터페이스 알고리즘

3.1 기존의 LVDS 알고리즘

LVDS(Low Voltage Differential Signaling)는 독립된 전류원을 사용하여 current mode driver와 수신단의 350mV의 low voltage swing을 하므로 전력소모가 적고, 송신단에서 적송한 전류가 수신단을 거쳐 다시 송신단으로 입력되므로 노이즈에 강한 특성을 가지고 있다.

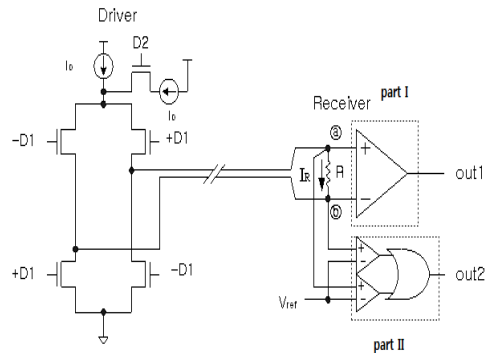
이러한 differential 기술이 노이즈를 쉽게 제거하기 때문에 LVDS는 저전압 swing을 이용하여 전력 소비를 줄일 수 있으며 최대 5m 정도의 거리에서 전송가능하다. LVDS의 수신단에서 부하저항 R에 의해 소비되는 전력은 약 1.2mW(3.5mA X 350mV = 1.2mW)이다. 그림 4는 기존의 LVDS 회로의 구조를 보여준다.



[그림 4] 기존의 LVDS 회로

3.2 기존의 MLVDS 알고리즘

호스트와 LCD Controller 사이에는 Modified LVDS (이하 MLVDS) 기법을 이용하여 R, G, B, 제어 신호가 4개의 독립된 채널을 통하여 직렬화되어 전송된다. 기존의 LVDS기법은 한번에 하나의 signal이 전송되는데 반해 MLVDS는 동시에 2개의 signal을 전송할 수 있다. 기존의 LVDS의 장점을 그대로 수용하면서 전송 주파수를 절반으로 줄일 수 있다. 그림 5에서는 MLVDS의 회로를 나타내었다.



[그림 5] 기존의 MLVDS 회로

입력 신호 D1은 전류의 방향을, D2는 전류의 양을 조절한다. 만약에 입력 signal D1과 D2가 각각 0 과 1 이라면 전류 IR의 방향은 b에서 a로 흐르며 그 양은 2ID가 된다. 반대로 1 과 0 이라면 전류는 a에서 b로 전류의 양은 ID가 된다. 그림 6에서 part I은 전류의 방향에 따라 out1의 값이 결정된다. 비교기를 통해서 저항 R에서 a와 b에 걸리는 전압은 IR에 의해 결정되는데 Va가 Vb보다 크다면 즉 전류의 방향이 a에서 b로 흐른다면 out1의 값은 1이 되고 그 반대의 경우는 0이 된다. 따라서 out1의 값은 입력 신호 D1을 detection 한다. part II에서는 전류의 양을 detection 하는데 Vref 값은 ID*R보다 크고 2ID*R 보다는 작은 값이다. 따라서 만약 a와 b에 걸리는 전압이 Vref 보다 큰 값이 되면 비교기의 출력은 1이 되고 작으면 0이 된다. 따라서 이 두 값을 OR를 취하면 전류의 방향과 상관없이 전류의 양만을 Detection 할 수 있다.

3.3 제안하는 개선된 MLVDS 알고리즘

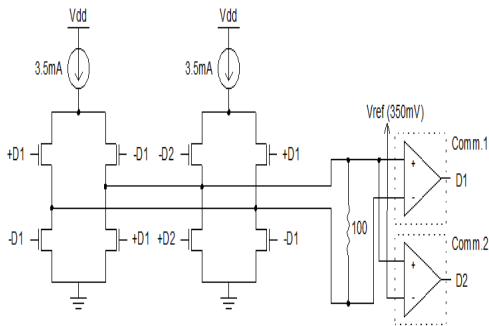
기존의 MLVDS 회로의 경우 입력되는 데이터간의 동

기와 출력되는 데이터간의 동기 문제점을 가지고 있었다. 개선된 MLVDS 회로는 입력되는 데이터간의 동기를 맞추었으며, Receiver 단의 회로의 구성을 기존의 MLVDS 인 경우 Comparator가 3개로 구성이 되어있고, 출력 D2에 OR-Gate가 연결이 되어 출력의 동기 문제점을 가지고 있었으나 개선된 MLVDS회로는 Comparator를 2개로 줄이고 논리소자인 OR-Gate를 없앴다.

출력되는 D1은 비교기1의 +입력에 인가되는 전압값이 -입력에 인가되는 전압값보다 크면 High이고 반대로 -입력에 인가되는 전압값이 크면 Low이다. 출력되는 D2는 Reference Voltage를 이용하여 이보다 작으면 Low, 크면 High로 하여 해석이 가능하다. 표 3은 입력되는 D1과 D2의 신호 전달 원리이다. 그림 6은 개선된 MLVDS 회로를 보여주고 있다.

〈표 3〉 개선된 MLVDS의 신호전달 원리

D1	D2	IR	V+-V-
0	0	2ID	IR*R
0	1	ID	
1	0	-ID	
1	1	-2ID	



〔그림 6〕 개선된 MLVDS 회로

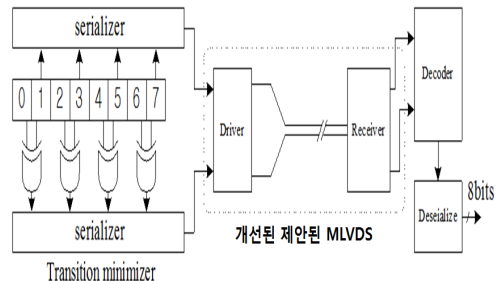
4. 제안하는 최종회로 및 실험결과

4.1 제안하는 최종회로

그림 7은 제안하는 TMUX 알고리즘과 개선된 MLVDS 회로를 합성한 최종 회로이다.

TMUX의 Encoder에서는 8bit 데이터를 4bit 데이터를 2개 생성하고, 개선된 MLVDS의 Drive로 데이터를 전송

한다. Decoder에서는 Receiver에서 출력되는 2bit 신호를 이용하여 원래의 8bit 데이터를 복원하게 된다.

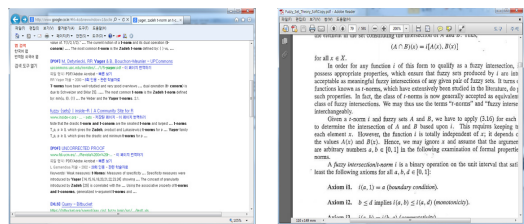


〔그림 7〕 제안하는 최종회로

4.2 제안하는 TMUX 알고리즘 성능 평가

그림 8에서는 컴퓨터의 일반적인 샘플 영상을 이용하여 텍스트영상과 그림영상에 대한 데이터 천이 개수를 비교하였다. 표 4에는 기존의 TMA 알고리즘과 제안하는 TMUX 알고리즘을 이용하여 텍스트영상과 그림영상에 대한 데이터 천이 개수를 비교하였고, 그림 9에는 천이 개수 결과에 대한 그래프를 도시하였다.

결과를 보다시피 TMUX의 방식이 TMA 방식보다 text image에 대해서 확실하게 천이 최소화가 수행되는 것을 확인할 수 있었고, TMUX 방식 내에서도 text image가 picture image보다 데이터 천이되는 수가 적게 발생하는 것을 확인할 수 있었다. 이는 TMUX 알고리즘이 효율적인 text image 천이 최소화 알고리즘이라는 것을 반영한다.

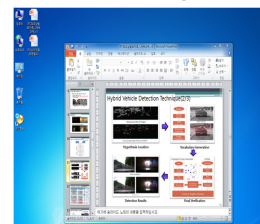


샘플 1 (Text_image)

샘플 2 (Text_image)



샘플 3 (Picture_image)

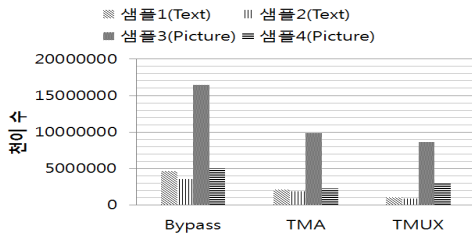


샘플 4 (Picture_image)

〔그림 8〕 컴퓨터의 일반적인 샘플 영상

〈표 4〉 천이 최소화 결과

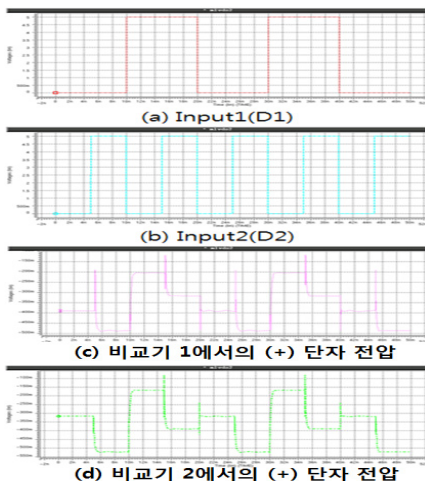
	샘플 1(Text)		샘플 2(Text)	
	천이수	ratio	천이수	ratio
Bypass	4574368	100%	3510015	100%
TMA	2043312	45%	1811763	52%
TMUX	1012135	22%	863542	25%
	샘플 3(Picture)		샘플 4(Picture)	
	천이수	ratio	천이수	ratio
Bypass	16399926	100%	4946667	100%
TMA	9764344	60%	2200009	44%
TMUX	8555089	52%	2990599	60%



[그림 9] 천이 최소화 비교

4.3 개선된 MLVDS 회로 시뮬레이션 결과

그림 10은 HSPICE 시뮬레이션 결과이다. Simulation 결과를 보면 Transition이 일어나는 곳에서 Spark가 나타나는데 이것은 출력단에 Capacitor를 사용하여 이를 줄여줄 수가 있다. 그림 10의 (c), (d)의 신호를 보면, 동일한 시간에 신호가 변하는 것을 확인할 수 있다. 이는 기존의 Modified LVDS의 동기문제를 해결하였으며, 350mV를 기준으로 350mV보다 크면 High 이고, 작으면 Low 이다.



[그림 10] 개선된 MLVDS 시뮬레이션 결과

5. 결론

본 논문에서 기존의 modified LVDS의 장점인 한 클럭당 2비트의 전송률을 최대한 살리는 동시에 입력데이터와 출력데이터간의 동기신호문제를 수정·보완하였고, 2개의 비교기를 사용하는 제안하는 개선된 MLVDS는 3개의 비교기를 사용하는 기존의 MLVDS에 비해 더 빠른 응답속도를 가질 것이라 기대된다. TMUX 방식의 천이 최소화 알고리즘은 XOR를 이용하여 효율적으로 Text image에 대한 천이 최소화를 수행하도록 설계되었다. 따라서, 제안한 알고리즘과 회로는 고화질 영상 전송으로 인한 대량의 데이터 전송을 위해 유용하게 사용될 수 있을 것으로 사료된다. 즉, Full UD(1920×1080)급 해상도, UD(3840×2160)급 해상도의 고속 영상전송시스템에도 적용가능하다. 또한, LCD(Liquid Crystal Display) 시스템뿐만 아니라, 향후 OLED(Organic Light Emitting Diodes), Flexible FPD(Flat Panel Display) 시스템에도 적용가능하리라 사료된다.

참고 문헌

- [1] Edgar Sanchez-Sinencio, et al(1999). *Low-Voltage/Low-Power Integrated Circuits and Systems*, IEEE press.
- [2] Stephen Kempainen(2000), BusLVDS Expands Applications for Low Voltage Differential Signaling, 2000 High-performance System Design Conference.
- [3] *LVDS Owner's Manual, 2nd Edition*, National Semiconductor.
- [4] 김희철, 최명렬 외 2명(2000), LCD 시스템을 위한 Modified LVDS 인터페이스 회로 및 코딩기법, 한국 멀티미디어학회 논문집, 3권 4호, pp. 424 - 432.
- [5] Transition-controlled digital encoding and signal transmission system, Patent Num. 6,026,124, US patent, 2000.
- [6] 최철호, 최명렬(2000), LCD 구동 시스템에서 전력 소비 및 전자기 장애를 줄이기 위한 데이터 코딩 방법, 정보과학회논문지, 6권 6호, pp. 628 - 634.

항 보 현



- 2004년 2월 : 한양대학교 컴퓨터공학과 학사졸업
- 2006년 2월 : 한양대학교 전자전기 제어계측공학과 석사졸업
- 2006년 1월 ~ 2007년 7월 : 동부하이텍 반도체부문 사원
- 2007년 9월 ~ 현재 : 한양대학교 전자전기계측공학과 박사과정

· 관심분야 : Image Processing, SoC/ASIC 설계, FPD Controller 설계, 2D/3D 영상처리
· E-mail : jokersir@ymail.com

박 병 수



- 1986년 2월 : 한양대학교 전자공학과 학사졸업
- 1989년 2월 : 한양대학교 전자공학과 석사졸업
- 1994년 5월 : Texas A&M Univ. 컴퓨터공학과 박사졸업
- 1994년 3월 ~ 1995년 2월 : 현대전자 선임연구원

· 1995년 3월 ~ 현재 : 상명대학교 컴퓨터시스템공학과 교수
· 관심분야 : 병렬컴퓨터구조 및 알고리즘
· E-mail : bpark@smu.ac.kr

최 명 렬



- 1983년 2월 : 한양대학교 전자공학과 학사
- 1985년 2월 : 미시간 주립대학교 컴퓨터공학과 석사
- 1991년 2월 : 미시간 주립대학교 컴퓨터공학과 박사
- 1991년 3월 ~ 10월 : 생산기술연구원 전자정보실용화센터 조교수

· 1991년 11월 ~ 1992년 8월 : 생산기술연구원 산하 전자부품종합기술연구소 선임연구원
· 1992년 9월 ~ 현재 : 한양대학교 전자통신공학과 교수
· 관심분야 : SoC/ASICs 설계, FPD Controller 설계, 2D/3D 영상처리, 스마트카드/RFID 응용, ITS/EFC 응용
· E-mail : choimy@hanyang.ac.kr