

## 전력반도체 고내압 특성 향상을 위한 필드링 최적화 연구

남태진<sup>1</sup>, 정은식<sup>2</sup>, 김성종<sup>1</sup>, 정현석<sup>1</sup>, 강이구<sup>1,a</sup>

<sup>1</sup> 극동대학교 대학원 에너지반도체학과

<sup>2</sup> 고려대학교 전기공학과

### A Study on the Field Ring of High Voltage Characteristics Improve for the Power Semiconductor

Tae-Jin Nam<sup>1</sup>, Eun-Sik Jung<sup>2</sup>, Hun-Suk Jung<sup>1</sup>, Sung-Jong Kim<sup>1</sup>, and Ey-Goo Kang<sup>1,a</sup>

<sup>1</sup> Department of Energy Semiconductor Engineering, Far East University, Eumseong 369-700, Korea

<sup>2</sup> Department of Electrical Engineering, Korea University, Seoul 136-701, Korea

(Received February 18, 2012; Revised February 21, 2012; Accepted February 24, 2012)

**Abstract:** Power semiconductor devices are widely used as high voltage applications to inverters and motor drivers, etc. The blocking voltage is one of the most important parameters for power semiconductor devices. And cause of junction curvature effects, the breakdown voltage of the device edge and device unit cells was found to be lower than the 'ideal' breakdown voltage limited by the semi-infinite junction profile. In this paper, Propose the methods for field ring design by DOE (Design of Experimentation). So The field ring can be improve for breakdown voltage and optimization.

**Keywords:** Field ring, Power device, Breakdown voltage, Edge termination

#### 1. 서 론

파워 반도체 소자는 저내압 소용량에서 출발해 현재까지 고내압, 대전류, 고속 고주파, 그리고 고기능화 특성으로 발전되어 왔다. 특히, 파워 MOSFET (metal oxide silicon field effect transistor), IGBT (insulated gate bipolar transistor) 등 고속 MOS (metal oxide silicon)계 소자들과 IPM (intelligent power module)이 개발됨으로써 그 응용 분야가 크게 확대되었다. 파워 반도체 분야는 자동차, 전철 등의 교통수단에서 부터 사무기기, 가전제품, 휴대기기 등 전력 조정 및 출력 제어가 필요한 거의 모든 전자제품에 사용되는 중요한 반도체 소자이다. 이렇듯 IGBT와 MOSFET 계열의 파워 소자의 응용 범위가

넓어지는데 최근에는 빠르게 고용량화가 되어가고 있다. 이렇게 다양한 응용분야에서 사용되는 파워 반도체 소자의 중요한 변수로는 항복 전압 특성이 있다. 일반적으로 드리프트 영역의 농도를 낮추게 되면 전압은 증가하지만 온저항과 같은 기타 특성들이 감소하는 트레이드오프 관계를 유지함으로 설계 시 항복 전압을 높임과 동시에 온 저항은 최소로 하는 최적화 설계를 해야 한다. 일반적으로 대부분의 파워 반도체 소자는 모서리 부분에 전계 집중 현상이 발생하여 항복전압의 저하가 일어나게 되므로 접합마감기술을 적용하여 공핍층 영역의 경계를 확장시켜 곡률 접합에서의 전계를 분산함으로써 항복전압 특성을 향상시키는 기술을 사용하고 있다. 본 논문에서는 가장 많이 사용되는 전계제한링 (field limiting ring) 구조에 대해 DOE (design of experimentation) 방법을 사용하

a. Corresponding author; [keg@kdu.ac.kr](mailto:keg@kdu.ac.kr)

여 항복전압에 영향을 주는 변수들을 고려하여 고내압 필드링 최적화를 하였다.

## 2. 실험 방법

### 2.1 이론적 모델 설계방법

필드링을 설계하는 방법에는 이론적 수식 모델을 통한 설계 방법, 시뮬레이션을 통한 설계 방법 및 실험 계획법을 통한 설계 방법이 있다. 본 논문에서는 각각의 설계 방법을 목표로 하는 정격 항복 전압에 맞추어 적용시켜 설계를 하였으며 각각의 설계 방법의 장단점에 대해 고찰하였다.

이론적 수식 모델의 해를 구함으로써 최적화된 필드링 설계 방법 중 접합들의 전압과 전계를 원통형 좌표상의 포화선 방정식을 풀어 표현하는 방법 [6,7]을 통하여 200 V급 필드링을 설계하였다.

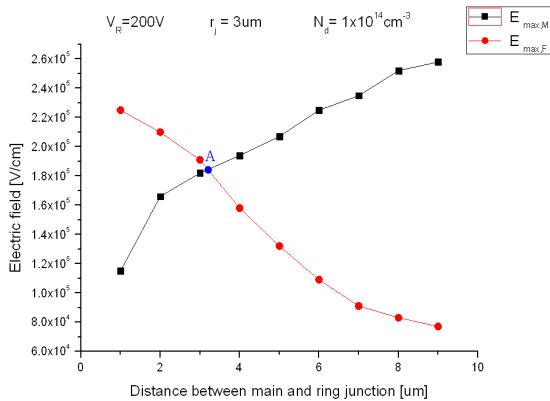


Fig. 1. Electric field of distance between main and ring junction.

그림 1은 접합간격이 1 um에서 10 um으로 변함에 따라 주접합 (검은선)과 링접합 (빨간선)의 최대 전계값을 나타낸 그래프이다. 주접합과 링접합의 최대 전계값은 A지점을 중심으로 상호 교차하는 관계를 가지는데, A지점을 기준으로 왼쪽 부분은 접합들 간의 거리가 너무 좁은 부분으로서 링접합에 전계가 집중되어 필드링에서 항복현상이 일어날 수 있음을 보여주고, A지점을 기점으로 오른쪽 부분은 접합들 간의 거리가 너무 넓은 부분으로써 필드링이 전압 분배기

역할을 하지 못해 주 접합에서 항복전압이 일어날 수 있음을 보여주고 있다. 두 커브가 교차하는 A지점은 200 V의 역방향 전압에 대해 두 접합이 동시에 동일한 최대 전계 값을 가지게 된다. 하지만 이론적 수식만으로 필드링을 설계하는 방법에는 몇 가지 문제점이 따른다. 지지해야 될 항복전압이 높을 경우에는 추가된 전압을 지지하기 위한 다수의 필드링이 필요하게 되는데 2개 이상의 필드링을 가진 구조를 수식으로 해석하기는 매우 복잡해진다.

### 2.2 시뮬레이션을 통한 다단계 설계방법

이론적 수식 모델을 이용한 설계의 단점을 보완할 수 있는 방법으로 시뮬레이션을 통한 단계적인 설계를 들 수 있다. 단계적 설계는 주 접합과 가장 가까운 링의 위치를 최적화 하고 그 다음 링을 최적화 하는 방식으로 시뮬레이션을 통해 원하는 전압에 이르기까지 링을 추가해 나가는 방법이다. 본 논문에서 사용한 시뮬레이션 툴은 sentaurus work bench이다.

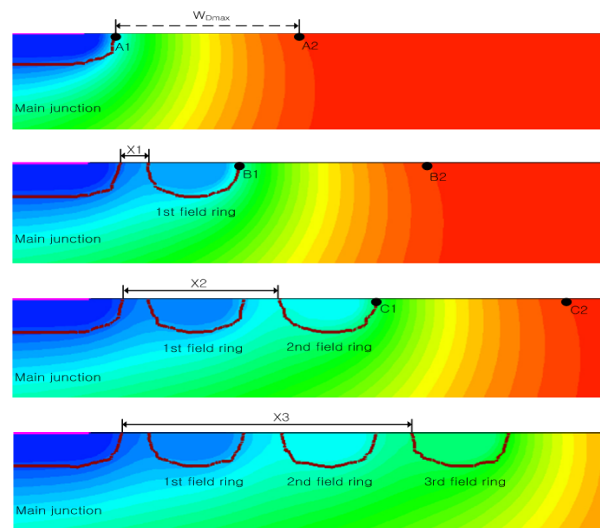


Fig. 2. Potential distribution number of field ring.

그림 2는 필드링이 없을 경우와 1개, 2개, 3개 가 있을 때의 주접합의 등전위면을 나타내고 있는데, 이때의 최대 공핍층의 확장 폭을  $W_{Dmax}$ 로 표시하였다. 주접합에 발생한 공핍층이 필드링에 닿아야 하므로 첫 번째 필드링의 최적 위치는 주접합으로부터  $W_{Dmax}$ 의 거리 이내에서 구할 수 있다. 첫 번째 필드

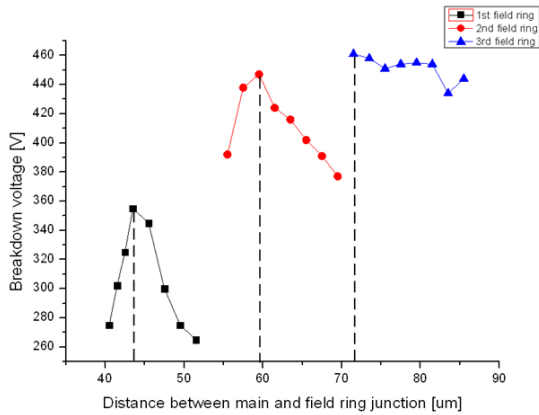


Fig. 3. Breakdown voltage of distance between main field ring junction.

링의 위치 X1을 변수로 하여 시뮬레이션을 통해 최적 위치를 찾는 과정을 보여준다. X1은 주접합의 길이를 최솟값 (A1)으로, 최대 공핍층 확장폭 (A2)을 최댓값으로 하는 거리의 변수이다. 이 범위 내의 여러 X1값에 대한 시뮬레이션을 통해 항복전압이 가장 높은 지점을 찾아 첫 번째 필드링의 위치를 구할 수 있다. 첫 번째 필드링이 최적화된 위치에 놓이게 되면 두 번째 필드링의 위치 X2를 구하는 과정을 수행한다. X2의 변화 범위는 첫 번째 필드링의 오른쪽 모서리 위치 (B1)에서 공핍층의 확장폭 (B2)까지로 한정된다. 이 범위 내에서 여러 X2에 대한 항복전압을 구해 두 번째 필드링의 최적위치를 구할 수 있다. 세 번째 필드링 위치 X3도 앞의 과정과 동일한 방법으로 구할 수 있는데, 그 값은 C1과 C2 사이에 위치한다.

그림 3은 그림 2의 필드링의 항복전압을 구한 것이다. 3번째 필드링에서 약 400 V급의 항복전압을 보여주었다. 4번째, 5번째 필드링을 추가할 경우 600 V급 필드링을 설계할 수 있다.

단계적 설계 방법의 장점은 단계적이고 체계적인 시뮬레이션을 통해 필드링 간의 간격을 비교적 빠른 시간 내에 구할 수 있고, 복잡한 수식이나 변수를 고려하지 않고도 600 V급 이하의 파워 반도체 소자에 적용 가능한 필드링을 설계할 수 있다는 점이다 그러나 단계적 설계 방법으로는 접합 개수가 많은 고전압용 필드링을 설계하기에 어려움이 따른다. 이는 필드링의 개수가 많아짐에 따라 점차로 최적거리를 구해내기 어렵기 때문이다.

### 2.3 실험 계획법을 통한 설계방법

고전압용 필드링을 설계할 때 가장 까다로운 점은 설계 변수가 많아 그 변수들 간의 상호작용에 따라 항복전압 특성이 크게 변한다는 점이다. 그러므로 필드링 접합의 깊이와 간격뿐만 아니라 보다 다양한 변수들에 대한 고려가 필요하다.

실험계획법 DOE (design of experiment)을 통하여 항복전압에 미치는 6가지 변수 (distance - 필드링 간의 거리, num - 필드링의 개수, ratio\_dis - 필드링과 필드링 사이의 거리, depth - 필드링의 깊이, width - 필드링 너비, ratio\_wid - 필드링 너비의 길이)들에 대하여 고찰하였다.

Table 1. Six variables impact on the breakdown voltage.

	Dist ance	num	ratio _dis	Depth	Width	ratio _wid
Low	1 um	2	1	3.2 um	3 um	1
High	3 um	5	2	5 um	5 um	2

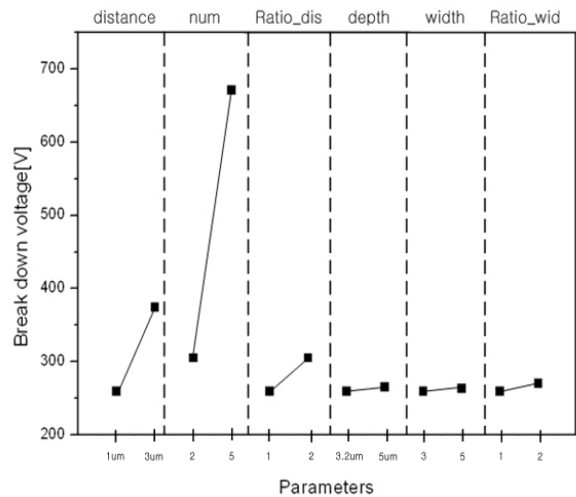


Fig. 4. Value of each parameter for breakdown voltage.

표 1의 6가지 변수들의 각각 두 가지 값을 가지고 시뮬레이션을 수행하여 각각의 변수들에 따른 항복전압에 미치는 영향을 알아보았다.

그 결과 필드링의 개수, 필드링 간격, 필드링 간격 변화 순으로 많은 영향을 미치는 것을 확인하였다.

**3. 결과 및 고찰**

Sentaurus work bench 시뮬레이터를 이용, 단계적 실험 방법을 이용한 600 V급 필드링 1개와 실험 계획법을 이용한 600 V급 필드링 3개를 설계하여 총 4가지의 600 V급 필드링을 가지고 필드링의 전계 분포도와 전계 분포도에 걸리는 최대 전계 값 및 표준편차를 분석하였다.

그림 5(a)는 단계적 실험 방법을 이용한 600 V급 필드링의 전계분포도이며, (b)~(d)는 실험 계획법을 이용한 600 V급 필드링의 전계 분포도이다.

실험 계획법을 이용하여 필드링을 설계한 (b)~(d)는 각각의 필드링의 설계 변수 중 가장 영향을 많이 미치는 필드링 길이, 필드링 길이 변화를 조정하였으며, 단계적 실험 방법과 실험 계획법의 필드링의 개수는 동일시하였으며, 그림 5번의 전계 분포도를 가지고 표 2의 최대 전계 값을 구하여 표준편차를 구하였다.

**Table 2.** 600 V field ring for max electric field and standard deviation.

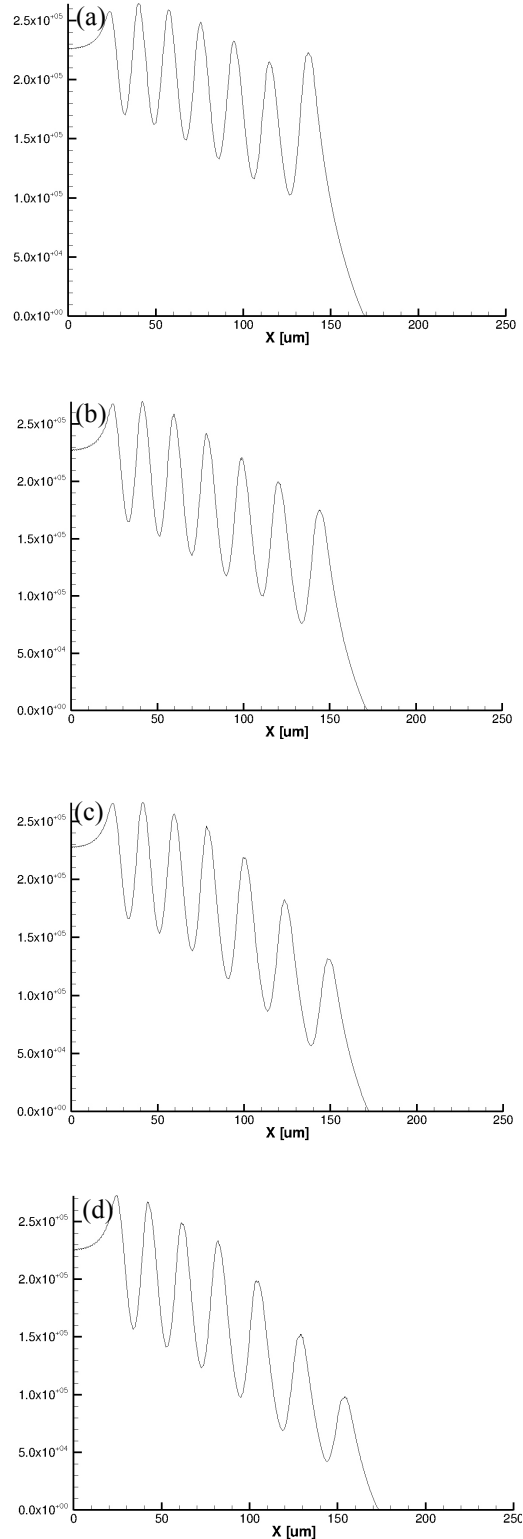
	Max Electric field ( $\times 10^5$ V/cm )							Standard dev.	
	Main	1st	2nd	3rd	4th	5th	6th		Avr.
(a)	2.58	2.63	2.6	2.48	2.3	2.1	2.2	2.41	0.212
(b)	2.65	2.67	2.56	2.4	2.2	2.0	1.73	2.31	0.245
(c)	2.64	2.65	2.54	2.46	2.2	1.8	1.3	2.04	0.507
(d)	2.7	2.6	2.45	2.2	1.9	1.6	1.3	2.1	0.528

각각의 표준편차를 보면 (a)~(d)로 갈수록 점차 증가하는 것을 볼 수 있다. 전계 값들에 대한 표준편차의 증가를 통해 실험 설계가 단계적 설계보다 전계 분산효과가 좋음을 알 수 있다.

구조상의 전계 분포도 또한 실험 계획 설계가 단계적 설계보다 전계 분산 효과가 좋음을 알 수 있다.

그림 6의 (a)와 (c)는 그림 5의 (a)와 (c)의 구조상의 전계 분포도이다. 구조상의 전계분포를 통해 단계적 설계보다 구조상의 설계가 신뢰성에 대하여 좋은 결과를 나타내었다.

또한 그림 7의 필드링의 길이 비교 시 같은 600 V급 역전압을 만족하면서 10  $\mu$ m의 필드링 길이가 줄어들었음을 알 수 있다.



**Fig. 5.** 600 V field ring electric-field.

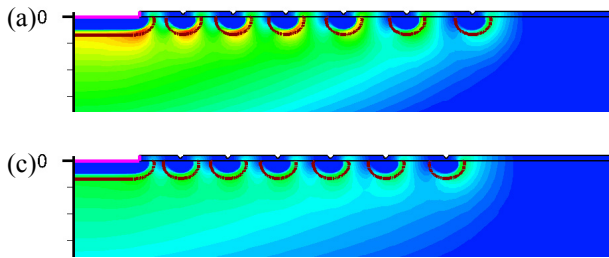


Fig. 6. Electric-field of field ring structure. (a) same as Fig. 5. (a) simulation, (c) same as Fig. 5. (c) simulation.

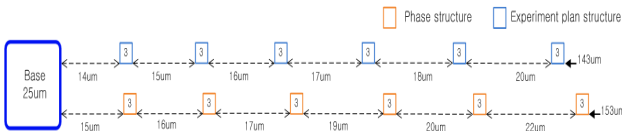


Fig. 7. Compare the length of field ring.

#### 4. 결론

본 논문에서는 파워 반도체 소자의 전계를 분산시키는 역할을 하는 접합 마감 기술인 필드링을 설계하고 그 특성을 고찰하였다. 필드링 설계 방법에는 이론적 수식 모델과 시뮬레이션을 사용하는 단계적 시뮬레이션 모델, 실험 계획 시뮬레이션 모델로 총 세 가지 방법으로 설계를 하였다. 이론적 수식 모델은 필드링의 개수가 많아지거나 역전압이 높아질수록 이론적 수식 모델로써는 설계가 어려워 시뮬레이션을 사용하는 단계적 설계와 실험 계획 설계를 가지고 600 V급 필드링을 설계 후 비교 분석하였다.

단계적 설계의 필드링의 경우 실험 계획 설계의 필드링과 비슷한 역전압을 가지고 있지만 필드링의 총 길이를 비교했을 시 실험 계획 설계의 길이가 10 um 작은 것을 확인하였다. 이는 net die의 증가로 이어지게 된다. 신뢰성을 위해 전계 분포도의 비교 또한 실험 계획모델의 전계 분포도가 좋은 것을 표준 편차와 전계 분포 그래프를 통하여 알 수 있다.

#### 감사의 글

본 논문은 한국연구재단의 지역대학 우수과학자 (2011\_0013760) 및 지식경제부와 한국산업기술진흥원의 지역 산업개발 사업으로 수행된 연구결과입니다.

#### REFERENCES

- [1] E. G. Kang, B. J. Kim, and Y. H. Lee, *J. KIEEME*, **23**, 1 (2010).
- [2] A. W. Ludikhuize, *IEEE Trans. Electron Dev.*, **38**, 1582 (1991).
- [3] D. G. Bae and S. K. Chung, *Solid-State Electron.*, **42**, 349 (1998).
- [4] C. Y. Chang and C. T. Sune, *Elec. Dev. Lett.*, **EDL\_7**, 35 (1986).
- [5] V. Boisson, M. L. Helley, and J. P. Chante, *IEEE Trans. Electron Dev.*, **ED\_32**, 838 (1985).
- [6] J. He, M. Chan, X. Zhang, and Y. Wang, *Solid-State Electron.*, **50**, 1375 (2006).
- [7] J. He, R. Huang, X. Zhang, Y. Y. Wang, and X. B. Chen, *Solid-State Electron.*, **45**, 79 (2001).
- [8] Y. S. Hong, H. S. Chung, E. S. Jung, and E. G. Kang, *J. KIEEME*, **24**, 794 (2011).