

전기자동차 탑재형 충전기용 부하직렬공진형 컨버터의 최적 공진주파수 설계

오창열¹, 김종수², 이병국[†]

Design of Optimal Resonant Frequency for Series-Loaded Resonant DC-DC Converter in EVs On-Board Battery Charger Application

Chang-Yeol Oh¹, Jong-Soo Kim², and Byoung-Kuk Lee[†]

Abstract - This paper describes the process of optimal resonant frequency design with full-bridge series-loaded resonant dc-dc converter in a high efficiency 3.3 kW on-board battery charger application for Electric Vehicles and Plug-in Hybrid Electric Vehicles. The optimal range of resonant frequency and switching frequency used for ZVS are determined by considering trade-off between loss of switching devices and resonant network with size of passive/magnetic devices. In addition, it is defined charging region of battery, the load of on-board charger, as the area of load by deliberating the characteristic of resonant. It is verified the designed frequency band by reflecting the defined area on resonant frequency

Keywords : Series-Loaded Resonant Converter, EVs, PHEVs, On-Board Battery Charger, Resonant Network, Resonant Frequency Design

1. 서 론

전기자동차 (Electric Vehicles, EVs) 및 플러그인 하이브리드 자동차 (Plug-in Hybrid Electric Vehicles, PHEVs)에 사용되는 탑재형 배터리 충전기 (On-Board Battery Charger, OBC)는 차량에 내장되므로 일 충전 주행거리 향상을 위해 반드시 소형, 경량으로 제작되어야 한다. 또한 기존 내연기관의 급유기를 대신하기 때문에 충전기의 효율은 연비와 직접 관계된다. 따라서 OBC의 고효율 및 고 전력밀도 달성을 위하여 고주파 스위칭이 요구되며, 이로 인한 스위칭 손실을 저감하기 위해 부하직렬공진형 컨버터 (Series-Loaded Resonant DC-DC Converter, SRC)와 같은 공진형 컨버터 토폴

로지를 이용한 영전압 스위칭 (Zero Voltage Switching, ZVS) 기법이 주로 고려되고 있다^[1-3].

공진형 컨버터는 공진주파수와 공진 네트워크 (L_r , C_r)의 설계에 따라 특성이 달라지며, 시스템 사양과 함께 고려하면 적절한 스위칭 주파수의 범위가 결정된다. 스위칭 주파수의 증가는 자성소자와 수동소자의 손실을 저감하고 체적 및 무게를 감소시키지만, 필연적으로 반도체 소자의 스위칭 손실 증가로 이어진다. 이와 반대로 스위칭 주파수가 감소하면 반도체 소자의 손실은 감소하지만, 자성소자와 수동소자의 체적 및 무게 증가는 피할 수 없다. 따라서 OBC 설계는 반도체 스위칭 소자와 자성소자 및 수동소자 간의 손실 및 사이즈의 트레이드 오프를 따져 이루어져야 한다^[2-3].

하지만, 기존의 문헌 및 연구에서는 이러한 주파수의 설계는 실험적 데이터에 기반을 둔 경험적 추론에 의존하여 수행되어 EVs의 OBC에 적용하는데 많은 어려움이 존재한다^[4-6]. 특히 SRC의 출력범위는 OBC에서 배터리를 충전하기 위하여, 주파수 제어를 통해 만족해야 하는 출력의 가변범위가 매우 넓다. 또한 배터리의 수명과 직결되는 문제이므로 신뢰도 역시 중요하므로, OBC에 적용된 SRC로 특화된 주파수 설계방법이 요구된다^[2-3].

본 논문에서는 OBC에 적용된 풀-브리지 구조의 SRC

Paper number : TKPE-2012-17-1-11

[†] Corresponding Author : bklee@skku.edu, School of Information and Communication Engineering, Sungkyunkwan University

¹ School of Information and Communication Engineering, Sungkyunkwan University

² Power Center, Material & Device Research Center, Samsung Advanced Institute of Technology

Manuscript received Sep. 9, 2011; accepted Dec. 13, 2011

— 본 논문은 2011년 전력전자학술대회 우수추천논문임

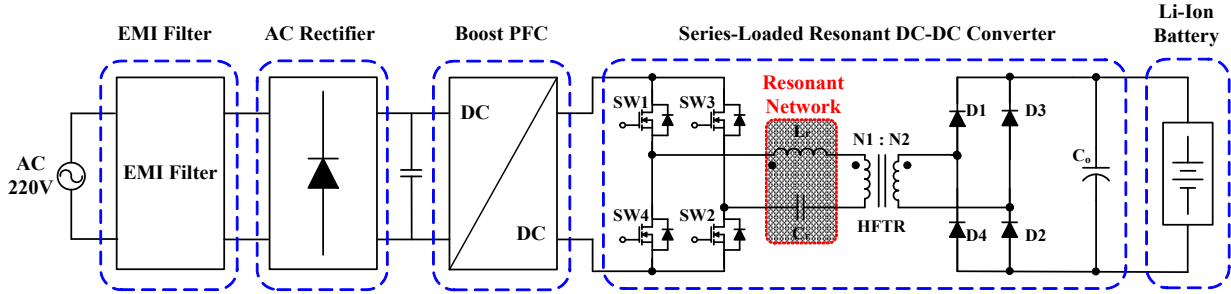


그림 1 SRC가 적용된 3.3kW급 OBC 회로도
Fig. 1 System configuration of 3.3kW battery charger adopted SRC

에 대하여 공진주파수와 시스템의 부피에 가장 큰 영향을 주는 공진 인덕터 (L_r) 을 주파수 별로 선정한다. 또한 각각의 값에 따른 자속밀도변화량 및 손실을 고려하여 다양한 사이즈의 적용 가능한 코어 (페라이트 PL-7 계열 ; EE320, EE118, EE7066C, EE7066, EE6565, EE80, PQ5050) 로 설계한다. 설계한 인덕터로 주파수에 따른 코어의 부피 (V_e) 변화와 손실을 구한다. 각각의 조건에서 설계한 인덕터에 해당하는 공진 커패시터 (C_r) 를 구성하여 공진 네트워크 손실 및 사이즈의 변화를 제시한다. 또한 동일한 주파수 변화에 따라 OBC에 적용된 반도체 스위치의 파라미터를 이용하여 손실을 계산한다. 이러한 과정을 통하여 OBC의 충전영역에 최적화된 공진 주파수를 설계하고, 계산한 손실 및 사이즈 변화를 통하여 설계 영역을 검증 및 분석한다.

2. 공진네트워크 설계 및 구성

2.1 시스템 구성^[8]

3.3kW급 OBC의 구성은 그림 1에서 보인바와 같이 EMI 필터, 다이오드 정류기, 부스트 컨버터 타입의 역률보상회로 및 풀-브리지 형 SRC로 구성되어 있다. 구성된 시스템에 적용된 SRC의 주요 입출력 사양은 표 1 과 같다. 또한 SRC에 적용된 반도체 스위칭 소자의 목록은 표 2와 같다.

표 1 SRC의 시스템 파라미터
Table 1 System Parameter of SRC

Parameter	Value	Parameter	Value
P_{out}	3.3 [kW]	V_{ripple}	25 [V_{pp}]
V_{in}	380 [V_{dc}]	I_{ripple}	< 10 [%]
I_{in}	8.95 [A_{dc}]	t_{dead}	10 [%]
V_{out}	240-400 [V_{dc}]	$N_1:N_2 (N_T)$	19:26 (1.368)
$I_{out,max}$	12 [A_{dc}]		

표 2 적용된 반도체 스위칭 소자
Table 2 Applied Semiconductor Switching Devices

Devices	Part No.	Rate	Number
MOSFET	SPW47N60C3	650V/47A	4 EA
Diode	DSEI60-06A	600V/37A	4 EA

2.2 SRC의 특성

SRC는 공진 네트워크 L_r , C_r 과 교류 등가저항 (R_{ac}) 이 직렬로 연결된 구조로 구성된다. 공진 네트워크에 흐르는 전류는 실제 회로에서는 변압기로 2차 측에 넘겨져 출력 단에 있는 부하저항 (R_L)로 흐르는 구조로 그림 2와 같이 표현된다. 이때 SRC의 입출력 게인은 L_r 과 C_r 의 전압분배로 식 (1)과 같이 표현된다^{[2-3],[7]}.

$$V_{gain} = \frac{V_{out}}{V_{in}} = \frac{1}{1 + j \left[\frac{X_L}{R_{ac}} - \frac{X_C}{R_{ac}} \right]} \quad (1)$$

교류 등가저항 $R_{ac} = 8 R_L / \pi^2$ 와 같을 때, Q-factor 는 식 (2)와 같이 표현된다.

$$Q = \frac{\sqrt{L_r / C_r}}{8 R_L / \pi^2} \quad (2)$$

그러므로 $\omega_0 = 1 / \sqrt{L_r C_r}$ 일 때, 주파수 응답을 해석한 등가회로의 입출력 관계는 식 (3)과 같이 표현된다^[7].

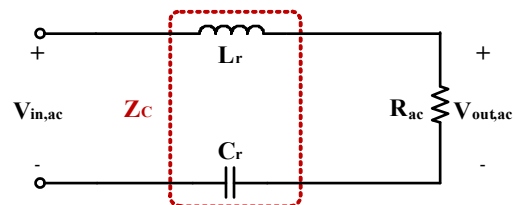


그림 2 SRC의 등가회로
Fig. 2 Equivalent circuit of series-loaded resonant dc-dc converter

$$V_{gain} = \frac{V_{out,ac}}{V_{in,ac}} = \frac{1}{1 + jQ \left[\frac{\omega}{\omega_0} - \frac{\omega_0}{\omega} \right]} \quad (3)$$

이때 공진 네트워크의 입력은 풀-브리지 DC-DC 컨버터를 통해 데드타임 (t_{dead}) 을 가지며 초핑되고, 흐르는 전류는 실제 회로에서 N_T 의 turn ratio를 가진 변압기로 2차 측에 넘겨져 출력의 부하로 흐른다. 그러므로 최종적인 입출력 전달함수는 식 (4)와 같고, 이때 교류 등가저항 및 Q-factor를 재 정의하면 식 (5)와 식(6)으로 표현된다^{[3],[7-8]}.

$$V_{gain} = \frac{V_{out}}{V_{in}} = \frac{N_T((t_{on} - t_{dead}) / t_{on})}{1 + jQ \left[\frac{\omega}{\omega_0} - \frac{\omega_0}{\omega} \right]} \quad (4)$$

$$R_{ac} = \frac{8}{\pi^2} \cdot \frac{R_L}{N_T^2} \quad (5)$$

$$Q = \frac{\sqrt{L_r / C_r}}{8R_L / \pi^2 N_T^2} \quad (6)$$

식 (4)에서 보인 바와 같이 출력전압은 스위칭 주파수와 부하조건에 따라 변한다. 하지만 부하인 배터리의 경우 그 물리적 임피던스가 매우 낮고 수많은 변수가 존재하기 때문에 정확한 모델링을 위해서는 부하의 크기를 정의하는 것이 쉽지 않다^[9]. 그러므로 정확한 모델링을 위해서, 정전류-정전압 (CC-CV) 충전기법과 표 1에서 제시한 출력의 가변 조건을 고려하여 그림 3과 같이 부하영역을 정의할 수 있다. 이를 식 (4)에서 제시한 관계를 통하면 그림 4와 같이 공진주파수 대비 스위칭 주파수의 변동에 따른 부하 영역으로 표현한다.

2.3 공진 네트워크 설계

공진주파수가 선정되지 않은 상태에서 SRC의 손실을 계산하기 위해서는 많은 변수가 존재하기 때문에, 모든 조건을 만족하는 정확한 손실을 구하기는 어려움이 따른다. 그러므로 공진주파수의 최적 범위를 구하기 위해, 손실이 최대가 되는 지점, 그림 3의 점 A에서의 $Q = 3.89$ 와 $R_L = 20\Omega$ 으로 가정된 상태에서 분석을 수행한다. 또한 적합한 설계를 위하여 시스템 부피와 손실에 큰 영향을 미치는 L_r 을 5uH부터 1000uH까지 5uH 단위로 증가시키며, 10kHz에서 200kHz까지 가변되는 주파수 범위 안에서 각각의 주파수에 해당하는 C_r 을 구하여 다양한 조합의 공진 네트워크를 구성할 수 있다. 구성한 L_r 및 C_r 의 조합을 이용하여 계산되는 각각의 주파수별 특성 식 (7)로 표현되는 임피던스 (Z_c) 와 식 (8)로 표현되는 Q의 관계를 통해 얻은 값에서, 고정된 Q에 가장 근접한 L_r, C_r 의 변화는 그림 5와 표 3과 같이 나타난다.

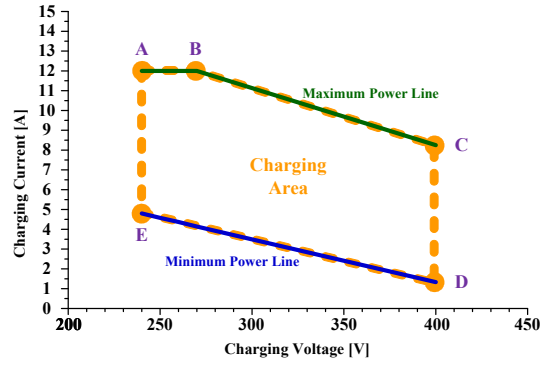


그림 3 CC-CV 충전영역
Fig. 3 Charging area of CC-CV

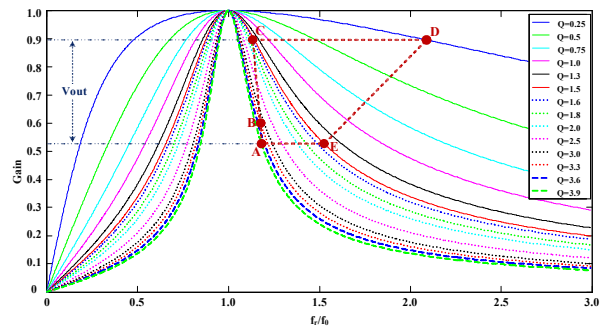


그림 4 공진특성 그래프상의 충전영역
Fig. 4 Charging area on resonant characteristic curve

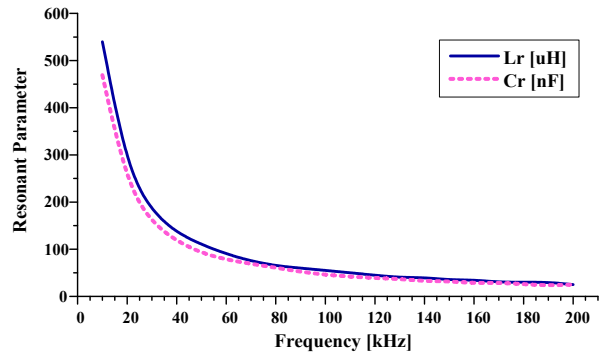


그림 5 가변 주파수 영역에서의 공진 파라미터 변화
Fig. 5 Changing parameters of resonant network in frequency variation

표 3 가변 주파수 영역에서의 공진 파라미터 변화
Table 3 Changing parameters of resonant network in frequency variation

freq [kHz]	L _r [uH]	C _r [nF]	freq [kHz]	L _r [uH]	C _r [nF]	freq [kHz]	L _r [uH]	C _r [nF]
10	540	469	80	65	61	150	35	32
20	270	235	90	60	52	160	35	28
30	180	156	100	55	46	170	30	29
40	135	117	110	50	42	180	30	26
50	110	92	120	45	39	190	30	23
60	90	78	130	40	37	200	25	25
70	75	69	140	40	32			

$$Z_C = \sqrt{\frac{L_r}{C_r}} \quad (7)$$

$$Q = \frac{\omega_0 L_r}{R_{ac}} = \frac{1}{\omega_0 C_r R_{ac}} = \frac{Z_C}{R_{ac}} \quad (8)$$

공진 인덕터는 시스템의 주파수 대역, 코어 특성 및 손실을 고려하여 PM7계열의 페라이트 코어로 설계한다. 각각의 주파수에 가용 가능한 코어는 식 (9)로 표현되는 $\Delta B/2$ 값이 포화되는 자속밀도범위 $\Delta B_{sat}=0.4T$ 에서 마진을 감안한 $0.3T$ 이하가 되도록 선정한다^{[3],[10]}.

$$\frac{\Delta B}{2} = \frac{V_L((t_{on} - t_{dead})/t_{on})}{2A_e N} \quad (9)$$

그림 6은 분석을 수행할 주파수 영역에 대하여 설계를 위하여 적용된 다양한 코어들의 자속밀도 변화량 $\Delta B/2$ 를 나타낸 것이다. 이는 각각의 주파수 영역에서 설계 경계인 $0.3T$ 이하가 되는 선정 가능한 코어를 보여준다. 계산된 정보들을 토대로 이미 그림 5와 표 3에서 보인 각각의 인덕턴스에 해당하는 인덕터를 설계할 수 있다.

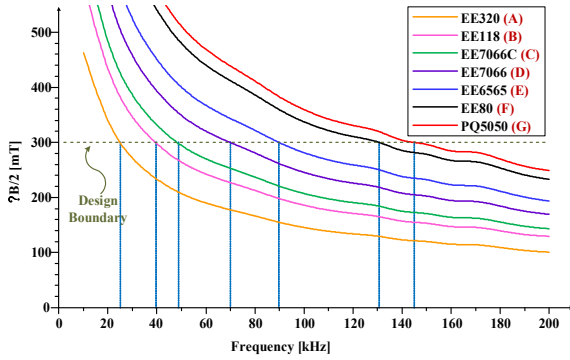


그림 6 주파수 영역에서 적용된 코어의 자속밀도변화
Fig. 6 Flux Density Variation of Adopted Cores in Frequency Domain

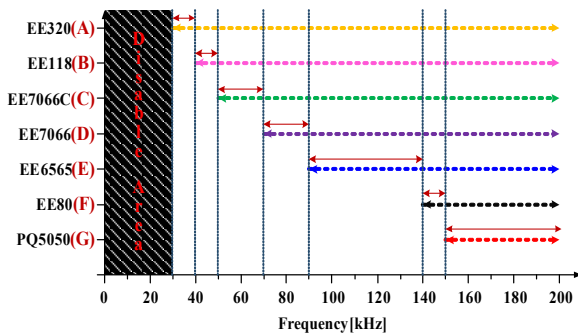


그림 7 주파수 영역별 공진 인덕터 코어 선정
Fig. 7 Core Selection of Resonant Inductor in Frequency Variation

표 4 적용된 코어의 부피

Table 4 Volume Information of Applied Core

Core	A	B	C	D	E	F	G
V_c [cm ³]	1145	454.5	147.1	104.7	78.7	68.3	37.2

이 과정을 통해 자속밀도 변화량 및 코어의 손실을 계산하고, 그 결과 주파수 영역에 따른 적절한 코어를 그림 7과 같이 찾을 수 있고, 사용된 코어의 부피는 표 4에서 보인바와 같다.

인덕터의 권선은 고주파수 영역 대에서 표피효과와 영향을 최소화 할 수 있도록 Litz Wire를 사용하기로 한다. 공진 인덕터의 전류에 마진율을 고려하여 최대 전류를 선정하고 이를 스퀘어 단위로 환산 ($3 \sim 4A/sq$)한다. 환산한 스퀘어 값을 1선당 단면적을 고려하여 리츠선의 수를 식 (10)과 같이 구성한다.

$$n = \frac{sq}{\pi r^2 \times 1000} \quad (10)$$

고주파 변압기의 설계는 19:26의 턴 수를 갖도록 권선 수 설계하고, 그 외 나머지 과정은 공진 인덕터와 동일한 과정을 통해 수행될 수 있다. 이때 식 (11)을 통해서 고주파 변압기의 창 면적 및 겹을 설계한다^[10].

$$A_p = A_W A_E = \left(\frac{10^4 P_m}{420 k_t k_u k_p \Delta B 2 f_t} \right)^{1.31} = \frac{11.1 P_m^{1.31}}{k \Delta B f_t} [cm^4] \quad (11)$$

f_t : transformer frequency

$k_t = I_{in,dc}/I_{p,rms} = 1$: topology factor

$k_u = A_W'/A_W = 0.4$: window utilization factor

$k_p = A_p/A_W' = 0.41$: primary area factor

$k = k_t k_u k_p = 0.165$

실제의 변압기의 모델은 이상적인 변압기와 달리 자화 인덕턴스 (L_m) 및 누설 인덕턴스 (L_{lk}) 를 포함하고 있다. 일반적으로 L_m 은 L_r 보다 매우 큰 값을 가지므로 L_m 과 C_r 에 의해 나타나는 공진 주파수가 매우 낮아 L_r-C_r 의 공진점 이상에서 운전하는 경우 영향을 주지 않기 때문에 고려치 아니한다. 하지만 L_{lk} 는 제작 후 측정된 수치에 맞춰 초기 공진 인덕터의 권선 수 재 조정을 통하여, 공진 인덕턴스가 변압기의 누설분을 포함하여 $L_{r,new} = L_{lk} + L_r$ 와 같이 표현될 수 있도록 한다.

표 5 기준 필름 커패시터 제품의 외장정보

Table 5 Dimensional Information of Reference Product

Product	Width	Length	Height	Volume/EA
FKP1	0.7[cm]	2.65[cm]	1.65[cm]	3.06 [cm ³]

공진 커패시터로는 고주파 특성이 좋은 필름 커패시터를 선정하고, 이를 앞서 구성한 각각의 커패시터스에 맞게 구성한다. 또한 공진 네트워크 사이즈 및 손실 변화의 객관적 지표를 통해 보이기 위해 기준 제품으로 FKP1를 선정하고, 해당 제품의 주요 외장 정보는 표 5에서 보인바와 같다^[11].

3. 손실계산을 통한 공진주파수 설계

3.1 공진네트워크의 손실

공진 네트워크의 손실을 계산하기 위해서는 주파수에 따른 코어 선정을 토대로 공진 파라미터 조합의 전기적 성질을 고려해야 한다. 그림 2에서 보인 등가회로에서 전압분배 및 식(8)에 보인 Q에 관계를 이용하여, 식(12)로 표현되는 공진 인덕터 양단에 인가되는 전압 과 식(13)으로 나타나는 인덕터 전류의 피크 값을 계산한다. 계산한 값들은 자기적 성질을 반영한 손실의 계산에 반드시 고려되어야 한다^[3].

$$V_L = V_{in} \times Q \quad (12)$$

$$I_{r,peak} = \frac{V_{o,max} \cdot 4}{N_T \pi R_{ac}} \quad (13)$$

일반적인 방식을 통하여 구해진 인덕터 권선의 턴 수를 이용하여 에어 갭의 최대치와 프린징 자속을 식(14)과 식(15)의 과정을 통해 구한다. 이를 이용하여 식(16)에서 보인 것과 같이 인덕터의 자기적 성질과 마진을 고려한 최종 턴 수를 결정한다^[10].

$$l_g = \left(\frac{0.4\pi N_L^2 A_e}{L} \right) - \left(\frac{l_e}{\mu_m} \right) \quad (14)$$

$$F = \left(1 + \frac{l_g}{\sqrt{A_e}} \ln \frac{MLT \times N_L}{l_g} \right) \quad (15)$$

$$N = \sqrt{\frac{l_g L}{0.4\pi A_e F}} \quad (16)$$

여기서 N_L 은 턴 수, A_e 는 유효 단면적, μ_m 은 투자율, MLT 는 턴 당 평균길이 그리고 l_g 는 갭의 최소값이다.

이러한 과정을 토대로, 자기적 성질을 반영한 인덕터스의 보정 값을 식(17)를 통해 결정한다^[10].

$$L_r' = \frac{\mu_0 N^2 A_e}{2l_g} \quad (17)$$

각각의 설계된 공진 인덕터의 손실을 구하기 위해서 동손 및 철손이 반영된 인덕터의 총 손실을 계산하여야 한다. 동손은 턴 당 평균 권선 길이, 구리의 도전율,

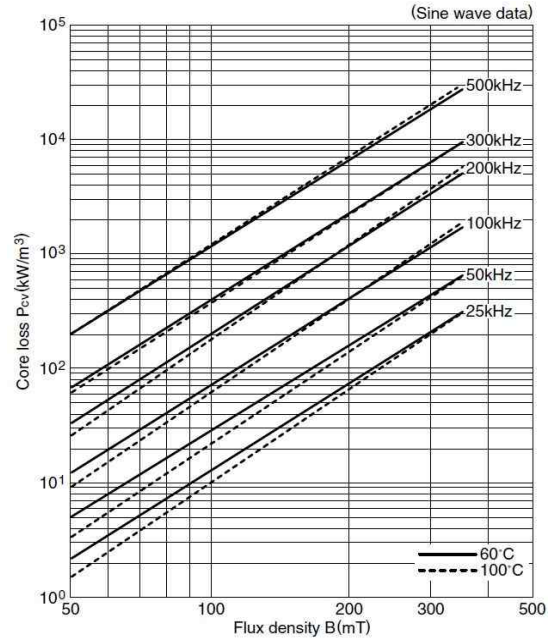


그림 8 페라이트 코어의 단위 부피당 손실 그래프^[12]
Fig. 8 Core Loss Curve of Ferrite Core per Volume

리츠선의 가닥수 및 총 단면적을 고려한 직류저항과 표피효과 등의 영향으로 발생하는 교류저항에 의하여 발생한다. 이 때 리츠선의 표피효과는 식(18)의 과정을 통해서 구할 수 있지만, 주파수 영역 내에서 1% 미만으로 그 영향이 미비하므로 고려치 않기로 한다.

$$\text{skin depth } (\delta) = \frac{75}{\sqrt{f_{sw}}} \quad (18)$$

철손은 자속밀도 변화 및 주파수의 식으로 표현되는 Steinmetz 방정식 및 Watts-per-kilograms 등 다양한 방법으로 구할 수 있다^[10]. 하지만 상수 결정이 난해하여 코어 제조사에서 제공하는 데이터 시트의 ΔB 에 따른 단위 부피당 손실 그래프를 이용하여 계산한다^{[3],[12]}.

공진 커패시터는 앞서 선정한 레퍼런스 제품과 같이 일반적으로 고주파 특성이 우수한 필름 커패시터가 사용된다. 필름 커패시터의 손실은 유전체에서 발생하는 손실과 등가 직렬저항 (ESR) 에 의한 손실로 구분할 수 있고, 이는 제조사에서 제공하는 파라미터를 이용하여 식(19)와 같이 정의된다^[11].

$$P_{Cr} = \left(\frac{\Delta V_L}{2} \right)^2 \pi f_{sw} C_r \tan \delta + I_{r,rms}^2 R_s \quad (19)$$

3.2 스위칭 소자의 손실

반도체 스위칭 소자의 손실을 계산하기에 앞서 ZVS의 영향에 의한 전류 지연 및 크기변화에 대하여 먼저 고려해야 한다. 공진 네트워크의 영향으로 지연각 θ 만큼 전류 지연이 발생하고, 이를 이용해 턴-온 손실을 무

시할 수 있을 만큼 줄일 수 있다. 또한 대부분의 스위칭 소자들은 오프 시 흐르는 전류의 크기가 스위칭 손실에 영향을 주기 때문에, 그림 9에서 보인 위상각에 따른 오프-전류의 영향을 식 (20) 및 식 (21)과 같이 계산하여 고려해야 한다.

$$\theta = \tan^{-1} \frac{X_L - X_C}{R_{ac}} \quad (20)$$

$$I_{off} = I_{r,pk} \times \sin(\pi - \theta) \quad (21)$$

일반적으로 다이오드에서 발생하는 손실은 도통 손실과 스위칭 손실의 합으로 표현된다. 도통손실은 식 (22)와 같이 턴-온 시간동안의 순방향 전압과 도통 전류의 곱으로 나타난다.

$$P_{cond,diode} = \frac{1}{T} \int_{t_{on}}^{t_{off}} v_F(t) i_F(t) dt \quad (22)$$

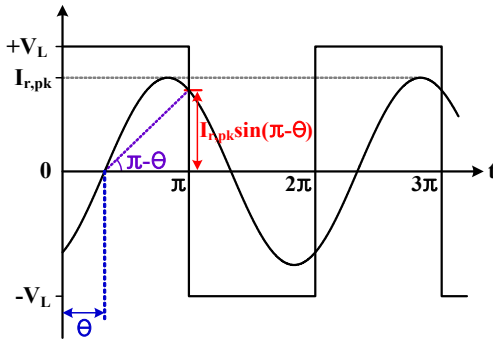


그림 9 턴-오프 전류에서의 ZVS의 영향
Fig. 9 Effect of ZVS in Turn-Off Current

다이오드의 스위칭 손실은 온 상태에서 턴-오프 상태로 바뀔 때, 역회복 특성에 의해 발생하며 이는 식 (23)과 같이 표현된다.

$$P_{sw,diode} = \left(\frac{V_f(off) \times I_{rm} \times t_a}{2} + \frac{V_{out} \times I_{rm} \times t_f \times t_b}{2} \right) \times f_{sw} \quad (23)$$

MOSFET에서 발생하는 손실은 스위칭 손실, 도통손실과 출력 기생 커패시터에 의한 손실로 나뉘어진다.

도통손실은 내부저항에 의해 온 구간동안에 발생한다.

$$P_{cond,FET} = I_{off}^2 \times R_{ds(on)} \times \frac{t_{on} - t_{dead}}{T_s} \quad (24)$$

기생 커패시터 충전에 의한 손실분은 식 (25)에서 보인바와 같다. 이는 스위치가 턴 온 될 때, 기생 커패시터가 충전되면서 발생하게 된다.

$$P_{coss,FET} = \frac{1}{2} \times C_{oss} \times V_{in}^2 \times t_f \times f_{sw} \quad (25)$$

마지막으로 스위칭 손실은 스위칭의 상태가 변화할 때 발생한다. 하지만 공진에 의한 ZVS의 영향으로 턴 온 손실은 무시할 수 있을 만큼 작아지므로, 오프 지연 시간동안 오프 전류의 영향만을 고려한다.

$$P_{sw,FET} = \frac{1}{2} \times V_{in} \times I_{off} \times f_{sw} \times t_f \quad (26)$$

3.3 분석 및 공진주파수 설계

SRC에 사용된 반도체 스위치들의 손실을 계산한 결과는 주파수 증가에 비례하는 것을 알 수 있다. 이와 반대로 인덕터 코어의 부피는 주파수별로 단계적으로 감소하고, 이는 그림 7에서 보인 바와 같이 자성체 포화 현상을 고려하여 가용 코어 중 적합한 부피 및 손실을 가진 것으로 선정하여 설계한다. 또한 표 6와 그림 10에서 볼 수 있듯이 인덕터의 손실은 지속적으로 감소하는데, 특히 50kHz 미만의 주파수 영역에서는 그 변화가 급격하게 발생한다. 커패시터의 손실 및 사이즈 역시 인덕터와 동일한 추세로 변화한다.

계산과정을 통해 구해진 인덕터, 커패시터 그리고 스위치에서 발생하는 각각의 손실들의 합은 그림 10의 총 손실로 나타내어진다. 이 값이 최소가 되는 지점은 전체 시스템에서 가장 큰 비중을 차지하는 인덕터 손실과 스위치 손실의 교차점과 근접함을 알 수 있다.

반면 커패시터의 손실은 다른 손실요소들에 비하여 상대적으로 적은 영향을 미치는 것을 알 수 있다. 게다가 선정한 코어와 커패시터가 차지하는 부피는 손실의 변화와 유사한 추이를 보이며 단계적으로 감소한다. 그러므로 수동소자 및 자성소자의 사이즈는 주파수 변화에

표 6 주파수 영역에서 손실 및 부피의 변화
Table 6 Loss and Volume Variation in Frequency Domain

f[kHz]	30	40	50	60	70	80	90	100	110	120	130	140	150	160	170	180	190	200
P_{sw} [W]	67.8	69.6	71.4	73.2	75.0	76.8	78.6	80.4	82.2	84.0	85.8	87.6	89.4	91.2	93.0	94.8	96.6	98.4
P_{Lr} [W]	1269	470.7	127.9	118.8	77.7	67.8	44.4	39.4	35.2	30.9	26.7	25.8	13.5	12.8	11.6	8.5	6.9	4.9
ΔB [T]	0.267	0.296	0.292	0.269	0.299	0.281	0.298	0.281	0.267	0.258	0.253	0.282	0.282	0.281	0.275	0.269	0.265	0.255
V_c [cm ³]	1154	454.5	147.1	147.1	104.7	104.7	78.7	78.7	78.7	78.7	78.7	68.3	37.2	37.2	37.2	37.2	37.2	37.2
P_{Cr} [W]	39.1	29.4	24.9	19.6	15.9	14.1	13.0	12.1	11.3	9.5	9.0	8.4	7.7	8.2	6.0	6.3	6.7	5.1
V_C [cm ³]	14.69	11.02	9.18	7.34	6.12	5.51	4.90	4.59	4.28	3.67	3.37	3.37	3.06	3.06	2.45	2.45	2.45	2.14

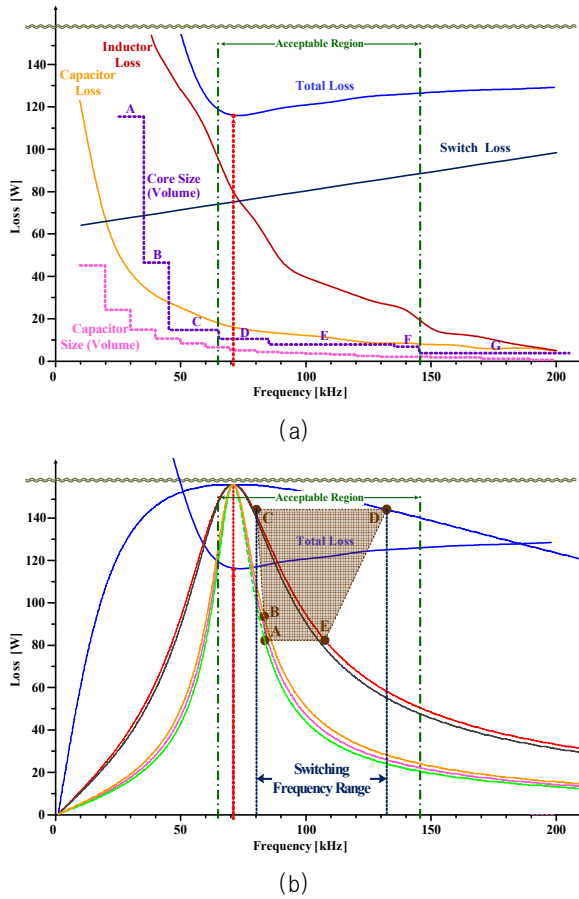


그림 10 최적 공진주파수 및 스위칭 주파수 영역 검증
Fig. 10 Verification of Optimal Resonant Frequency and Switching Frequency region

따른 손실과 매우 밀접한 관계가 있다고 말할 수 있다. 손실 및 부피간의 트레이드오프를 고려했을 때, 약 70kHz부근이 가장 타당한 공진 주파수 영역임을 알 수 있다. 게다가 충전을 위한 안정성 확보가 가능한 스위칭 주파수를 선정할 때, 인덕터의 코어는 그림 7과 그림 10 (a)의 점선으로 표시된 코어 부피와 같이 자기 포화가 일어나지 않는 조건을 고려해야 한다. 그러므로 주어진 조건에서 ZVS가 가능하며 최소의 손실을 갖는 공진 주파수는 약 71.5kHz가 되고, 앞서 고정한 Q와 R_L 을 고려하면 공진 네트워크 파라미터는 각각 75 μ H와 66nF으로 구성할 수 있다. 설계한 공진 주파수를 앞서 그림 4에서 보인 공진 특성 그래프의 충전영역과 비교해보면, 그림 10 (b)와 같이 80kHz에서 130kHz의 스위칭 주파수 영역을 가짐을 알 수 있다.

4. 결 론

본 논문에서는 EVs 혹은 PHEVs의 OBC에 적용된 SRC의 최적 공진 주파수를 설계하기 위하여 공진 네트워크의 사이즈 및 주요 소자들의 손실 분석을 수행하였다. 이러한 과정을 위하여 다양한 주파수 영역에서 각

부분별 손실으로 구성된 총 손실을 구하였다. 또한, 동일한 조건에서 수동소자 및 자성소자의 사이즈 변화 역시 분석하고, 그 결과를 토대로 부하인 배터리의 충전영역과 비교하여 수행된 설계의 적합성을 보였다.

그림 11과 같이 제시한 과정에 의한 공진주파수 설계는 기존의 경험에 의존하던 프로세스를 수식적 기반을 가진 수치로 보이는 것이 가능하였다. 또한 설계 시 고려해야 할 사항을 제시하고, 설계과정 및 손실 분석을 통한 검증으로 시스템을 제작함에 있어 최적화된 설계가 가능하다.

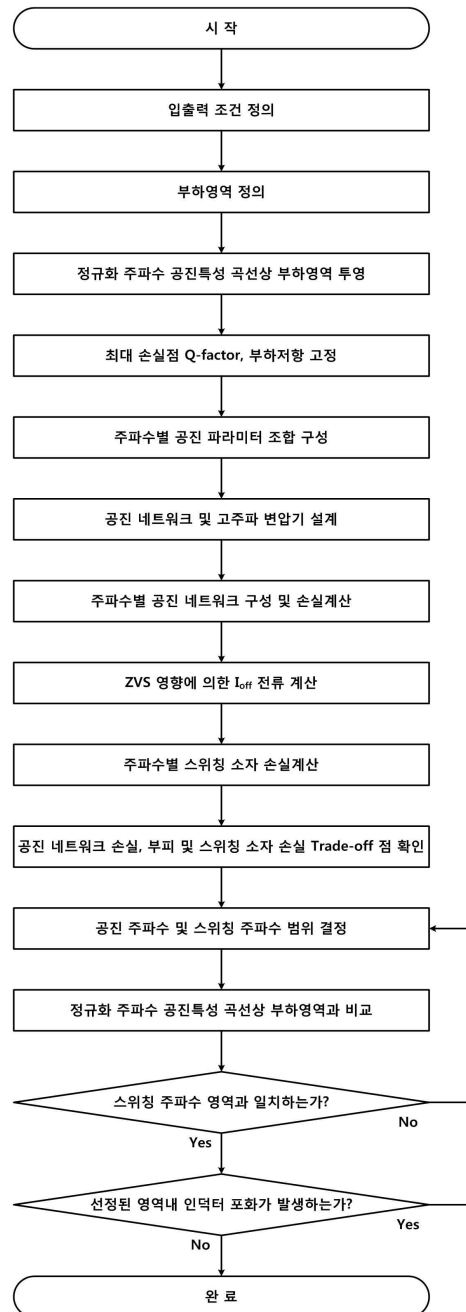


그림 11 최적 공진주파수 설계 순서도
Fig. 11 Flowchart of the Procedure to Design Optimal Resonant Frequency

본 연구는 2011년도 지식경제부의 재원으로 한국 에너지 기술평가원 (KETEP)의 지원을 받아 수행한 연구 과제입니다.(No. 20104010100630-11-1-000)

참 고 문 헌

- [1] M. M. Morcos, C. R. Mersman, G. G. Sugavanam, and N. G. Dillman, "Battery chargers for electric vehicles", *IEEE Power engineering Review*, pp. 8-11, 2000, November.
- [2] Y. C. Chiang, Y. L. Ke, H. S. Chuang, and H. K. Chen, "Implementation and analysis of an improved series-loaded resonant dc-dc converter operating above resonance for battery chargers", *IEEE Industrial and Commercial Power Systems Technical Conference (ICPS) 2008*, pp. 1-8, 2008, May.
- [3] 김종수, "전기자동차용 탑재형 충전기의 공진 Network 최적 설계에 관한 연구", 성균관대학교 대학원 박사논문, 2011
- [4] M. P. Robinson and J. Clegg, "Improved determination of Q-factor and resonant frequency by a quadratic curve fitting method", *IEEE Transaction on Electromagnetic Compatibility*, Vol. 47, No. 2, pp. 399-402, 2005, May.
- [5] K. J. Coakley, J. D. Splett, M. D. Janezic and R. F. Kaiser, "Estimation of Q-factors and resonant frequencies", *IEEE Trans. Microw. Theory Tech.*, Vol. 51, No. 3, pp. 862-868, 2003, Mar.
- [6] S. Santoso and A. Maitra, "Empirical estimation of system parallel resonant frequencies using capacitor switching transient data", *IEEE Trans. Power Del.*, Vol. 20, No. 2, pt. 1, pp. 1151-1156, 2005, Apr.
- [7] N. Mohan, T. M. Undeland, W. P. Rbbins, "Power electronics - converter, application and design," 3rd ed., John Wiley & Sons, Inc., 2003.
- [8] R. L. Steigerwald, "A comparison of half-bridge resonant converter topologies", *IEEE Trans. Power Electron.*, Vol. 3, No. 2, pp. 174-182, 1988, April.
- [9] J. J. Chen, F. C. Yang, C. C. Lai, Y. S. Hwang, and R. G. Lee, "A high efficiency multimode Li-Ion battery charger with variable current source and controlling previous-stage supply voltage", *IEEE Trans. Ind. Electron.*, Vol. 56, No. 7, pp. 2469-2478, 2009, July.
- [10] C. W. T. McLyman, "Transformer and inductor design handbook", 3rd Ed, Marcel Dekker Inc. New york, 2008.
- [11] WIMA Corporation [Online], http://www.wima.de/EN/WIMA_FKP_1.pdf.
- [12] TDK Corporation [Online], "Ferrite for switching power supplies", Feb. 2010, http://www.tdk.co.jp/tefe02/e140_1.pdf.



오창열(吳昌烈)

1984년 10월 12일생. 2011년 성균관대 전자 전기공학과 졸업. 2011년~현재 동 대학원 전자전기컴퓨터공학과 석사과정.



김종수(金鍾秀)

1975년 3월 5일생. 2008년 성균관대 대학원 전자전기컴퓨터공학과 졸업(석사). 2011년 동 대학원 전자전기컴퓨터공학과 졸업(공학박). 2000년~2005년 SEMIKRON Korea Application Engineer. 2011년 4월~2011년 12월 서일대 전기과 강의전담교수. 2012년~현재 삼성종합기술원 MD연구소 파워센터 전문연구원.



이병국(李秉國)

1968년 12월 25일생. 1994년 한양대 전기공학과 졸업. 1996년 동 대학원 전기공학과 졸업(석사). 2001년 미국 Texas A&M University 전기공학과 졸업(공학박). 2001년~2003년 미국 Texas A&M University Postdoctoral Research Associate. 2003년~2005년 한국전기연구원 전력전자그룹 선임연구원. 2005년~2006년 성균관대 연구조교수. 2006년~현재 성균관대 정보통신공학부 부교수. IEEE Senior Member. 당 학회 재무이사.