

High Xe AC PDP에서 전극구조와 유전체 두께에 따른 방전 특성 분석

| |
|--------|
| 논문 |
| 61-2-8 |

Effects of Dielectric Layer Thickness and Electrode Structures on High Xe AC-PDP

허준* · 김윤기** · 김동현*** · 이해준§ · 이호준†
 (Jun Heo · Yun-Gi Kim · Dong-Hyun Kim · Hea June Lee and Ho-Jun Lee)

Abstract - In this paper, we investigated effects of ITO electrode geometry and dielectric layer thickness on the discharge Characteristic of AC PDP. As the dielectric thickness is decreased (30 ~12 μm), firing and sustain voltage is decreased. Luminance and discharge power increase with decreasing dielectric layer thickness because of increasing capacitance between plasma and electrodes. Reactive power decreases with dielectric thickness due to reduced capacitance between sustain electrodes. For the high Xe test panel with small ITO electrode, luminous efficacy as well as luminance increase with decreasing dielectric layer thickness. This result suggest that high power density and small plasma volume is beneficial for high efficacy discharge.

Key Words : AC-PDP, High Xe, Thin dielectric, Dielectric thickness

1. 서론

최근 AC-PDP(AC-Plasma Display Panel), OLED (Organic Light Emitting Diodes), LCD(Liquid Crystal Display) 등과 같은 평면 디스플레이 소자의 기술 개발이 활발히 이루어지고 있다.[1~5] PDP는 우수한 화질과 빠른 응답속도 특성을 가지고 있어 3차원 디스플레이, 투명 디스플레이를 비롯한 차세대 대화면 평판 디스플레이로서 성장 가능성이 크기 때문에 지속적인 효율개선, 구동전압 감소, 생산비용절감을 위한 새로운 셀 구조, 구동 기술, 가스 조성 최적화 기술 개발이 필요하다.[6] 일반적으로 PDP는 상판의 두 전극이 표면 방전을 하여 방전 유지를 하고, 하판의 한 전극에 의해 어드레싱 되는 3전극 구조를 이루고 있다. 하지만 3전극 구조는 고효율을 위해 전극 간격을 늘리거나 Xe 분압을 높일수록 구동전압이 높아지는 단점이 있다.[7]

본 논문에서는 휘도와 효율 특성을 개선하기 위한 방법으로 cell 구조조절 중 ITO(Indium Tin Oxide)전극을 patterning 하여 전류를 조절 하였고, 구동전압증가 억제를 위해 Xe 함유량(30%)을 고정 후 유전체의 두께를 조절함으로써 낮은 구동전압에 구동이 가능하며 높은 효율을 가지는 방전특성에 관하여 연구하였다.

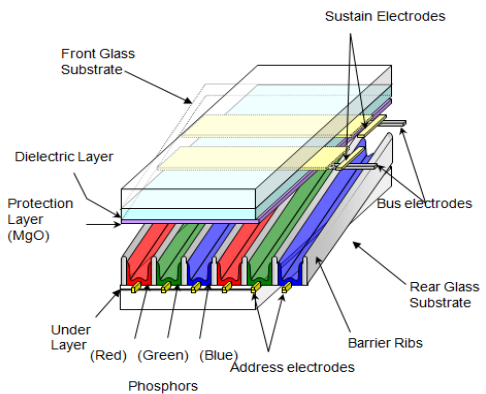


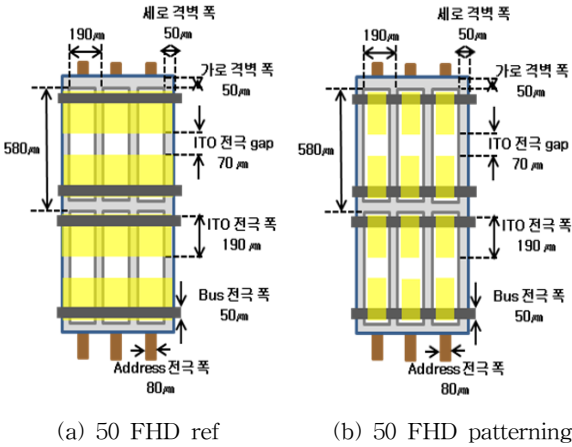
그림 1 표면방전 형 AC-PDP의 개략도
 Fig. 1 Schematic diagram of surface discharge type AC-PDP

2. 실험 방법

그림 1은 현재 널리 이용되고 있는 3전극 구조 AC-PDP의 개략도를 나타내고 있다. AC-PDP는 상판과 하판 2장의 유리로 구성되어 있다. 상판에는 투과도 향상을 위해 투명 전극인 ITO를 Sustain 전극으로 사용했고, ITO의 전압강하를 보상하기 위해 Ag를 Bus 전극으로 사용했다. 이 전극을 보호하기 위해 투명 유전층이 전극을 덮고 있으며, 방전 시 이온 충격으로부터 유전층을 보호하기 위한 MgO 박막이 E-Beam 증착 기법에 의해 유전층 위에 증착되어 있다. 그리고 하판에는 방전을 제어하기 위한 Ag 성분의 address 전극과 흰색 유전층, 인접 cell과의 구분을 위해 격벽이 형성되어 있으며, 이 격벽 사이에 표면 방전에서 발생하는 자외선을 가시광으로 변화시키기 위해 Red, Green, Blue 삼원

† 교신저자, 정회원 : 부산대학교 전기공학과 부교수
 E-mail : hedo@pusan.ac.kr
 * 준 회원 : 부산대 공대 전기공학과 석사과정
 ** 정 회원 : 부산대 공대 전기공학과 박사과정
 *** 정 회원 : 부산대학교 PDP연구소 연구원
 § 정 회원 : 부산대 공대 전기공학과 부교수
 접수일자 : 2011년 12월 26일
 최종완료 : 2012년 1월 4일

색의 형광체가 도포되어 있다. 하판 유리에 지름 1mm 정도의 구멍에 배기용 유리관을 부착하고, 이 유리관을 통해서 기판을 가열함으로써 고온진공 배기를 한다. 그리고 Ne-Xe 혼합가스를 주입 후 봉착한다.



(a) 50 FHD ref (b) 50 FHD patterning

그림 2 제시된 구조의 개략도

Fig. 2 Schematic diagram of the suggest structures

그림 2는 본 실험에 사용된 test panel의 구조를 나타낸 것이다. 그림 2(a)는 기본적인 전극구조에서, 유전체 두께가 high Xe panel의 방전특성에 미치는 영향을 알아보기 위해 제작된 셀의 구조이다. 그림 2(b)는 격벽 주위의 ITO전극을 식각한 구조로서 높은 Xe 함량을 가지는 패널에서의 과도한 전류 증가를 억제하고 격벽으로의 하전입자 손실을 줄이며 패널의 용량부하를 감소시키기 위한 구조이다.

표 1 테스트 패널의 사양

Table 1 The specification of test panel

| | | | | | |
|--|-------------------------|-------------|-------------|-------------|-------|
| Working gas : Xe 30% + Ne base, 400Torr, Driving frequency 10KHz | | | | | |
| | (a) 50" FHD | (b) 50" FHD | (c) 50" FHD | (d) 50" FHD | |
| | 30 µm | 24 µm | 19 µm | 12 µm | |
| Front panel | Discharge gap | 70 µm | | | |
| | Dielectric Thickness | 30 µm | 24 µm | 19 µm | 12 µm |
| | MgO Thickness | 5000Å | | | |
| Rear panel | Address Electrode Width | 80 µm | | | |
| | White-Back Thickness | 25 µm | | | |
| | Barrier Rib Width | 50 µm | | | |
| | Barrier Rib Height | 130 µm | | | |
| | Phosphor Thickness | 20~30 µm | | | |

실험에 사용된 test panel의 사양은 표 1과 같다. 본 실험에서는 Xe 30%의 working gas를 사용하였고, test panel 내 gas 압력은 400Torr를 사용하였다. 그리고 구동전원은 구형파 펄스를 사용하였으며 duty ratio는 25%이며, 10kHz의 구동주파수를 이용하였다. Test panel의 방전 특성을 분석하기 위해 방전 개시전압, 방전 유지전압, static

margin, 방전전류 파형, 소비전력, 휘도 및 효율을 측정하였고, 상세한 방전특성 분석을 위해 ICCD(Intensified Charge Coupled Device)를 이용하여 IR image를 촬영하였다.

그림 3은 완성된 패널의 전기-광학적 특성을 분석하기 위한 실험장치의 구성도이다. 실험 장치는 크게 신호발생부분(Time98), 파워서플라이, 구동회로부분 그리고 오실로스코프(LeCroy, LT224)로 구성되어 있다. 본 실험에서 전압과 전류를 측정하기 위해 오실로스코프를 사용하였고, 휘도측정기(BM-7)는 휘도를 측정하기 위해 사용하였다. 실험 시 휘도 측정과 전류 측정을 동시에 함으로써 각 조건에서의 소비전력 및 발광효율을 다음과 같이 구하였다.[8~9]

$$\text{소비전력}[W] = \frac{1}{T} \int_0^T i(t)v(t)dt \quad (1)$$

$$\text{발광효율}[lm/w] = \frac{\pi \times \text{휘도}[cd/m^2] \times \text{면적}[m^2]}{\text{소비전력}[W]} \quad (2)$$

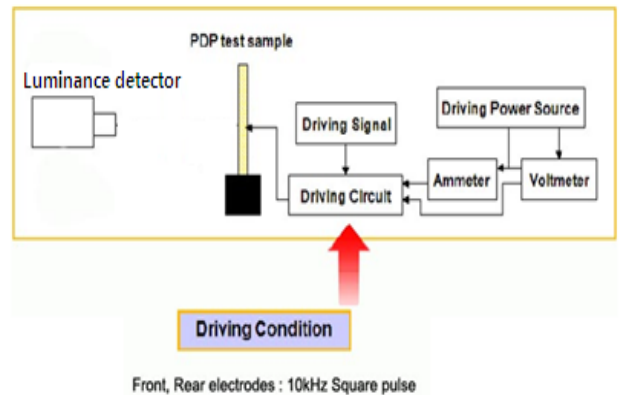


그림 3 실험 장치 구성도

Fig. 3 Schematic diagram of the experimental system

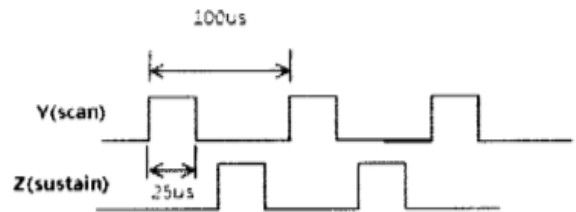


그림 4 인가파형(Sustain pulse)의 개략도

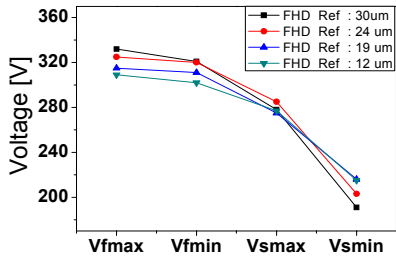
Fig. 4 Schematic diagram of the sustain waveform

4. 실험 결과 및 고찰

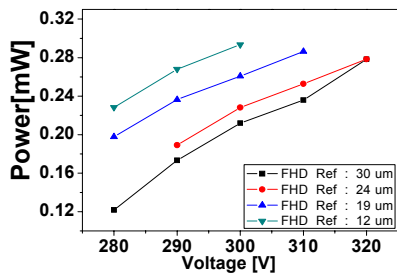
4.1 ref 구조의 전기 광학적 특성 분석

그림 5, 6는 본 연구에 사용되었던 기본구조의 전기 광학적 특성을 보여준다. 그림 (a)에서 high Xe(30%) 방전의 경우 유전체의 두께의 감소에 따라 전압이 감소하는 것을 확인할 수 있다. 그림 (b)는 소비전력 특성이다. 동일전압 300V에서 비교하였을 때 유전체의 두께가 12 µm 일 경우 0.29 mW로 가장 높게 측정되는 것을 확인할 수 있었고, 이는 유전체 두께가 30 µm 일 때 (0.21 mW) 와 비교하였을 때

약 38 % 증가한 수치이다. 이러한 이유는 유전체의 두께가 감소할수록 전극과 플라즈마 사이의 정전용량이 증가하여 동일한 벽 전압을 생성시키기 위해 필요한 벽전하의 양이 증가하기 때문이다.



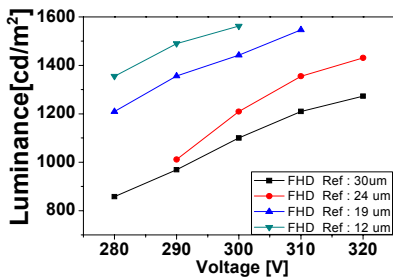
(a) 구동전압



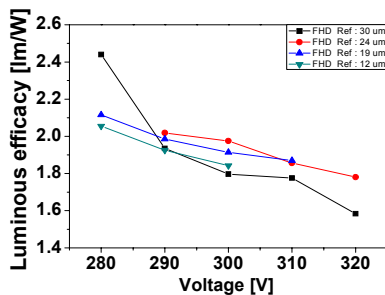
(b) 소비전력

그림 5 기본 구조의 전기-광학적 특성-1

Fig. 5 Electro-optical characteristics of ref structure-1



(a) 휘도

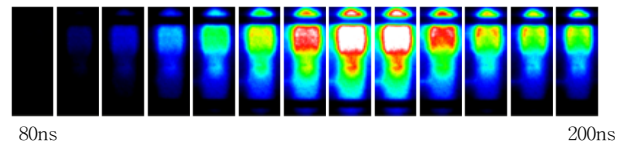


(b) 발광효율

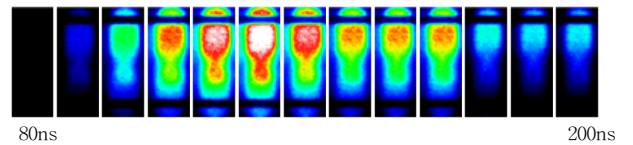
그림 6 기본 구조의 전기-광학적 특성-2

Fig. 6 Electro-optical characteristics of ref structure-2

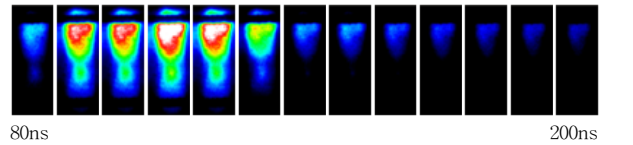
그림 (a)는 휘도특성을 보여준다. 유전체의 두께가 높아질수록 휘도가 감소하는 것을 확인할 수 있었다. 유전체의 두께가 낮아질수록 휘도가 증가하는 것은 방전 전력의 증가와 동일한 이유 때문이다. 또한 유전체 두께가 낮아짐에 따라 방전 공간상 전계 세기의 증가도 휘도증가의 원인중 하나이다. 그림 (b)에서 보듯이 동일전압 300 V 에서 비교하였을 경우 유전체의 높이가 24 μm 일 때 효율이 2.01 [lm/W] 로 가장 높게 측정되는 것을 확인할 수 있다. 휘도 및 소비전력 두 가지 모두 높게 측정된 유전체 높이가 12 μm 인 조건에서는 전계의 증가로 인한 여기효율의 감소가 효율 감소의 원인으로 추정된다.



(a) 19 μm 의 ICCD image



(b) 24 μm 의 ICCD image



(c) 30 μm 의 ICCD image

그림 7 ref구조의 ICCD image

Fig. 7 ICCD image of ref structure

그림 7은 기본구조의 방전을 ICCD로 찍은 사진이다. 유전체의 두께가 낮을수록 intensity가 높아지고 강한 방전을 한다는 것을 확인할 수 있다.

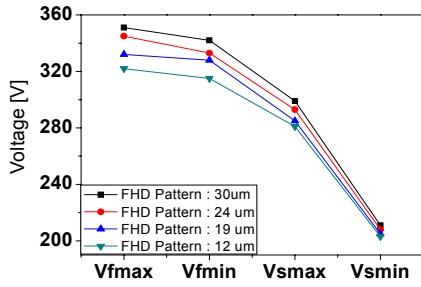
표 2 테스트 패널의 ICCD 분석결과

Table 2 The analysis of ICCD images for test panel

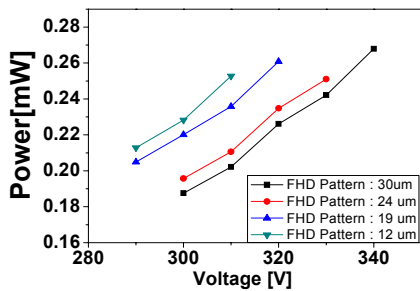
| | Start | End | Total |
|-----|-------|-------|-------|
| (a) | 90ns | 200ns | 110ns |
| (b) | 90ns | 170ns | 80ns |
| (c) | 80ns | 130ns | 50ns |

표 2는 ICCD 측정 결과를 토대로 ref구조의 방전 개시시간, 방전 지속시간을 계산하여 표로 나타낸 것이다. 유전체의 두께가 19 μm 에서 24 μm 로 높아졌을 때 방전이 시작되는 시간은 동일하였지만 방전유지가 되는 시간은 40 ns 짧아진 것을 확인할 수 있었다. 또한 유전체의 두께가 30 μm 가 되었을 때는 방전시작 시간이 10 ns 빠르게 방전이 시작되었고, 방전유지시간은 50 ns로 짧은 방전 시간을 나타내는 것을 확인할 수 있었다.

4.2 patterning된 구조의 전기 광학적 특성 분석



(a) 구동전압

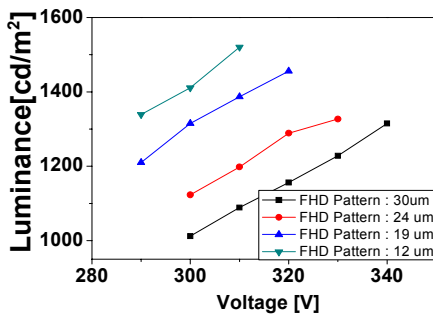


(b) 소비전력

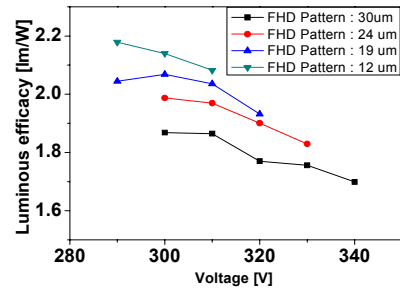
그림 8 패터닝 된 구조의 전기-광학적 특성-1

Fig. 8 Electro-optical characteristics of patterning structure-1

그림 8, 9는 격벽부근의 ITO를 식각한 전극 구조의 전기 광학적 특성을 보여준다. 그림 (a)는 구동전압을 나타낸다. Ref 구조에 비하여 전압대가 약 15 V 가량 높은 전압이 측정되는 것을 확인 할 수 있다. 이러한 결과는 patterning 으로 인해 전극 면적이 줄어들게 되고, 이에 따라 방전유지 전극에서의 wall charge 감소가 주원인으로 생각된다. 그림 (b)는 소비전력에 관한 그림이다. 동일전압 (310 V)에서 비교하였을 때 12 μm 일 경우 0.25 mW가 측정되었고, 30 μm 일 때 0.2 mW가 측정되는 것을 확인 할 수 있었다. ITO 전극이 patterning된 구조에서는 전극 면적이 감소되어 침투 전류가 줄어들게 된다. 이에 따라 ref 전극 구조에 비해 전압이 약 10 V가량 높을 때에도 소비전력은 0.01 ~ 0.02 mW 가량 낮게 측정되었다.



(a) 휘도



(b) 발광효율

그림 9 패터닝 된 구조의 전기-광학적 특성-2

Fig. 9 Electro-optical characteristics of patterning structure-2

그림 (a)는 휘도특성을 보여준다. 동일전압 310 V에서 비교해보았을 때 12 μm 일 때 1520 [cd/m²]로 가장 높게 측정되었고 이는 유전체 두께가 30 μm 일 때와 비교하여 약 39% 증가한 수치이다. 또한 기본 구조에 비하여 상대적으로 휘도가 낮게 측정되는 것을 확인 할 수 있었다. ITO전극 면적이 줄어들게 되고 이로 인해 방전이 넓게 퍼지는 것이 줄어들기 때문에 휘도가 낮게 측정된다는 것을 확인 할 수 있다. 그림 (b)는 발광 효율에 관한 그림이다. 동일전압 310 V에서 확인해봤을 때 12 μm 일 때 2.08 [lm/W] 로 가장 높게 측정되었고, 30 μm 에 비하여 약 11% 증가하였다. 또한 기본 구조에서는 유전체의 두께가 24 μm 일 때 효율이 가장 높게 측정되는 것을 확인할 수 있었다. 하지만 제안된 구조에서는 유전체의 두께가 낮아질수록 효율이 높게 측정되었다. 격벽주위의 전극을 삭제하여 방전시 세로격벽으로의 하전입자 손실을 최소화하고, 방전전류를 제한한 상태에서 유전체의 두께를 줄여 방전전력밀도를 증가시키고 플라즈마 체적을 감소시키는 것이 고효율 방전에 유리함을 알 수 있다.

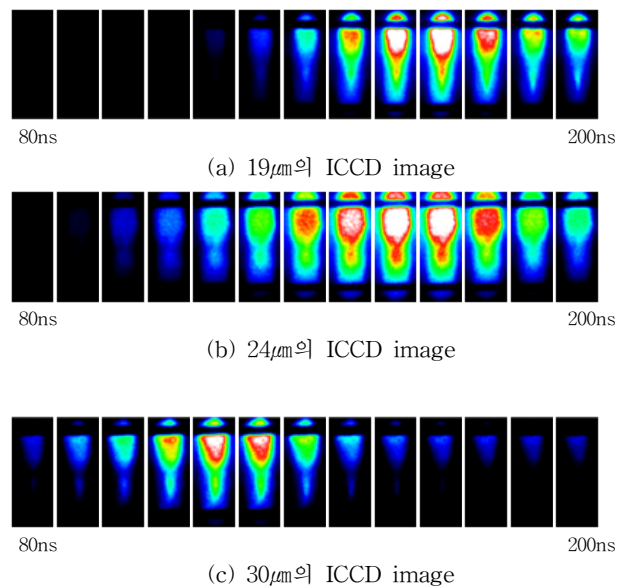


그림 10 패터닝 된 구조의 ICCD image

Fig. 10 ICCD image of patterning structure

그림 10은 patterning된 구조의 ICCD image를 나타낸 것이다. ref구조와 비교해서 방전 시작시간이 약 20ns가량 늦게 방전이 시작되는 것을 확인할 수 있다. ITO전극의 면적이 작아지면서 wall charge의 양이 감소하게 되고 이에 따라 방전 시간이 느려지는 것이다. 또한 ref구조와 마찬가지로 유전체의 두께가 낮아질수록 방전이 늦게 시작하는 것을 확인할 수 있다.

표 3 테스트 패널의 ICCD 분석결과

Table 3 The analysis of ICCD images for test panel

| | Start | End | Total |
|-----|-------|-------|-------|
| (a) | 12ns | 220ns | 100ns |
| (b) | 100ns | 200ns | 100ns |
| (c) | 80ns | 150ns | 70ns |

4.3 ref구조와 patterning된 구조의 무효전력 비교

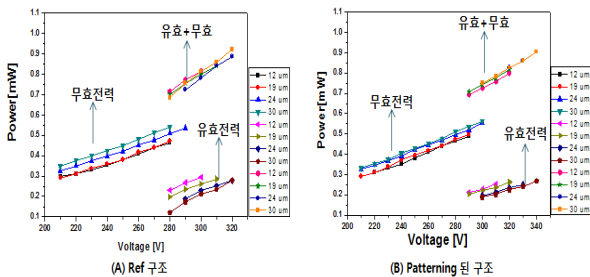


그림 11 ref구조와 패터닝 된 구조의 전력분석

Fig. 11 power characteristics of ref and patterning structure

그림 11은 기본구조와 patterning된 구조의 소비전력에 관한 비교 분석이다. 동일전압 240 V에서 비교하였을 때 기본구조에서 유전체 두께가 12, 19, 24, 30 μm일 경우의 무효전력은 각각 0.352, 0.359, 0.398, 0.424 mW로 측정된다. 또한 patterning된 구조에서 유전체 두께가 12, 19, 24, 30 μm일 경우 무효전력은 각각 0.352, 0.372, 0.391, 0.404 mW로 측정된다. 이와 같이 유전체의 두께에 따라 무효전력의 증가율이 기본구조에서 더 크게 나타나는 것을 볼 수 있다. 이러한 이유는 ITO면적의 크기 때문이다. 기본구조의 ITO면적의 크기가 patterning된 구조에 비해 크기 때문에 전류의 상승률 또한 크게 나타난다는 것을 확인할 수 있다. 앞서 기본구조의 효율특성과 patterning된 구조의 효율특성을 비교해 보았을 때 patterning된 구조에서 유전체의 두께가 낮을수록 효율이 높아진다는 것을 볼 수 있었다. 이처럼 patterning된 구조의 효율이 상승할 수 있었던 원인은 소비전력의 증가율이 기본 구조의 증가율보다 낮기 때문인 것으로 판단할 수 있다.

5. 결 론

본 연구에서는 휘도와 효율 특성을 개선하기 위한 방법으로 cell 구조조절 중 ITO전극을 patterning 하였고, panel 동

작 gas중 high Xe(30%)을 사용함으로써 AC PDP의 구동전압, 소비전력, 휘도, 효율등과 같은 전기 광학적 특성을 연구하였다. 또한 구동전압증가 억제에 위해 Xe 함유량(30%)을 고정 후 유전체의 두께를 조절함으로써 이를 통해 낮은 구동전압에 구동이 가능하며 이에 대한 전기, 광학적 특성을 비교, 검토 하였다.

High Xe를 사용하여 패널을 만들었을 경우 전압상승이 되는 우려가 있지만 휘도 증가로 인해 효율에서 크게 저하되지 않는 것을 확인할 수 있었다. 또한 ref 구조에서 유전체 두께가 낮아짐으로 인한 효율 상승을 기대했지만 24 μm에서 가장 높은 효율을 나타냈다. 하지만 ITO 전극이 patterning된 구조에서는 wall loss가 줄어들게 되어 침투전류가 줄어들게 되었고 ITO면적의 크기로 인해 소비전력 또한 줄어들게 되었다. 이러한 이유로 효율 또한 유전체 두께가 낮아질수록 높아진다는 것을 확인할 수 있었다. 또한 격벽 주위의 전극을 삭제하여 방전할 경우 세로 격벽으로의 하전 입자 손실이 최소화 되고, 방전전류를 제한한 상태에서 유전체의 두께를 줄여 방전 전력밀도를 증가시키고 플라즈마 체적을 감소시키는 것이 고효율 방전에 유리하다는 것을 알 수 있다. 이러한 결과를 바탕으로 동일한 구조에서 ITO 전극 간격을 더 줄여 방전을 할 경우 더 좋은 효율이 발생할 것이라는 예상을 할 수 있었다.

감사의 글

본 연구는 지식경제부의 지식경제 프론티어 기술개발 사업인 차세대 정보디스플레이 기술 개발사업단의 연구비(F004072-2011-33) 및 LG 전자 PDP사업부의 지원을 받아 수행한 연구과제입니다.

참 고 문 헌

- [1] J. W. OK at el, IMID'09 Digest, pp65-68(2008)
- [2] D.W. Kim at el, Korea-Japan Joint Symposium on electrical Discharge and High Voltage engineering, 16p-27(2007)
- [3] M. Yosinari at el, SID 14/8(2006)
- [4] L.F. Weber, SID. Vol. 16, no. 12, p. 16-20(2000)
- [5] T.Kuria, H.Murakami, SID'00 Digest, pp70-73(2000)
- [6] H. W. Nam at el, IMID'09 Digest, pp721-724(2009)
- [7] H. M. Cho at el, Korea-Japan Joint Symposium on electrical Discharge and High Voltage Engineering, pp138-141, 2009
- [8] J. P. Boeuf, "Plasma display panel: physics, recent development and key issues", J. Phys. D: Appl. Phys 36, R53-R69, 2003.
- [9] T. shinoda, "High Level Gray Scale for AC Plasma Display Panels Using Address-Display Period Separated Sub-Field Method", Trans. Of IECE C-2 no. 3, pp. 349-355, 1998

저 자 소 개



허 준 (許 濬)

1985년 3월 28일생. 2004년 경성대 공대 전기전자공학과 졸업, 현재 부산대학원 전자전기공학과 석사과정

Tel : 051-510-2746

Fax : 051-510-1498

E-mail : buddy85@pusan.ac.kr



김 윤 기 (金 允 基)

1978년 2월 18일생. 2000년 부산대 공대 전기공학과 졸업, 2002년 동 대학원 전기공학과 졸업(석사) 현재 동 대학원 전자전기공학과 박사과정

Tel : 051-510-1544

Fax : 051-510-1498

E-mail : yungi@pusan.ac.kr



김 동 현 (金 東 鉉)

1961년 1월 9일생. 1984년 부산대 공대 전기공학과 졸업. 1998년 동 대학원 전기공학과 졸업(석사), 2001년 동 대학원 전기공학과 졸업(공박). 현재 부산대 PDP 연구소연구원

Tel : 051-510-1544

Fax : 051-510-1498

E-mail : dhkim11@pusan.ac.kr



이 해 준 (李 海 準)

1972년 2월 25일생. 1994년 서울대 공대 원자핵 공학과 졸업. 1996년 포항공대 대학원물리학과 졸업(석사), 1998년 포항공대 대학원 물리학과졸업(이박). 현재 부산대 공대 전자전기공학부 부교수

Tel : 051-510-3516

Fax : 051-513-0212

E-mail : haejune@pusan.ac.kr



이 호 준 (李 晁 駿)

1966년 10월 14일생. 1989년 서울대공대 전기공학과 졸업. 1991년 동 대학원 전기공학과 졸업(석사). 1996년 동 대학원 전기공학부 졸업(공박). 현 부산대 공대전 자전기공학부 부교수

Tel : 051-510-2301

Fax : 051-513-0212

E-mail : hedo@pusan.ac.kr