

칩 인덕터를 사용하여 광대역 저지 특성을 갖는 소형 C-밴드 Semi-Lumped 저역 통과 여파기

A Compact C-Band Semi-Lumped Lowpass Filter with Broad Stopband Using a Chip Inductor

장기언 · 이기문* · 김하철** · 최현철

Ki-Eon Jang · Gi-Moon Lee* · Ha-Chul Kim** · Hyun-Chul Choi

요 약

칩 인덕터를 이용하여 넓은 저지 대역과 소형화 특성을 갖는 C-밴드 semi-lumped 저역 통과 여파기를 제안하였다. 칩 인덕터의 자기 공진 주파수(SRF: Self Resonance Frequency) 특성을 유지하기 위하여 추가된 분리형 인덕터와 SRF 특성으로 인해 발생하는 감쇠 폴을 이용하여 광대역 저지 대역과 높은 저지 특성을 얻을 수 있었다. 3차 elliptic function 여파기에 칩 인덕터(L: 9.1 nH, SRF: 5.5 GHz, Q: 25)를 적용한 결과, 마이크로스트립 라인 인덕터로 구현한 여파기보다 크기가 37.4 % 감소하였으며, 삽입 손실이 0.38 dB, 차단 주파수는 920 MHz, 1.43 ~ 7.8 GHz의 넓은 저지 대역(20 dB 이하) 특성을 가졌다.

Abstract

The C-band semi-lumped lowpass filter with broad stopband and compact size characteristic using chip inductor is proposed. To provide an additional attenuation pole in stopband by SRF, a separable inductor is added to proposed structure, and it has broad stopband characteristic. The third order elliptic function lowpass filter with chip inductor(L: 9.1 nH, SRF: 5.5 GHz, Q: 25) has insertion loss of 0.38 dB, cutoff frequency of 920 MHz, broad stopband(below 20 dB) of 1.43 ~ 7.8 GHz and the size is reduced 37.4 % compared to distributed inductor.

Key words : Elliptic Function Lowpass Filter, Chip Inductor, Self Resonance Frequency

I. 서 론

무선 통신 대역에서의 저역 통과 여파기는 인덕터와 커패시터의 조합으로 구성되며, 소형화 및 저지 대역 범위 등을 향상시키기 위해 일반적으로 집중 소자 또는 분포 소자만으로 구현된 연구가 수행

되어지고 있다^{[1],[2]}. 집중 소자를 이용한 경우, 실제 소자 값이 제한적인 관계로 원하는 특성을 구현하기 어렵다는 단점을 가지며, 분포 소자의 경우 회로의 크기가 증가할 뿐만 아니라, 분포 소자의 주기적인 주파수 응답 특성으로 인하여 저지 대역이 좁은 단점을 가진다^[3].

「이 연구는 2012학년도 경북대학교 BK21 사업 연구비 지원으로 연구되었음.」

경북대학교 전자전기컴퓨터학부(School of Electrical Engineering and Computer Science, Kyungpook National University)

*(주)한화 체계종합부(Precision-Guided Munitions System Integration Department, Hanwha Corporation)

**한국해군사관학교 전기전자공학부(Department of Electrical Engineering, Republic of Korea Naval Academy)

· Manuscript received June 26, 2012 ; Revised November 7, 2012 ; Accepted December 5, 2012. (ID No. 20120626-074)

· Corresponding Author : Hyun-Chul Choi (e-mail : hcchoi@ee.knu.ac.kr)

분포형 인덕터의 크기를 작게 하기 위해 Hairpin 구조^[4]와 미앤더 라인^[5]을 적용한 방법, 개방 선로와 DGS(Defected Ground Structure)를 이용한 연구^[6] 등이 진행되었지만, 이러한 방법들은 높은 인덕턴스 값을 작은 크기의 분포형 인덕터로 구현하기에는 한계가 있다.

분포형 커패시터의 크기를 작게 하기 위한 방법으로는 Hairpin 구조에 칩 커패시터를 추가하여 분포형 커패시터의 크기를 소형화하였으며, 칩 커패시터로 인하여 발생된 감쇠 폴 주파수를 이용하여 저지 대역의 확장 효과를 얻을 수 있다^[7]. 또한, 단일 전송 선로에 추가된 칩 커패시터로 인한 감쇠 폴을 이용하여 저지 대역을 확장한 연구도 진행되었지만^[8], 분포형 인덕터로 인한 크기 증가와 필터의 설계 파라미터로부터 정확한 소자 값의 구현이 어려운 단점이 있다.

본 논문에서는 칩 인덕터와 분포형 커패시터를 이용하여 소형화 및 저지 대역 특성이 향상된 semi-lumped 타입의 저역 통과 여파기를 제안하고자 한다. 작은 크기의 칩 인덕터를 사용하여 크기 감소 효과를 얻을 수 있으며, 높은 인덕턴스 값을 갖는 칩 인덕터로 인하여 커패시턴스의 값을 감소시킬 수 있으므로 소형화 특성을 향상시킬 수 있다. 또한, 칩 인덕터의 SRF 특성을 유지하기 위하여 추가된 분리 인덕터와 SRF에 의해 발생하는 감쇠 폴들을 이용하여 저지 특성 향상과 저지 대역 확장 효과를 얻고자 한다.

II. 칩 인덕터를 이용한 여파기 설계

2-1 칩 인덕터

일반적으로 칩 인덕터는 인덕턴스 L_L 과 저항 R_L , 기생 커패시터 C_L 의 조합으로 그림 1과 같은 등가회

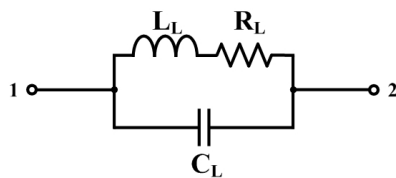


그림 1. 칩 인덕터의 등가회로
Fig. 1. Equivalent circuit of chip inductor.

로 표현되며, 제조사의 데이터 정보(datasheet)로부터 L_L , Q 와 SRF가 주어진다^[9].

그림 1의 등가회로로부터 SRF와 Q 는 다음과 같이 표현된다.

$$SRF = \frac{1}{2\pi\sqrt{L_L C_L}} \quad (1)$$

$$Q = \frac{Im(Z)}{Re(Z)} = \frac{wL_L - wC_L R_L^2 - w^3 L_L^2 C_L}{R_L} \quad (2)$$

이로부터 C_L 과 R_L 을 추출할 수 있으며, 칩 인덕터 등가회로의 소자 값을 규정할 수 있다.

이러한 칩 인덕터의 종류로는 적층형, 필름형 및 코일형이 있으며, 코일형 타입의 칩 인덕터는 다른 종류의 칩 인덕터에 비해 낮은 소자의 오차 값, 높은 Q 값과 SRF를 갖는 장점을 가진다. 따라서 본 논문에서는 작은 크기와 높은 SRF를 갖는 코일형 타입의 칩 인덕터를 사용하여 저역 통과 여파기의 크기 감소 효과 및 저지 대역 확장 효과를 얻고자 한다.

2-2 저역 통과 여파기 제안

일반적인 3차 elliptic function 저역 통과 여파기의 등가회로는 인덕터와 커패시터로 구성된 병렬 공진 회로와 병렬로 연결된 커패시터를 갖는 구조로써 그림 2와 같이 주어진다^[10]. $g_i (i=1, 2, 3, 4)$ 는 특성 임피던스(Z_0)로 정규화된 임피던스이며, g_2 와 g'_2 는 병렬 공진 회로를 구성하는 인덕턴스(L_2)와 커패시턴스(C_2), g_1 과 g_3 는 병렬공진 회로와 병렬로 연결된 커패시터(C_1, C_3)를 나타낸다.

그림 2의 직렬 인덕턴스 L_2 를 칩 인덕터로 대체한 등가회로는 그림 3과 같다. 이 경우 병렬 연결된 기

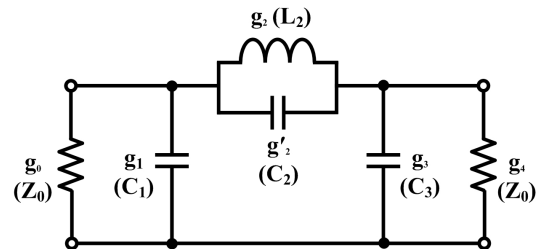


그림 2. 3차 elliptic function LPF 등가회로
Fig. 2. Equivalent circuit of third order elliptic function LPF.

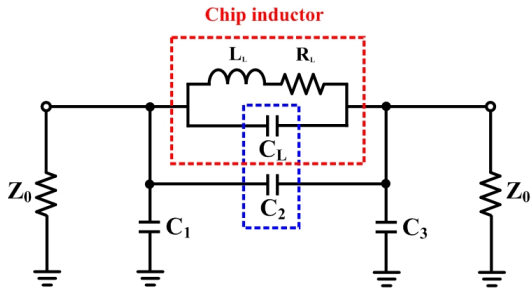


그림 3. 칩 인덕터를 사용한 3차 elliptic function 저역 통과 여파기

Fig. 3. Third order elliptic function lowpass filter with chip inductor.

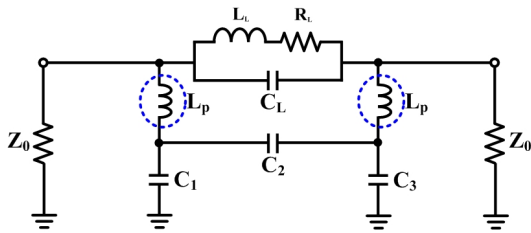


그림 4. 칩 인덕터와 분리형 인덕터(L_p)를 사용한 저역 통과 여파기

Fig. 4. The lowpass filter with chip inductor and separable inductor.

생 커패시터 C_L 과 C_2 가 하나의 커패시터로 결합되어 칩 인덕터의 SRF 특성이 없어지고, 기존의 3차 elliptic function 등가회로에서 C_2 값이 증가된 결과로 나타나 L_2 와 증가된 C_2 값에 의한 감쇠 폴 주파수가 감소된다.

따라서 SRF로 인한 저지 대역의 확장 효과를 얻을 수 없으므로 C_L 과 C_2 를 분리할 필요가 있다. 결합된 C_L 과 C_2 를 분리하기 위하여 그림 4와 같이 인덕터 L_p 를 삽입함으로써, 칩 인덕터의 SRF 특성으로 인한 넓은 저지 대역을 얻을 수 있다.

그림 4에 제안된 저역 통과 여파기의 주파수 응답 특성은 그림 5와 같이 세 개의 감쇠 폴을 가진다. 추가된 분리형 인덕터 L_p 와 C_1 에 의해 두 번째 감쇠 폴이 저지 대역 내에 추가되어 저지 특성이 향상됨을 보였다. 첫 번째 감쇠 폴 주파수는 L_L 과 C_2 에 의해 결정되며, 세 번째 감쇠 폴 주파수는 칩 인덕터의 SRF 특성에 의해 결정된다.

분리형 인덕터의 영향을 살펴보기 위해 마이크로

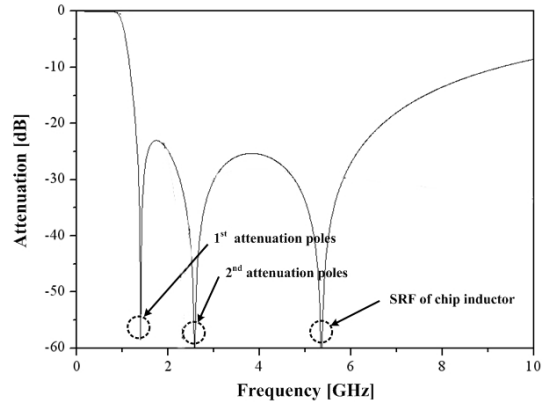


그림 5. 제안된 저역 통과 여파기의 주파수 응답 특성
Fig. 5. Frequency response of proposed lowpass filter.

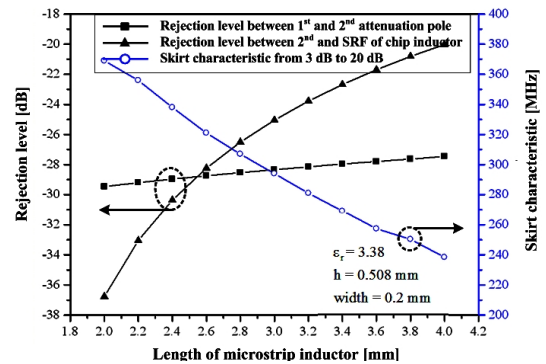


그림 6. 마이크로스트립 라인의 길이에 따른 저지 대역 특성 및 차단 특성(선로 폭: 0.2 mm)
Fig. 6. Rejection level and skirt characteristic against length of microstrip line(line width: 0.2 mm).

스트립 라인 인덕터의 길이에 따른 제안된 여파기의 차단 특성 및 저지 특성을 ADS로 시뮬레이션한 결과를 그림 6에 나타내었다.

마이크로스트립 라인 인덕터의 길이는 칩 인덕터의 SRF에는 영향을 미치지 않지만, 첫 번째 감쇠 폴과 두 번째 감쇠 폴의 주파수는 길이가 증가할수록 감소된다.

이로부터 여파기의 차단 특성은 증가되지만, 저지 특성은 감소됨을 보였다. 인덕터의 길이에 따른 저지 특성과 차단 특성은 트레이드 오프 관계로 저역 통과 여파기의 설계 시 고려되어야 할 것이며, 제작될 여파기의 저지 특성이 30 dB를 갖도록 마이크로스트립 라인 인덕터의 길이를 2.5 mm로 선택하였다.

2.3 제안된 저역 통과 여파기 설계

차단 주파수(f_c) 900 MHz, 삽입 손실(L_{Ar}) 0.3 dB, 저지 대역내 최소 저지 특성(L_{As})이 30.5 dB인 저역 통과 여파기를 설계하였다.

그림 3의 정규화된 임피던스는 3차 elliptic function 프로토타입 테이블로부터 $g_0=g_4=1$, $g_1=g_3=0.9417$, $g_2=1.0173$, $g_2=0.1205$ 의 값을 가지며, 상응하는 소자 값은 $C_1=C_3=3.476$ pF, $L_2=8.995$ nH, $C_2=0.426$ pF이다^[10].

제안된 여파기의 L_2 는 칩 인덕터로 구현하고, C_1 과 C_3 는 패드 커패시터, C_2 는 갭 커패시터의 분포 소자로 구현하고자 한다. 제한적인 소자 값으로 인하여 L_2 를 기존의 인덕턴스보다 높은 9.1 nH을 갖는 Murata사의 칩 인덕터(SRF=5.5 GHz, $Q=25$)로 선택하였으며, 인덕턴스 값의 변화로 인하여 변화된 차단 주파수를 고정하기 위해 식 (1)로부터 C_1 , C_3 를 3.35 pF으로 보정하였다. 이는 분포 소자로 구현 시 크기가 감소되는 장점이 있다.

분포 소자로 구현될 패드 커패시터(C_1 , C_3)와 갭 커패시터(C_2)의 크기는 3.35 pF, 0.426 pF의 값을 갖기 위해 패드 커패시터의 크기를 8.0×7.0 mm², 갭 커패시터 간격(G)을 0.1 mm로 제작하였다. 또한, 분

리 인덕터(L_p)는 그림 6을 참조하여 1.7 nH를 갖는 0.2×2.5 mm²로 결정하였으며, 이에 따른 레이아웃 및 세부 치수를 그림 7과 표 2에 나타내었다.

III. 제작 및 측정

칩 인덕터를 적용하여 차단 주파수가 900 MHz인 저역 통과 여파기를 기판 RO4003C($\epsilon_r = 3.38$, $h = 0.508$ mm)를 사용하여 제작한 결과, 크기는 14.10×11.65 mm²로 그림 8에 나타내었다.

제작된 여파기의 주파수 특성 측정 결과, 그림 9 및 표 3과 같이 차단 주파수 920 MHz이고, SMA 커넥터를 포함한 여파기의 삽입 손실은 0.38 dB로써, 시뮬레이션 결과와 차단 주파수는 20 MHz, 삽입 손실은 0.08 dB의 오차를 가졌다. 저지 대역 내 세 개의 감쇄 폴은 각각 1.63 GHz, 2.89 GHz, 5.62 GHz에 위치해 있으며, 여파기의 차단 특성(3~20 dB)은 350 MHz, 1.43~7.80 GHz의 20 dB 저지 대역 특성을 가졌다. 시뮬레이션의 삽입 손실과 측정된 삽입 손실의 차이는 입출력 커넥터에 기인한 것이며, 전반적으로 시뮬레이션 결과와 유사함을 확인하였다.

기존의 방법인 칩 인덕터를 마이크로스트립 라인, Hairpin 구조^[4], 미앤더 선로^[5]로 이용한 여파기와 비교하였을 때 각각 약 37.4 %, 28.4 % 및 26.5 %의 크기가 감소하였다. 제안된 저역 통과 여파기의 20 dB 저지 대역 범위(6.37 GHz)는 기존의 방법인 Hairpin 구조와 칩 커패시터가 결합된 여파기^[7](2.1~6.2 GHz)

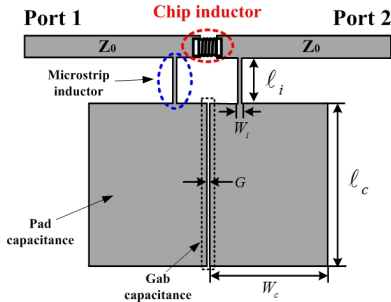


그림 7. 제안된 저역 통과 여파기 레이아웃
Fig. 7. Layout of the proposed LPF.

표 1. 분포형 커패시터와 인덕터의 세부 치수
Table 1. Dimension of distributed of capacitor and inductor.

| Design parameters | | Values |
|------------------------------|------------------|-------------------------------------|
| $C_1=C_3$: Pad capacitor | $W_c \times l_c$ | 8.0×7.0 [mm ²] |
| C_2 : Gap capacitor | G | 0.1 [mm] |
| Microstrip inductor(L_p) | $W_i \times l_i$ | 0.2×2.5 [mm ²] |

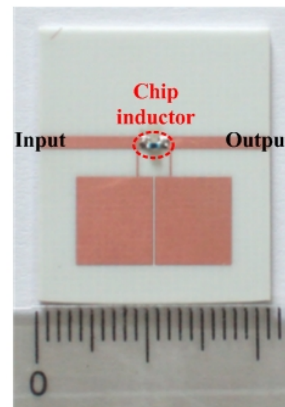


그림 8. 제작된 저역 통과 여파기의 실물 사진
Fig. 8. Photograph of fabricated LPF.

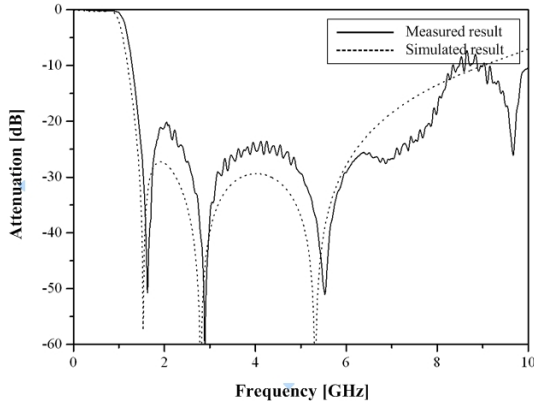


그림 9. 여파기의 시뮬레이션 및 측정 결과
Fig. 9. Simulated and measured results of LPF.

표 2. 제안된 저역 통과 여파기의 특성 측정 결과
Table 2. Measurement results of proposed low-pass filters.

| Parameters | Simulated results | Measurement results |
|--------------------------------|-------------------|---------------------|
| Cutoff frequency | 900 MHz | 920 MHz |
| Insertion loss in the passband | 0.35 dB | 0.38 dB |
| Skirt characteristic (3~20 dB) | 330 MHz | 350 MHz |
| Stopband range (below 20 dB) | 1.43~6.80 GHz | 1.43~7.80 GHz |

에 비하여 1.27 GHz 증가하였으며, 단일 전송선로와 칩 커패시터가 결합된 여파기^[8](1.1 ~2.5 GHz)보다 4.97 GHz 증가함을 보였다.

IV. 결 론

본 논문에서는 칩 인덕터, 분포형 커패시터와 인덕터 소자로 구성된 semi-lumped 타입의 C-밴드 3차 elliptic function 저역 통과 여파기를 설계 및 제작하였다.

작은 크기를 갖는 칩 인덕터를 사용하여 크기 감소 효과를 얻을 수 있었으며, 높은 인덕턴스 값의 칩 인덕터를 사용하여 분포형 커패시터의 크기를 감소시켜 소형화 특성을 향상시킬 수 있었다. SRF를 유지하기 위하여 병렬 연결로 결합된 칩 인덕터의 기생 커패시턴스와 갭 커패시턴스를 분리할 수 있도록 인덕터 추가하였으며, 원하는 저지 특성을 갖도록

분리형 인덕터의 길이를 조정하였다. 칩 인덕터의 SRF가 감쇠 폴 역할을 함으로써, 저지 대역 확장 효과를 얻을 수 있었다.

제안된 구조의 저역 통과 여파기는 측정 결과로부터 작은 크기의 칩 인덕터로 인하여 여파기의 사이즈 감소, 넓은 저지 대역 및 우수한 저지 특성 등의 측면에서 충분한 장점을 부여할 수 있으며, 그 성능 또한 분포 소자만을 이용한 여파기보다 향상됨을 확인하였다.

그러므로 본 논문에서 사용된 설계 기법 및 결과는 원하는 칩 인덕터의 인덕턴스의 값을 이용하여 저역 통과 여파기에 동일하게 적용할 수 있을 것으로 판단된다.

참 고 문 헌

- [1] G. L. Mattaei, L. Young, and E. M. T. Jones, *Microwave Filters, Impedance Matching Networks and Coupling Structures*, Artech House, pp. 83-112, 1980.
- [2] I. Bahl, P. Bhartia, *Microwave Solid State Circuit Design*, John Wiley & Son, pp. 286-291, 2003.
- [3] W. H. Tu, K. Chang, "Microwave elliptic-function low-pass filters using distributed elements or slotted ground structure", *IEEE Trans. MTT*, vol. 54, no. 10, pp. 3786-3792, Oct. 2006.
- [4] L. -H. Hsieh, K. Chang, "Compact elliptic-function low-pass filters using microstrip stepped-impedance hairpin resonators", *IEEE Trans. MTT*, vol. 51, no. 1, pp. 193-199, Jan. 2003.
- [5] J. G. Lee, W. S. Lee, J. J. Ryu, Y. K. Moon, J. H. Jang, H. C. Kim, and H. C. Choi, "Compact semi-lumped elliptic-function low-pass filter using microstrip meander line", *Microw. Opt. Technol. Lett.*, vol. 49, no. 7, pp. 1777-1779, Jul. 2007.
- [6] K. Kim, S. Kim, H. Han, I. Park, and H. Lim, "Compact microstrip low-pass filter using shunt open stubs and coupled slots on ground plane", *Electron. Lett.*, vol. 40, no. 5, pp. 313-314, Mar. 2004.
- [7] S. Hasegawa, T. Yasuzumi, T. Uwano, and O. Hashimoto, "A compact LPF with broad stopband cha-

racteristics using hairpin structure and chip-capacitor", in *Proc. Asia Pacific Microwave Conf.*, Singapore, pp. 2588-2590, Dec. 2009.

[8] J. -W. Sheen, "A compact semi-lumped low-pass filter for harmonics and spurious suppression", *IEEE Microw. Guide Wave Lett.*, vol. 10, no. 3, pp. 92-

93, Mar. 2000.

[9] www.murata.com(Datasheet of LWQ15A chip inductor)
 [10] Jia-Sheng Hong, M. J. Lancaster, *Microstrip Filters for RF/Microwave Applications*, John Wiley & Son, pp. 44-46, 2001.

장 기 언



및 시스템 설계

2008년 2월: 경성대학교 멀티미디어
 어통신공학과 (공학사)
 2010년 8월: 경북대학교 전파통신
 시스템공학과 (공학석사)
 2010년 9월~현재: 경북대학교 전파
 통신시스템공학과 박사과정
 [주 관심분야] RF/Microwave 회로

김 하 철



교 전기전자공학과 부교수
 [주 관심분야] 전자파 수치해석, 레이더 공학 등

1985년 2월: 경북대학교 전자공학과 (공학사)
 1990년 2월: 경북대학교 전자공학과 (공학석사)
 1999년 2월: 경북대학교 전자공학과 (공학박사)
 1993년 1월~현재: 한국해군사관학교 전기전자공학과 부교수

이 기 문



및 시스템 설계

2009년 2월: 경일대학교 정보통신
 공학과 (공학사)
 2011년 2월: 경북대학교 전파통신
 시스템공학과 (공학석사)
 2011년 3월~현재: (주)한화 체계중
 합부
 [주 관심분야] RF/Microwave 회로

최 현 철



(주) 연구소장
 1990년 3월~현재: 경북대학교 전자공학부 교수
 [주 관심분야] 전파 및 역산란 해석, RF/Microwave 회로 및 시스템, EMI/EMC 등

1982년 2월: 경북대학교 전자공학과 (공학사)
 1984년 2월: 한국과학기술원 전기 및 전자공학과 (공학석사)
 1989년 2월: 한국과학기술원 전기 및 전자공학과 (공학박사)
 1989년 3월~1990년 2월: 대현정밀