초기 태그 수 추정 기법을 이용한 RFID 시스템의 성능 향상

양성룡*

Improving performance with Initial number of tag estimation scheme for the RFID System.

Seong-ryong Yang*

요 약

RFID 시스템에서 리더가 태그를 인식할 때 충돌 방지 기법은 시스템의 성능에 중요한 요인으로 작용한다. 확률론적 기반의 충돌 방지 기법은 슬롯상태를 이용하여 태그 수를 추정하는 기법이다. 태그 수를 더욱 정확하고 빠르게 추정하기 위하여 충돌 방지 기법들이 많이 연구되어 있으나 태그 수를 알 수 없는 환경에서 초기 태그 수에 대한 예측은 고려하지 않고 있다. 본 논문에서는 초기 태그 수를 예측하기 위한 방안을 제안하고 초기 태그 수가 시스템성능에 미치는 영향과 제안된 기법의 성능을 분석한다.

ABSTRACT

In the RFID Sytem, When leaders recognize the tag, a anti-collision scheme is an important factor in the performance of the system. Probabilistic-based anti-collision scheme using the slot status is a technique to estimate the number of tags. the schemes to quickly and accurately estimate the number of tags has been a lot of research. However, A initial number tag are not considering in the number of tags unknown environment. In the paper, estimation scheme for the initial number of tag is proposed to solve the problems, we analyze the performance by the initial number of tag and the proposed scheme.

키워드

RFID, 태그, 충돌방지, 슬롯 알로하, 태그 수 추정

Key word

RFID, Tags, Anti-collision, Slotted Aloha, Tags number estimation

* 정회원 : 거제대학교 (sryang@koje.ac.kr) 접수일자 : 2012. 10. 06 심사완료일자 : 2012. 10. 09

Open Access http://dx.doi.org/10.6109/jkiice.2012.16.12.2643

I. 서 론

RFID 시스템은 무선 환경을 이용하는 리더와 태그로 구성되어 있다. 제품에 부착되는 태그는 그 제품의 정보를 가지고 있으며, 리더는 태그의 정보를 인식하여 제품의 종류나 위치, 수량 등을 파악하게 된다. 태그는 제품뿐만 아니라 동물과 식물 등에 다양하게 활용할 수 있기때문에 자원의 효율적 관리를 위해 점차 확산될 것으로기대되고 있다.

수동형 태그는 자체적 전원을 가지고 있지 않기 때문에 제공되는 기능이 단순하지만 크기가 작아 제품에 부착이 쉽고 저렴하기 때문에 물류관리나 재고관리 등에 많이 사용된다.

제품의 정보와 일런번호를 가지고 있는 태그는 리더의 명령에 따라 정보를 전송하고, 전송된 정보는 리더에 의해 인식된다. 하지만 다수의 태그가 있을 때는 여러 정보가 동시에 전송되기 때문에 정보가 중첩되는 현상이 발생한다. 이를 충돌이라 한다. 충돌이 일어나면원래의 정보를 제대로 인식할 수 없기 때문에 태그의전송을 리더가 제어하는 충돌 방지기법을 사용하고 있다. 충돌 방지기법에는 확률적 기법[1]과 결정적 기법[2]이 있다.

확률적 기법은 태그가 임의로 정보를 전송하는 ALOHA 기반의 전송방법이 있다. 이 방법은 리더의 전송 명령이 주어지면 태그가 임의의 시간을 정하고 시간이 되면 무조건으로 전송하는 방식이다.

결정적 기법은 태그를 트리구조를 이용하여 세분화 시키면서 구분하여 인식하는 방식이다. 대표적으로 이 진트리(Binary Tree)[3]와 질의트리(Query Tree) [4]가 있다. 이 방식은 다수의 태그를 트리구조를 이용하여 두 그룹으로 계속적으로 세분화시키면서 개별 태그가 될 때 인식하는 방식이다. 결정적 기법은 확률적 기법에 비해 비교적 우수한 성능을 보이고 있으나 프로토콜의 구현이 어렵고 복잡하며 인식에 시간이 많이 소요되는 것으로 알려져 있다.

한편, ALOHA 기반의 충돌 방지기법은 프레임에 구성되는 슬롯 수를 태그 수에 따라 조절하는 방법을 사용한다. EPCglobal Class-1 Gen-2에서는 충돌 방지기법으로 ALOHA 기반인 FSA(Framed Slot ALOHA)기법이 채택되어 있다[5]. FSA기법은 프레임에 구성되는 슬롯 수를 태그 수의 변화에 상관없이 일정한 수의 슬롯이 제공

하는 방식으로 태그 수를 알지 못하는 환경에서는 성능이 저하되는 문제가 있다. 이러한 문제는 때 프레임마다 태그 수를 추정하고 추정되는 태그 수에 따라 슬롯 수를 조절하는 DFSA(Dynamic FSA) 기법으로 해결하고 있다. DFSA 기법은 태그 수를 추정할 때 초기에 설정하는 초기 태그 수는 특별한 조건이 없이 임의로 낮은 값을 선택하는데 실제 태그 수와 차이가 많을수록 시스템 성능이 낮아지는 문제를 가지고 있다.

본 논문에서는 슬림 기능을 가지는 수동형 태그로 구성되는 시스템에서 초기 태그 수를 추정하는 기법을 제안하고자 한다.

본 논문의 구성은 다음과 같다. II 장에서는 확률적 기반에서 태그 수를 추정하는 기법들에 대하여 기술하고, III 장에서는 제안하는 초기 태그 수 추정기법에 대해 기술한다. IV 장에서 제안된 기법에 대한 성능을 시뮬레이션을 통하여 확인하고, V장에서 결론을 기술한다.

Ⅱ. 확률적 기반 방식의 태그 수 추정 기법

ALOHA 방식에 근거한 RFID 시스템은 태그가 리더의 명령에 의해 슬롯을 무작위로 선택하고 선택된 슬롯에 정보를 전송한다. 제공되는 슬롯 수는 태그 수와 같을때 가장 좋은 성능을 보이지만 슬롯 수보다 태그 수가 많은 경우에는 충돌하는 슬롯이 많아지고 슬롯 수보다 태그 수가 적을 때는 빈 슬롯이 많아지고 슬롯 수보다 대그 수가 적을 때는 빈 슬롯이 많아져 두 경우 모두 슬롯을 낭비하게 된다. 낭비되는 슬롯이 많아질수록 모든 태그를 인식하는데 시간이 많이 필요하고 성능이 낮아지게 된다. 따라서 태그 수를 빠르고 정확하게 추정하는 기법은 RFID 시스템 성능을 결정하는데 중요한 요인이된다[6].

EPCglobal Class-1 Gen-2에서 채택된 DFSA 기법은 태그 수를 추정하는 기법으로 이전 프레임에서 주어지는 슬롯상태를 이용하고 있다. 슬롯상태는 하나의 태그가 한 슬롯을 선택한 경우에는 성공 슬롯, 두 개의 태그가 같은 슬롯을 선택하는 경우에는 충돌 슬롯, 그리고 하나의 태그도 선택하지 않은 슬롯은 빈 슬롯이된다.

	Frame 1		Frame 2					Frame 3				
	slot1	slot2	slot1	slot2	slot3	slot4	slot5	slot6	slot1	slot2	slot3	slot4
TAG 5	ΙD			[D]							ΙD	
TAG 4		[D]	D							ID		
TAG 3	ID				ID				ID			
TAG 2		[D]										
TAG 1		ID			ID		ID				ID	

Slot 충돌 충돌 성공 성공 충돌 빈슬롯 성공 빈슬롯 성공 성공 충돌 빈슬롯 상태 그림 1. 슬롯 상태

여기서 성공 슬롯은 한 개의 태그가 선택한 것이고, 충돌한 슬롯은 두 개의 태그가 선택한 것으로 보기 때문 에 성공한 슬롯 수와 충돌한 슬롯 수를 이용하여 태그 수 를 추정한다. 수식으로 표현하면 다음과 같다. 이 기법을 DFSA1이라 한다.

Fig. 1 slot state

$$N_{Tag} = S + 2C \tag{1}$$

DFSA1에서 충돌 슬롯은 두 개의 태그가 한 슬롯을 선택한 경우로 한정하지만 두 개 이상의 태그가 선택하는 경우도 존재하게 된다. 이는 태그 수가 많을 경우에 더 많이 발생하게 될 것이다. 따라서 태그 수가 무한하다고 가정한 경우에는 충돌 슬롯에 전송한 태그 수가 평균 2.39개가 됨을 도출하고 이를 적용한 개선된 식(2)를 사용하여 태그 수를 추정한다. 이 기법을 DFSA2이라 한다.

$$N_{Tag} = S + 2.39C$$
 (2)

그림 2는 슬림 기능이 없는 수동형 태그 100개를 DFSA1 기법과 DFSA2 기법을 이용하여 인식한 결과를 비교한 것이다. 충돌 슬롯을 둘 이상의 태그가 선택하는 것으로 고려한 DFSA2 기법이 DFSA1 기법에 비해 태그수를 더 빠르게 예측하여 시스템 성능이 더 좋게 나타남을 볼 수 있다. 이는 충돌 슬롯에 둘 이상의 태그가 선택된다고 가정하는 것이 타당함을 보여준다.

후반에서 DFSA2의 성능이 DFSA1에 비해 먼저 낮아 지는 것은 성공한 태그가 경쟁에서 제외되기 때문에 인 식할 태그 수가 줄어들기 때문이다.

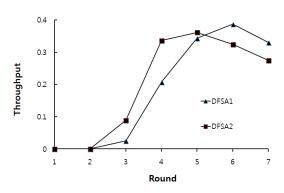


그림 2. DFSA1와 DFSA2 기법의 성능 비교 Fig. 2 System performance of DFSA1 and DFSA2

DFSA 기법의 하나로 Q-알고리즘이 있다[7]. 태그의 전송에 Query 명령을 이용하는 방식으로 슬롯 수를 계산에 Q을 이용한다. 다음 라운드의 슬롯 수는 슬롯상태에 따라 충돌슬롯이 발생하면 Q에 매개변수 C값을 더하고 빈 슬롯이 발생하면 C값을 빼는 방법을 사용한다. C값은 0.1,0.2,0.3,0.4,0.5 중에서 선택되며 도출된 Q에 따라태그 수를 추정하는 기법이다.

대부분의 확률적 기반의 태그 수 추정 기법들은 이전 슬롯상태에서 성공한 슬롯 수와 충돌한 슬롯 수 그리고 빈 슬롯 수를 이용하여 태그 수를 계산하고 있다. 하지만 모든 기법에서 초기 태그 수를 임의로 낮은 값을 사용하 는데 이는 이전 슬롯상태가 없기 때문에 계산이 불가능 하기 때문이다. 하지만 이때 설정되는 초기 태그 수는 실 제 태그 수와 차이가 많이 날수록 슬롯효율이 낮아지는 원인이 된다.

그림 3은 초기 태그 수가 슬롯 효율에 미치는 영향을 살펴본 것이다. 슬림 기능이 없는 태그 100개를 DFSA2 기법으로 초기 태그 수에 따라 인식되는 결과이다. 초기 태그 수가 10개로 설정한 경우에는 태그 수 예측에 5라 운드가 소요되고 있으나 실제 태그 수의 절반에 해당되 는 50개를 설정한 경우에는 3라운드가 소요되어 2라운 드가 줄어든다.

초기 태그 수에 따라 소요되는 라운드의 변화는 초기 태그 수가 실제 태그 수와 차이가 많을수록 실제 태그 수 를 예측하기 위해 과정의 반복이 많이 필요하나 차이가 적을수록 적은 반복으로 태그 수를 예측하기 때문이다. 따라서 초기에 설정되는 슬롯 수는 슬롯 효율에 많은 영 향을 미치고 있음을 알 수 있다.

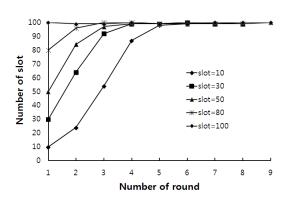


그림 3. DFSA2 방식에서 초기 태그 수에 따른 태그 수 추정

Fig. 3 Estimating the number of Tags by the number of Initial Tags in the DFSA2 scheme

Ⅲ. 초기 태그 수 추정 기법

태그는 정보저장을 위한 메모리를 가지고 있으며 여기에 제품의 정보를 저장하게 된다. 태그에 저장되는 정보는 대략 수비트에서 수십키로 비트까지 저장할 수 있지만 태그의 효율성을 감안하여 최소한의 정보만을 가지도록 하는 것이 추세이다.

EPC 코드는 일반적인 96비트 코드(GID: General IDentifier-96)로 정의된 체계를 가지고 있다. 코드 체계를 살펴보면 헤더(Herder), 업체코드(EPC Manager), 품목코드(Object Class), 일련번호(Serial Number)로 구성되어 있다. 현장에서 태그를 인식시킬 때 상황을 보면 동일한 제품들이 같이 모여 있는 경우가 많이 발생된다. 이때 태그의 일련번호 전부가 다 다르지 않고 근접하는 번호들이 모여 있을 가능성이 높다. 이를 고려할 때 태그의 정보인 비트열의 일부만 다르게 될 가능성이 높기 때문에 비트의 상관성을 판별하여 태그 수를 추정하는 것이의미를 가지게 된다.

태그는 정보를 전송하기 위해서는 리더가 제공하는 슬롯에 정확한 동기를 맞추고 전송을 시작한다. 리더는 동기에 맞추어 전송되는 비트를 인식하여 일련번호를 수신한다. 본 논문에서는 리더가 최초 명령시에 모든 태그가 자신의 정보비트를 전송하는 특수한 슬롯을 가지고 있고, 여기에 비트별로 동기를 맞추어 전송할 때 비트 별로 충돌여부를 판단하는 기능을 가지고 있다고 가정

한다.

결정적기법을 사용하는 Binary Tree 기반의 기법에서는 비트별로 인식하는 방식을 사용하고 있다[8]. 리더는 다수의 태그가 자신의 정보를 비트로 보낼 때 비트별로 구분이 가능하다. 다수의 태그가 모두 1을 전송하거나 0을 전송하면 이들이 서로 중첩되어도 1 또는 0으로 구분한다. 그러나서로 다른 비트로 1과 0을 동시에 전송하게되면 비트가 서로 중첩되어 구분이 불가능하다. 예를 들어 태그가 1101, 1001, 1111을 전송한다면 첫 번째 비트와 마지막 비트는 모든 태그가 1을 전송하기 때문에 리더에서 1로 인식된다. 그러나 두 번째와 세 번째 비트는 1과 0으로 다르게 전송되었기 때문에 리더가 인식할 수없어 충돌로 본다. 이를 x로 표시하면 1xx1로 인식하게된다.

그림 4는 7개 비트를 일련번호로 가지고 있는 태그가 있을 때 그 중에서 5개의 태그가 전송한 비트를 리더에 서 인식한 결과를 나타낸 것이다.

태그 정보 비트		인식된 비트			
1011001 1011011 1010011 1011001 1010001	전송 ==>	101xx0x1 101xx0x1 101xx0x1 101xx0x1 101xx0x1			

그림 4. 비트 동기화를 이용한 전송 비트 인식 Fig. 4. Recognizes the transmitted bit by bit synchronization

전송한 7개 비트 중에서 3개의 비트에서 충돌이 발생하였기 때문에 전송한 태그는 최대 23이 되어 8개로 추정된다. 이때 실재 태그의 수는 2<Tag<8개 사이에 있게된다. 현장에서 사용될 때 실제 태그 수는 추정되는 범위내에서 고르게 분포 될 것으로 본다. 이러한 관점에서 보면 추정할 태그 수를 평균값으로 보는 것이 타당하다고볼 수 있다.

따라서 본 논문에서는 충돌이 발생한 비트 수를 이용하여 태그 수를 추정할 때 계산된 최대 수의 절반을 초기태그 수로 설정하였다. 이 기법은 정확한 태그 수를 예측하기는 어렵지만 태그 수를 알지 못하는 환경에서 초기태그 수를 적절히 예측할 수 있기 때문에 임의로 정하는 기법에 비해 더 좋은 결과를 얻을 것으로 보여 진다.

Ⅳ. 시뮬레이션 결과

본 논문에서 제안한 초기 태그 수 추정기법은 태그 수를 알 수 없는 환경에서 태그가 슬림 기능과 12비트의 일 련번호를 가지고 있다고 가정하고 성능을 시뮬레이션 하였다.

태그에 슬림 기능이 있는 경우는 성공한 태그는 경쟁에서 제외되지만 슬림 기능이 없는 태그는 성공한 경우에도 계속적으로 경쟁한다고 본다.

그림 5는 DFSA2 기법과 제안된 기법을 비교한 것이다. DFSA1 기법에 비해 DFSA2 기법이 더 우수한 성능을 보이기 때문에 DFSA1 기법의 성능은 같이 비교하지 않았다. 태그를 100개에서 1000개까지 단계적으로 변화시키면서 인식하는데 소요되는 총 슬롯 수이다. 태그 수가 100개인 경우에는 제안된 기법과 DFSA2 기법 간에 성능이 비슷하게 나타나는데 이는 태그가 갖는 비트열의길이는 정해져 있기 때문에 인식해야 하는 태그 수가 적을수록 충돌되는 비트 수는 상대적으로 많아지기 때문이다. 태그 수가 증가될수록 제안한 방식이 더 우수한 성능을 보이고 있음을 볼 수 있다.

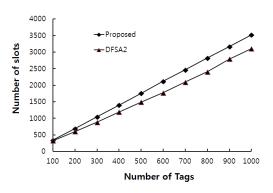


그림 5. 소요되는 총 슬롯 수 비교 Fig. 5 the total number of slots provided

태그 수가 100개인 경우에 시스템 성능은 큰 차이를 보이고 있지 않지만 100개의 태그를 모두 인식하는데 소 요되는 라운드 수를 비교해 보면 제안한 방식이 더 좋은 결과를 보이고 있음을 그림 6을 통해 알 수 있다. 제안된 기법과 DFSA2 기법 두 방식 모두 태그를 인식하는데 소 요되는 슬롯의 총 수에는 차이가 없지만 제안한 기법은 6라운드가 소요되지만 DFSA2 기법은 8라운드가 소요 되고 있다.

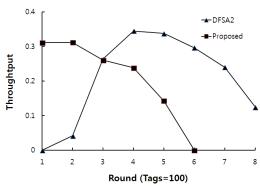


그림 6. 시스템 성능 Fig. 6 System Throughput

이는 초기 태그 수를 임의로 낮게 잡는 DFSA2 기법이 제안된 기법에 비해 충돌상태가 더 많이 발생되기 때문에 소요되는 라운드 수가 증가하게 된다. 비교한 두 방식에서 제공된 총 슬롯 수가 동일하여도 소요되는 라운드수가 적은 기법이 태그를 더 빠르게 인식하는 이점을 가진다.

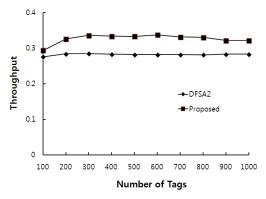


그림 7. 시스템 성능 Fig. 7 System Throughput

그림 7은 1000개까지 태그 수를 변화시키면서 나타낸 시스템 성능이다. 일반적으로 ALOHA 기반인 DFSA2 기법이 가지는 시스템 성능은 37% 정도로 알려져 있다. 이때 태그는 슬림 기능이 없어 계속적인 전송이 가능한 경우이다.

본 논문에서는 태그가 슬림 기능이 있다고 가정하였기 때문에 DFSA2의 시스템 성능은 28%로 나타나고 있다. 반면 제안한 기법의 시스템 성능은 32%로 DFSA2 기법에 비해 13% 더 우수하게 나타나고 있다.

V. 결 론

RFID 시스템에서 확률론적 기반의 충돌 방지 기법은 슬롯상태를 이용하여 태그 수를 추정하는 기법이다. 태그 수를 더욱 정확하고 빠르게 추정하기 위한 기법들은 많이 제안되어 있으나 초기 태그 수에 대한 고려는 하지 않고 있다. 본 논문에서는 태그 정보인 일련번호 체계가 종류별로 정해져 있고 현장에서 태그를 인식할 때 비트가 모두 상이하지 않고 일련번호의 유사성이 있다는 점에 착안하여 초기 태그 수를 예측하는 기법을 제안하였다. 제안된 기법의 성능을 기존의 기법과 비교 분석한 결과, 초기 태그 수를 임의로 선택하는 기법에 비해 제안한기법이 더 좋은 성능을 보이고 있음을 알 수 있었다. 태그 수를 알 수 없는 환경에서 초기 태그 수는 시스템 성능에 미치는 영향이 크기 때문에 이에 대한 연구가 계속 필요하다고 본다.

참고문헌

- [1] W. Chen, and G. Lin, "An Efficient Anti- Collision Method for Tag Identification in a RFID System," IEICE Trans Comun., volE89-B, no.12, pp.3386-3392, Dec. 2006
- [2] H. Vogt, "Efficient Object Identification with Passive RFID Tags," First International Conf. on Pervasive Computing, LNCS, Vol.2414, pp.99-113, Springer-Verlag, 2002.
- [3] 이정근, 권태경, 최양희, 김경아, "다중 패킷 수신을 이용한 RFID 충돌방지 알고리즘의 성능 향상," 한국 통신학논문지, Vol.31, No11A, pp.1130-1137, 2006.
- [4] C. Law, et al., "Efficient Memoryless Protocol for Tag Identification," in Proc. of 4th ACM international Workshop on Discrete Algorithms and Methode for Mobils Computing and Communications, Aug. 2000.

- [5] EPClobal, "EPC Radio-Frequency Identity Protocols Class-1 Generation-2 UHF RFID Protocols for Communication at 860MHz - 960MHz, Ver.1.2.0," EPCglobal Inc., Oct. 2008.
- [6] M. A. Bonucelli, F. Lonetti, and F. Martelli, "Instant Collision Resolution for Tag Identification in RFID Networks," Ad Hoc Networks, col.5, pp.1220-1232, 2007.
- [7] 임인택, "EPCglobal Class-1 Gen-2 RFID 시스템에서 고속 태그 식별을 위한 개선된 Q-알고리즘," 한국정 보통신학회논문지 제16권, 제3호, pp.470-475, 2012.
- [8] 지유강, 조미남, 홍성수, 박수봉, "RFID 충돌 비트를 이용한 다중 태그 인식 알고리즘," 한국해양정보통 신학회논문지 제12권, 제6호, pp.999-1005, 2008.

저자소개

양성룡(Seong-ryong Yang)

1986년 2월 : 울산대학교

전자공학과 공학사

1992년 2월 : 울산대학교

전자공학과 공학석사

2002년 8월: 울산대학교 전자공학과 공학박사 1996년~2002월: 거제대학 컴퓨터정보계열 교수 2003~현 거제대학교 조선정보기술학부 교수 ※관심분야: 네트워크 제어, 센서기술, RFID, 홈 네트워크