

위성통신 단말용 저 위상잡음 주파수 합성기 설계에 관한 연구

류준규*, 오덕길*, 홍성용** 정회원

A Study on Low Phase Noise Frequency Synthesizer Design for Satellite Terminal

Joon-Gyu Ryu*, Deock-Gil Oh*, Sung-Yong Hong** Regular Members

요 약

본 논문에서 위성통신 단말에 적용할 PLL 주파수 합성기의 잡음 특성을 분석하였고, 주파수 간격(step size)을 작게하면서 저 위상잡음 특성을 갖도록 설계 및 구현하였다. 구현된 주파수 합성기 모듈은 950~1450 MHz 대역에서 -2dBm 이상의 출력을 보였으며, 위상잡음은 10kHz offset에서 -101dBc/Hz로 측정되었다. 주파수 합성기의 위상잡음 특성을 분석한 결과 루프대역 내에서의 위상잡음은 분주기 값을 작게 하기위한 LO의 특성을 따라 감을 알 수 있었다.

Key Words : Frequency synthesizer

ABSTRACT

In this paper, we present the high resolution and low phase noise frequency synthesizer for satellite terminal. To improve the phase noise of frequency synthesizer, we analyze how the configuration of frequency synthesizer affect the phase noise. The implemented frequency synthesizer reduce the phase noise and show the high resolution. The output power of this frequency synthesizer is over -2dBm in 950~1450MHz and the phase noise of the -101dBc/Hz at 10kHz frequency offset.

I. 서 론

주파수 합성기(Frequency Synthesizer)는 위성통신 및 이동통신 시스템에서 정해진 범위내에서 원하는 정현파를 만들어 내보내는 회로를 말하며, 주파수 합성기는 시스템에서 신호를 RF 또는 IF로 변환하는 국부발진기로 사용된다[1]. 특히 위성통신 단말과 같이 광대역의 특성을 나타내거나 고차변조를 사용하는 통신 시스템에서 주파수합성기의 위상 잡음 특성은 전체 시스템의 성능에 상당한 영향을 미치게 된다.

그림 1은 위성통신 VSAT 시스템 구조로 송신 IF 모듈은 기저대역에서 출력되는 I/Q 신호는 950~1450MHz의 주파수를 발생하는 주파수 합성기를 국부발진기로 사용하여, I/Q 변조하고, 출력세기가 조절되어 BUC(Block Up-converter)를 통해 Ku 또는 Ka 대역의 신호로 주파수 상향변환 되어 출력된다. 일반적으로 위성통신 VSAT

시스템에서 송신 IF 모듈은 중심국으로 할당받은 임의의 중계기 대역에 신호를 전송하기 위해 광대역의 신호를 발생할 수 있어야 하며, 단말에서 위성링크에서 발생하는 주파수 오차를 보정을 하기 위해 1Hz 단위로 주파수를 설정 할 수 있어야 한다.

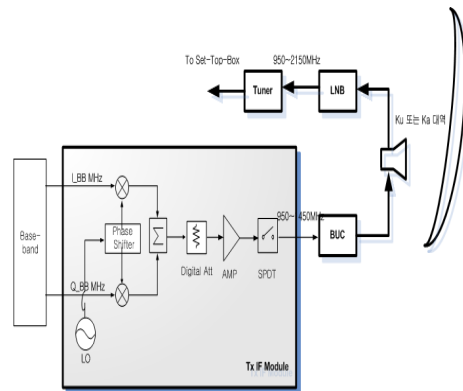


그림 1. 위성통신용 단말 구성도

*한국전자통신연구원 위성방통융합연구팀 (jgryurt@etri.re.kr, dgoh@etri.re.kr), **충남대학교 전파공학과 RF 기술연구실(syhong@cnu.ac.kr)

※ 본 연구는 방송통신위원회의 지원으로 수행하였음.

접수일자 : 2011년 3월 15일, 수정완료일자 : 2011년 4월 1일, 최종게재확정일자 : 2011년 4월 18일

본 논문은 위성통신 단말에서 사용할 수 있도록 950~1450MHz의 광대역 특성을 만족하면서 낮은 위상잡음 특성을 갖는 주파수 합성기를 설계 및 제작 하였다.

II. PLL 주파수 합성기 잡음특성 분석

1. 일반적인 PLL 잡음특성 분석[2]

일반적으로 주파수 합성기는 PLL(Phased Locked Loop)을 이용한 주파수 합성기가 가장 많이 사용된다. 이 주파수 합성기는 위상 검출기(Phase Detector), 기준발전기, 전압제어 발전기(VCO), 주파수 분주기 및 Loop Filter로 구성되며, PLL 주파수 합성기의 잡음 모델은 그림 2와 같이 표현 할 수 있다.

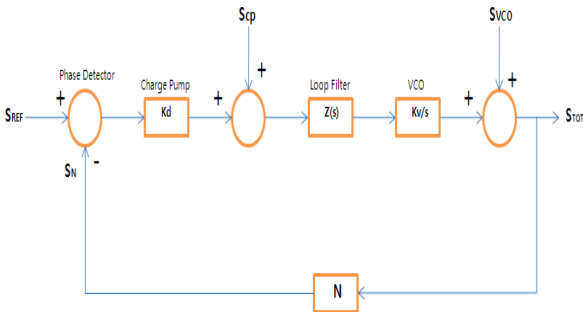


그림 2. PLL 주파수 합성기 잡음 모델

그림 2에서 S_{REF} 와 S_N 은 각각 기준발전기 잡음 특성과 주파수 분주기에 의한 잡음이며, S_{CP} 는 위상 검출기에 의한 잡음이다. S_{VCO} 는 전압제어 발전기에 의한 잡음을 나타낸다.

그림 2의 PLL 주파수 합성기의 전달함수는 식 (1)과 같다.

$$Close\ Loop\ Gain = \frac{G}{1 + GH} \quad (1)$$

여기서, $G = \frac{K_d \times K_v \times Z(s)}{s}$ 이고, $H = \frac{1}{N}$ 이다.

전체 PLL 주파수 합성기의 전체 위상잡음 특성(PN_{tot})은 식 (2)와 같이 정의할 수 있다.

$$PN_{tot} = PN_{(S_{REF} + S_N)} + PN_{S_{CP}} + PN_{S_{VCO}} \quad (2)$$

여기서, $PN_{(S_{REF} + S_N)}$ 는 식 (3)과 같이 쓸 수 있다.

$$PN_{(S_{REF} + S_N)} = (S_{REF}^2 + S_N^2) \times \left(\frac{G}{1 + GH}\right)^2 \quad (3)$$

기준 발전기 및 분주기에 의한 잡음 특성은 낮은 주파수에서 식 (4)와 같이 쓸 수 있으며, 높은 주파수에서는 식 (5)와 같이 표현 된다. 즉, 기준 발전기 및 분주기에

의한 잡음 특성은 저역통과 필터 특성을 나타내며, 주파수 분주비의 제곱에 비례한다.

$$GH \gg 1, PN_{(S_{REF} + S_N)} = (S_{REF}^2 + S_N^2) \times N^2 \quad (4)$$

$$GH \ll 1, PN_{(S_{REF} + S_N)} \Rightarrow 0 \quad (5)$$

그리고, 위상검출기에 의한 잡음 $PN_{(S_{CP})}$ 는 식 (6)과 같이 쓸 수 있으며, 기준발전기와 같이 저역통과 필터 특성을 갖는다.

$$PN_{S_{CP}} = S_{CP}^2 \times \left(\frac{1}{K_d}\right) \times \left(\frac{G}{1 + GH}\right)^2 \quad (6)$$

전압제어 발전기에 의한 잡음 $PN_{(S_{VCO})}$ 는 식 (7)과 같이 쓸 수 있으며, 고역통과 필터 특성을 갖는다.

$$PN_{S_{VCO}} = S_{VCO}^2 \times \left(\frac{1}{1 + GH}\right)^2 \quad (7)$$

상기의 식 (3), (6), (7)로부터 PLL 주파수 합성기 위상잡음 특성을 나타내면 그림 3과 같음을 알 수 있다. 즉, PLL의 위상잡음은 낮은 주파수에서는 기준 발전기 특성을 따라가다가 루프대역 내에서는 주파수 분주비의 제곱에 의한 특성을 따라 평탄한 특성을 보이고 대역 밖에서는 전압제어 발전기 특성을 보임을 알 수 있다.

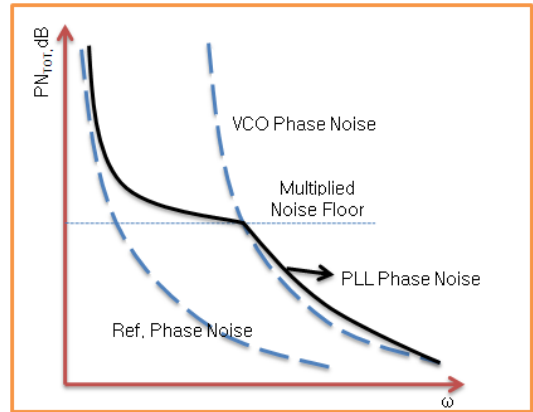
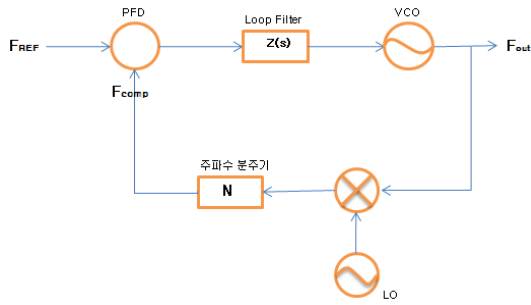


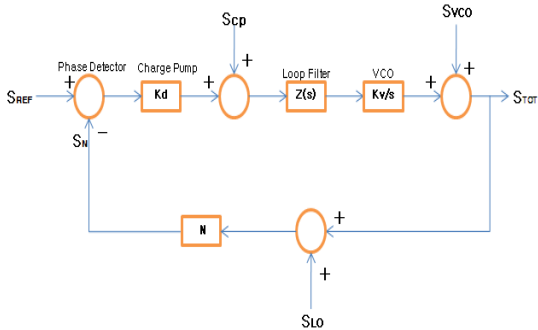
그림 3. PLL 주파수 합성기 위상잡음 특성

2. Offset PLL 잡음특성 분석

2-1절의 내용과 같이 PLL(Phased Locked Loop)의 루프대역 내에서의 위상 위상잡음 특성은 주파수 분주비의 제곱에 비례한다. 루프대역 내에서 위상잡음 특성을 개선하기 위해서는 주파수 분주기의 값을 작게하여야 하는데, Offset PLL 방식은 최종 출력되는 신호를 그림 4의 a)와 같이 주파수 하향변환하여 주파수 분주기 값을 작게 할 수 있어 위상잡음 특성을 개선 할 수 있다.



(a) Offset PLL 구조



(b) Offset PLL 잡음 모델

그림 4. Offset PLL 구조

Offset PLL 방식에 의해 추가되는 LO에 의한 잡음 $PN_{S_{lo}}$ 는 식 (8)과 같이 쓸 수 있으며, 낮은 주파수에서는 식 (9)와 같이 표현되고, 높은 주파수에서는 식 (10)과 같은 특성을 갖는다. 즉, 기준 발진기 및 분주기에 의한 잡음 특성은 저역통과 필터 특성을 나타내며, 주파수 분주비의 제곱에 비례한다.

$$PN_{S_{lo}} = \left(\frac{G}{1+GH}\right)^2 \times S_{lo}^2 \quad (8)$$

$$GH \gg 1, PN_{S_{lo}} = S_{lo}^2 \times N^2 \quad (9)$$

$$GH \ll 1, PN_{S_{lo}} = 0 \quad (10)$$

III. 저 위상잡음 주파수 합성기 설계 및 제작

위성통신 단말에 적용할 PLL 주파수 합성기는 광대역 특성을 갖어야 하며, 단말에서 주파수 보정을 하기 위해 1Hz 단위로 주파수를 설정 할 수 있어야 한다. 또한, 전체 시스템의 성능 열화를 줄이기 위해 낮은 위상잡음 특성을 갖어야 하는데 이를 정리하면 표 (1)과 같다.

표 1. 위성통신 단말용 PLL 요구 규격[4]

항목	규격	단위
주파수 범위	950~1450	MHz
출력 전력	> 0	dBm
위상잡음	-76dBc/Hz @ 1kHz -86dBc/Hz @ 10kHz -118dBc/Hz @ 1MHz	
주파수 간격	50	Hz
스푸리어스	> 60	dBc

위성통신 단말용 PLL 주파수 합성기는 2-1절에서 잡음 특성을 분석한 Offset PLL 구성을 갖는 그림 5의 구조를 사용하였으며, 주파수 간격을 작게하기 위해 Analog Device 사의 AD9910 DDS를 사용하였다. 그림 6은 제작된 Offset PLL 주파수 합성기 사진이다.

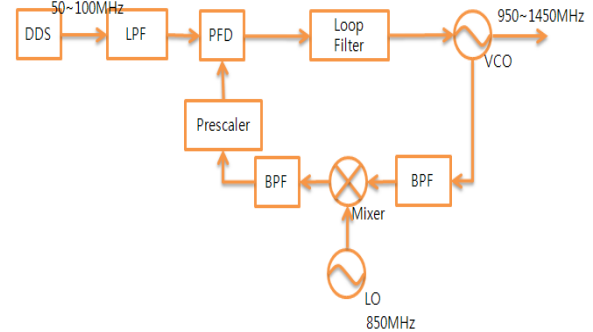
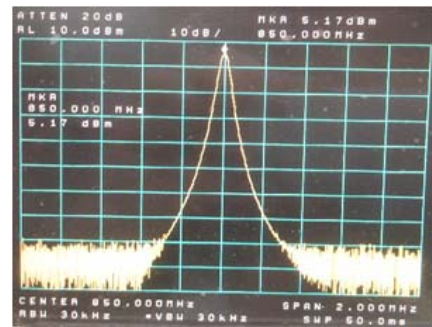


그림 5. 위성통신 단말용 PLL 주파수 합성기 구성도

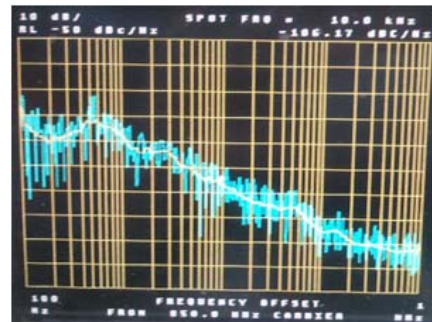


그림 6. 제작된 저잡음 주파수 합성기 사진

분주기의 값을 작게 하기 위해 사용된 LO의 출력 스펙트럼 및 위상잡음 특성은 그림 7과 같으며, 위상잡음은 10kHz offset에서 -106dB/Hz로 측정되었다.



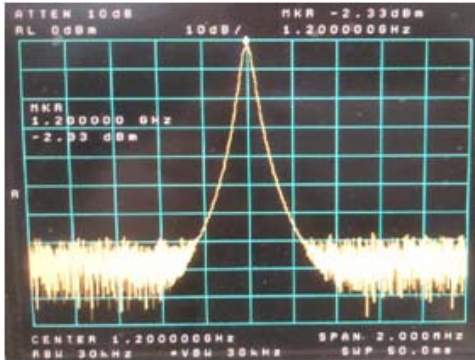
a) Spurious 측정 결과



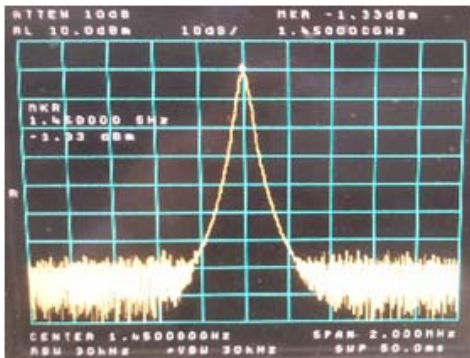
b) 위상잡음 측정 결과

그림 7. LO 출력 스펙트럼 및 위상잡음 측정 결과

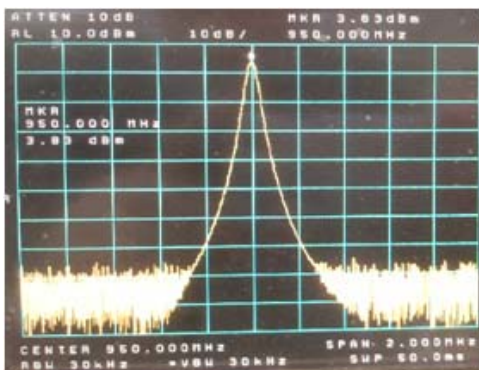
그림 8은 저 위상잡음 주파수 합성기의 최종 출력 파형으로 출력은 대역내에서 -2dBm 이상으로 측정 되었다. 위상잡음은 그림 9에서와 같이 10kHz offset에서 -101dB/Hz로 측정되었다.



a) Spurious 측정 결과(950MHz)



b) Spurious 측정 결과(1200MHz)



c) Spurious 측정 결과(1450MHz)

그림 8. 출력 스펙트럼 측정 결과

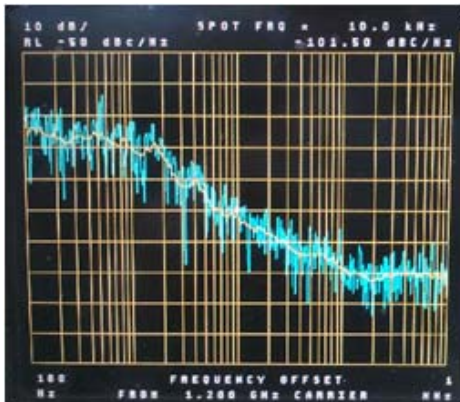


그림 9. 위상잡음 측정 결과(1200MHz)

IV. 결론

본 논문에서 위성통신 단말에 적용할 PLL 주파수 합성기의 잡음 특성을 분석하였고, 주파수 간격(step size)을 작게하면서 저 위상잡음 특성을 갖도록 설계 및 구현하였다. 구현된 주파수 합성기 모듈은 950 ~ 1450 MHz 대역에서 요구된 규격을 만족하였으며, 루프대역 내에서의 위상잡음은 분주기 값을 작게 하기위한 LO의 특성을 따라 감을 알 수 있었다. 향후 대역 내에서의 위상잡음 특성을 향상하기 위해서는 LO의 위상잡음 특성을 높이는 연구가 필요하다.

참고 문헌

- [1] 양승식, 이종환, 염경환 “PLL 주파수 합성기를 이용한 새로운 주파수 변조 회로 설계 및 제작”, 한국전자파학회논문지, 제15권 제6호, pp. 599~607, 2004.
- [2] Mike Curtin, Paul O'Brien, "Phase-Locked Loops for High-Frequency Receivers and Transmitters-Part 2", Analog Device application note, 1999.
- [3] 심용섭, 이일규, 이용우, 오승엽, "초 광대역에 적용 가능한 저위상 잡음 PLL 설계에 관한 연구", 통신위성우주산업연구회논문지 제5권 제1호
- [4] <http://www.satlabs.org>, "IDU transmit chain analogue electronics specification, ver1.0"

저자

류 준 규(Joon-Gyu Ryu)

정회원



1999년 2월 : 충남대학교 전파공학과 졸업

2001년 2월 : 충남대학교 대학원 전파공학과 석사

2001~현재 : 한국전자통신연구원 선임연구원

<관심분야> 위성방송 및 통신 시스템

오 덕 길(Deock-Gil Oh)

정회원



1984년 2월 : 서울대학교 대학원 전자공학과 석사

1996년 2월 : 서울대학교 대학원 전자공학과 박사

1982~현재 : 한국전자통신연구원 위성방송융합연구팀 팀장

<관심분야> 위성방송 및 통신 시스템

홍 성 용(Sung-Yongl Hong)

정회원



1988년 2월 : KAIST 대학원
전자공학과 석사

1994년 2월 : KAIST 대학원
전자공학과 박사

1994~1996 : 쌍신전기 연구소장

1996~현재 : 충남대학교 전자공학과
정교수

<관심분야> RF Filter, Frequency Synthesizer,
Multi-layer component 등