

## 블로킹커패시터를 이용한 향상된 위상천이 펄스폭변조 풀브리지 컨버터

(Improved Phase-shift Pulse-width Modulation Full-bridge Converter  
using a Blocking Capacitor)

정강률\*

(Gang-Youl Jeong)

### Abstract

This paper presents an improved phase-shift pulse-width modulation (PWM) full-bridge converter using a blocking capacitor. As the proposed converter reduces the circulation energy by inserting only one series blocking capacitor at the primary side of the conventional phase-shift PWM full-bridge converter structure, it improves the operation characteristics of the conventional converter. In this paper, first, the operation of conventional phase-shift PWM full-bridge converter is roughly reviewed, and then the operational principle of the proposed converter is classified and explained by each mode. After that, a prototype design example based on the operational principle is shown. Then, the improved operation characteristics of the proposed converter are actually verified through the experimental results.

Key Words : Phase-Shift Pulse-Width Modulation, Full-Bridge Converter, Blocking Capacitor,  
Resonant Circuit

### 1. 서 론

산업현장에서 전원장치로 널리 이용되는 전통적인 펄스폭변조(Pulse-width Modulation; PWM) 컨버터는 저비용의 간단한 회로구조, 제어의 용이성, 전력반도체스위치(power semiconductor switch, 스위치)의

저전압/저전류 스트레스 및 고전압 응용의 적합성 등의 많은 장점을 가진다. 그러나 이 컨버터는 PWM 동작 시에 컨버터 회로에 내재한 여러 기생성분들로 인하여 동작특성에 악영향을 쉽게 받으며, 또한 PWM 회로에 의해서 스위치를 강제전류(強制轉流, forced commutation)함에 따라 컨버터 회로에 큰 dv/dt 또는 di/dt를 유발한다. 그래서 전통적인 PWM 컨버터는 스위칭손실이 크며 전자유도장해(Electromagnetic Interference; EMI)가 잘 억제되지 않는 등의 단점을 가진다[1-3].

그런데 공진형 컨버터는 전통적인 PWM 컨버터의

\* 주저자 : 순천향대학교 전자정보공학과 부교수

Tel : 041-530-1337, Fax : 041-530-1548

E-mail : gangyoul@sch.ac.kr

접수일자 : 2011년 4월 15일

1차심사 : 2011년 4월 21일, 2차심사 : 2011년 7월 20일

심사완료 : 2011년 8월 5일

단점을 개선한 것으로, 공진 회로를 이용하여 스위치에 정현파 감쇠 공진 전압/전류를 생성함으로써 스위치를 영전압(zero voltage) 또는 영전류(zero current)로 스위칭한다. 그래서 스위칭 손실은 감소하고, 썬지 전압이나 돌입전류는 작게 되며, 나아가 EMI도 감소하게 된다. 또한 공진형 컨버터는 고주파스위칭을 하기 때문에 그 부피는 작으면서도 고전력밀도를 가지는 장점도 있다. 그렇지만 높은 내압의 스위치가 필요하며 넓은 대역의 출력전력 제어영역을 가지도록 하기 위하여 다소 복잡한 제어회로를 이용해야 하는 단점이 있다[4].

이러한 공진형 컨버터의 단점을 극복하고 전통적인 PWM 컨버터들의 스위칭 손실을 감소시키기 위하여 여러 가지 새로운 고주파스위칭 컨버터들이 제안되었다[5-7]. 그 중에서 위상천이 PWM 풀브리지 컨버터는 영전압스위칭(Zero Voltage Switching; ZVS) 의사 공진형 컨버터(quasi-resonant converter)와 PWM 기법을 병합하여 각각의 단점을 효과적으로 극복하였다. 위상천이 PWM 풀브리지 컨버터는 일차측의 주스위치를 ZVS로 동작시키며 상대적으로 스위치의 전류스트레스가 작아서 스위치 도통손실 증가와 같은 페널티가 없이, 스위칭 손실이 현저히 감소하는 장점을 가진다[8]. 그러나 전통적인 위상천이 PWM 풀브리지 컨버터는 ZVS 동작을 위해 공진인덕턴스의 에너지만을 스위치의 출력커패시턴스의 충/방전에 이용하기 때문에, ZVS가 유지될 수 있는 부하영역이 공진인덕턴스에 매우 의존적이다. 그래서 만약 컨버터가 경부하로 동작할 경우, 컨버터는 스위치 출력커패시턴스의 충/방전에너지를 충분하게 확보하여 ZVS 동작을 하기 위하여 큰 크기의 공진인덕턴스를 불가피하게 필요로 하게 된다. 그러면 컨버터는 결국 보통의 동작시에도 큰 순환에너지를 가지게 되며, 궁극적으로 이것은 컨버터의 도통손실과 각 스위치의 전압/전류스트레스를 증가시키는 원인이 된다[9]. 또한 직렬커패시터와 두 개의 변압기를 이용한 구조가 있었다[10]. 그러나 이 경우에는 큰 크기의 변압기 두 개를 이용하므로 컨버터의 전체 실물 크기가 커질 뿐만 아니라 변압기 인덕턴스 설계에도 어려움이 있었다.

본 논문에서는 기존 공진형 컨버터의 단점을 극복하

고 전통적인 위상천이 PWM 풀브리지 컨버터의 단점을 개선한 새로운 형태의 위상천이 PWM 풀브리지 컨버터를 제안한다. 이를 위해 제안한 컨버터는 간단한 직렬 L-C(inductor-capacitor) 공진회로를 이용하며 고정 스위칭주파수의 ZVS로 동작한다. 제안한 컨버터는 전통적인 위상천이 PWM 컨버터의 일차측에만 한 개의 블로킹커패시터를 직렬 삽입함으로써 그 성능을 향상시킨다. 본 논문에서는 먼저 전통적인 위상천이 PWM 풀브리지 컨버터의 동작을 개괄적으로 살펴본 후, 제안한 컨버터의 동작원리를 모드별로 구분하여 설명한다. 그 다음 이 동작원리에 근거하여 컨버터 프로토타입 회로의 설계예를 제시하며, 제작된 프로토타입 회로의 실험결과를 제시하여 제안한 컨버터의 향상된 동작특성을 실제적으로 증명한다.

## 2. 전통적인 위상천이 PWM 풀브리지 컨버터

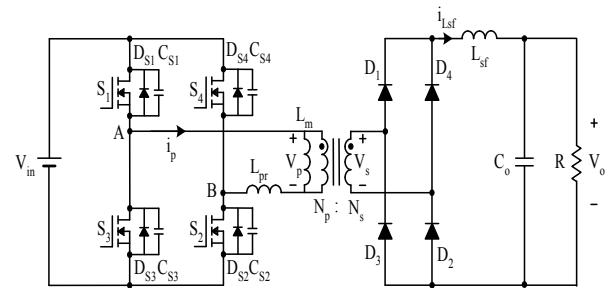


그림 1. 전통적인 위상천이 PWM 풀브리지 컨버터  
Fig. 1. The conventional phase-shift PWM full-bridge converter.

그림 1은 전통적인 위상천이 PWM 풀브리지 컨버터의 회로도도를 보이고, 그림 2는 컨버터 전압, 전류의 이론적인 파형도를 보인다. 여기서  $v_{GS1} \sim v_{GS4}$ 는 각 스위치의 게이트 신호전압이다. 컨버터는 일차측의 스위치를 ZVS로 동작시키기 위하여 공진인덕터  $L_{pr}$ 를 이용한다. ZVS가 유지되는 공진인덕터의 크기는 입력전압  $V_{in}$ 의 크기와 일차측 전류  $i_p$ 의 변화 범위에 의해서 결정된다. 그래서 전류 변화범위와 입력전압 영역을 광범위하게 가지도록 하기 위해서는 큰 크기의 공진인덕턴스가 필요하다. 그러나 별다른 대책이 없

이 큰 공진인덕턴스만 컨버터의 ZVS에 이용하게 되면, 컨버터에는 큰 순환전류가 유발되어 도통손실이 현저히 증가하며 유효 듀티비가 더 감소하게 된다 [11-13].

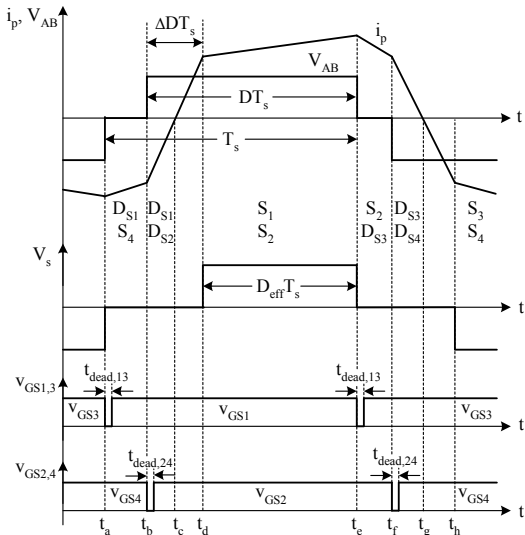


그림 2. 전통적인 위상천이 PWM 풀브리지 컨버터의 컨버터 이론적인 전압, 전류 파형  
Fig. 2. The theoretical voltage and current waveforms of the conventional phase-shift PWM full-bridge converter

전통적인 위상천이 PWM 풀브리지 컨버터의 대략적인 동작 설명을 위해 다음과 같은 일반적인 가정을 한다.

- 모든 소자들은 이상적이다.
- 출력필터인덕턴스  $L_{sf}$ 는 출력전류  $i_{Lsf}$ 를 한 스위칭주기 동안 정전류원  $I_{Lsf}$ 로 간주할 수 있을 정도로 충분히 크다.

MOSFET 스위치  $S_4$ 와 역병렬다이오드  $D_{S1}$ 으로  $i_p$ 가 흐르고 있다가 시간  $t=t_b$ 에서  $S_4$ 가 턴오프되면  $i_p$ 는  $S_4$ 의 출력커패시턴스를 충전하고 MOSFET 스위치  $S_2$ 의 출력커패시턴스를 방전하여 역병렬다이오드  $D_{S2}$ 를 턴온한다. 그래서  $D_{S2}$ 가 도통하면,  $S_2$ 는 ZVS로 턴온된다. 그런데 스위치의 ZVS 턴온을 위하여서는 다음의 식과 같이  $L_{pr}$ 에 저장된 에너지가 스위치의 출력

커패시턴스  $C_m$ 과 변압기 권선의 기생커패시턴스  $C_t$ 에 저장된 에너지의 합보다 커야 한다.

$$\frac{1}{2} L_{pr} I_{p,b}^2 > \frac{4}{3} C_m V_{in}^2 + \frac{1}{2} C_t V_{in}^2 \quad (1)$$

여기서  $i_{p,b}$ 는  $t=t_b$  또는  $t=t_r$ 에서 컨버터의 일차측을 흐르는 전류이고,  $V_{in}$ 은 입력 직류전압이며,  $\frac{4}{3} \cdot C_m V_{in}^2$ 항은 MOSFET의 비선형 드레인-소스 커패시터에 저장된 에너지의 두 배에 해당한다. 이 식은 전통적인 컨버터가 경우하 시 ZVS에 실패할 수 있음을 보이는 것이다. 또한  $S_2$ 가 ZVS로 턴온되기 위해서는  $S_2$ 의 턴온 전에  $D_{S2}$ 가 확실히 도통되어야 하므로,  $S_4$ 의 턴오프와  $S_2$ 의 턴온 사이에 다음의 식과 같은 데드타임  $t_{dead,24}$ 를 설정하여  $L_{pr}$ 에 저장된 에너지가 커패시턴스를 완전히 충전/방전하도록 하여야 한다.

$$t_{dead,24} = \frac{T_r}{4} = \frac{\pi}{2} \sqrt{L_{pr} C_{mt}} \quad (2)$$

여기서  $C_{mt}$ 는  $C_m$ 과  $C_t$ 의 병렬합성 커패시턴스 ( $C_{mt}=C_m+C_t$ )이고  $T_r$ 은 공진기간이다.  $t_{dead,24}$ 는  $L_{pr}$ 과 커패시턴스  $C_{mt}$  간의 공진에서 커패시턴스 양단의 정현파 전압이 피크치에 도달하는 시간으로 공진기간  $T_r$ 의 사분의 일(1/4)이다.  $S_2$ 와  $S_4$ 의 ZVS는 컨버터의 부하전류에 의존적이므로, 만약 경우하로 컨버터가 동작하게 되면 공진인덕턴스 전류  $I_{p,b}$ 가 스위치의 출력커패시턴스를 충전/방전하여 역병렬다이오드  $D_{S2}$  또는  $D_{S4}$ 를 턴온할 수 있을 만큼 충분하지 않게 된다.

MOSFET 스위치  $S_1$ 과  $S_3$ 의 ZVS 과정은  $S_2$ 와  $S_4$ 의 그 과정과 좀 다르다.  $S_1$ 이 턴오프되기 전에  $i_p$ 는 피크치  $I_{p,m}$ 이 된다. 이 때  $i_p$ 는  $L_{sf}$ 를 흐르는 출력전류  $i_{Lsf}$ 가 일차측으로 반영된 것이다.  $L_{sf}$ 에 저장된 에너지는 일차측 스위치 출력커패시턴스를 충전/방전하기에 충분하기 때문에 스위치의 출력커패시턴스들은 정전류로 선형적으로 충전된다고 볼 수 있다.  $S_1$ 과  $S_3$ 의 스위칭 시에 필요한 데드타임  $t_{dead,13}$ 는 다음의 식과 같다.

$$4C_m V_{in} + C_t V_{in} = I_{p,m} t_{dead,13} \quad (3)$$

여기서  $4C_m V_{in}$ 은 MOSFET의 비선형 드레인-소스 커패시턴스에 저장된 전하의 두 배에 해당하며,  $C_t V_{in}$ 은 변압기 권선의 기생커패시턴스에 저장된 전하이다.

순환에너지의 양에 의한 이차측의 듀티손실  $\Delta D$ 는 다음의 식과 같이 표현된다.

$$\Delta D = D - D_{eff} \quad (4)$$

여기서  $D$ 는 컨버터 일차측 풀브리지 전압  $V_{AB}$ 의 듀티비이고,  $D_{eff}$ 는 이차측 전압  $V_s$ 의 듀티비로 유효 듀티비이다.  $\Delta D$ 는 큰 공진인덕턴스가 회로에 작용하여 일차측 전류의 방향을 변환하는데 필요한  $t=t_b \sim t_d$ 의 시간 때문에 발생한다. 그림 2의 일차측 전류의 기울기로부터  $\Delta D$ 는 다음과 같이 구해진다.

$$\Delta D = \frac{2nL_{pr}f_s I_{Lsf}}{V_{in}} \quad (5)$$

여기서  $f_s=1/T_s$ 는 풀브리지 전압의 반주기( $T_s=T/2$ )의 주파수이고,  $n(=N_s/N_p)$ 은 변압기 권선비이며,  $I_{Lsf}$ 는 정전류원으로 간주되는 출력필터인덕터 전류이다. 그래서 컨버터의 출력전압  $V_o$ 는 다음과 같이 주어진다.

$$\begin{aligned} V_o &= nV_{dc}D_{eff} \\ &= nDV_{dc} - 2n^2L_{pr}f_s I_{Lsf} \end{aligned} \quad (6)$$

그런데 본질적으로 컨버터의 변압기는 이상적이지 않으며 컨버터는 ZVS 동작을 위하여  $L_{pr}$ 을 불가피하게 이용하므로( $L_{pr} \neq 0$ ), 식 (6)에서 보듯이 컨버터의 출력전압은 부하전류에 의존적일 수밖에 없다.

그리고 또 하나의 전통적인 위상천이 PWM 풀브리지 컨버터의 단점은 다음의 식과 같은 기생공진주파수  $f_{ring}$ 을 가지는 다이오드의 접합커패시턴스와 공진인덕턴스 간의 심각한 기생공진 현상이다.

$$f_{ring} = \frac{1}{2\pi n \sqrt{L_{pr} C_{eq}}} \quad (7)$$

여기서  $C_{eq}$ 는 다이오드와 변압기 권선의 등가 커패시턴스이다.  $L_{pr}$ 이 크면, 주파수  $f_{ring}$ 은 낮아지는 반면, 더

큰 다이오드 전압스트레스, 스너버 손실 및 스위칭 노이즈를 유발한다[13-14].

그러므로 큰 공진인덕턴스로 인한 전통적인 위상천이 PWM 풀브리지 컨버터의 단점은 극복하면서도, 이 컨버터가 가지고 있는 좋은 특성은 그대로 유지할 수 있는 새로운 컨버터가 필요하다.

### 3. 제안한 컨버터의 동작원리

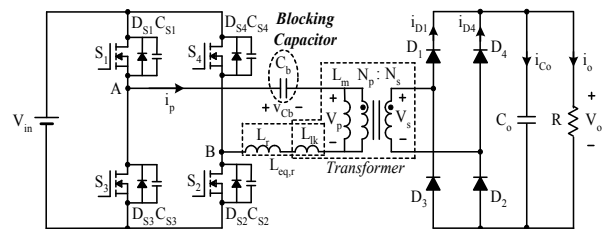


그림 3. 제안한 위상천이 PWM 풀브리지 컨버터  
Fig. 3. The proposed phase-shift PWM full-bridge converter

그림 3은 제안한 위상천이 PWM 풀브리지 컨버터의 회로도도를 보인다. 제안한 컨버터는 전통적인 위상천이 PWM 풀브리지 컨버터의 구조에서 일차측에 단순히 블로킹커패시터 한 개를 직렬로 삽입하고 출력필터인덕터는 변압기 이차측의 누설인덕턴스를 활용하므로 생략한 형태이다. 그림 4는 한 스위칭주기의 6개 모드로 구분된 컨버터의 전압, 전류의 이론적인 파형도를 보이며, 그림 5는 각 모드별 회로상태를 보이는 것으로, 각 회로에서 전류가 흐르는 부분은 굵은 선으로 표시하였다. 우선 모드별 해석을 쉽게 하기 위하여 다음과 같은 일반적인 가정을 한다.

- 변압기는 자화인덕턴스  $L_m$ 과 누설인덕턴스  $L_{lk}$ 를 가지며 변압기의 권선비는  $n(=N_s/N_p)$ 이다.
- 스위치의 출력커패시턴스와 내부다이오드를 제외하고 스위치는 이상적이다.
- 출력전압은 상수이다.

1) 모드 1( $t_0 \sim t_1$ ) : 파워링(powering) 모드로, 입력전력이 MOSFET 스위치  $S_1$ 과  $S_2$ 를 통하여 이차측으로 전달된다. 다이오드전류  $i_{D1}(t)$ 와  $i_{D4}(t)$ 는 완전히 전

류(轉流, commutation) 된 상태이기 때문에, 다이오드  $D_1$ 과  $D_2$ 는 도통하고 있으며, 다이오드  $D_3$ 과  $D_4$ 는 턴오프된다. 따라서 출력전압  $V_o$ 는 변압기 일차측으로 반영되고, 전압  $V_{in}-V_o/n-v_{Cb}(t)$ 이 외부 공진인덕턴스  $L_r$ 과 변압기 누설인덕턴스  $L_{lk}$ 의 직렬합성 공진인덕턴스인  $L_{eq,r}(=L_r+L_{lk})$ 에 가해지며, 이 때  $L_{eq,r}$ 은 일차측 전류  $i_p(t)$ 의 기울기를 결정한다. 이 모드에서는  $i_p(t)$ 가 블로킹커패시터  $C_b$ 를 충전하므로, 블로킹커패시터 전압  $v_{Cb}(t)$ 는 비선형적으로 증가한다. 이 모드 기간 동안  $v_{Cb}(t)$ 의 평균전압은 영(0)이 아닌 음(-)의 값을 가지게 되어, 결과적으로 폴브리지 전압  $V_{AB}$ 가 증가하게 된다. 이 모드에서의  $i_p(t)$ 와  $v_{Cb}(t)$ 는 다음과 같이 표현된다.

$$i_p(t) = \frac{V_{in} - V_o/n - v_{Cb}(t)}{L_r + L_{lk}}(t - t_0) + i_p(t_0) \quad (8)$$

$$= \frac{V_{in} - V_o/n - v_{Cb}(t)}{L_{eq,r}}(t - t_0) + i_p(t_0)$$

$$v_{Cb}(t) = \frac{1}{C_b} \int i_p(t) dt \quad (9)$$

$S_2$ 가  $t=t_1$ 에서 턴오프될 때, 모드 1은 종료한다. 그 다음, 프리휠링(freewheeling, 還流) 모드인 모드 2가 시작된다.

**2) 모드 2( $t_1 \sim t_2$ ):**  $t=t_1$ 에서 모드 1 기간 동안  $L_{eq,r}$ 에 저장된 에너지는  $D_1$ 과  $D_2$ 를 통하여 출력단으로 방전되기 시작한다.  $S_2$ 를 통하여 흐르던 전류는 이 모드 초기부터 스위치  $S_4$ 의 출력커패시터인  $C_{S4}$ 로 흘러서  $C_{S4}$ 를 방전하여  $S_4$ 가 ZVS로 턴온될 수 있게 한다. 그러면 이 때 변압기 일차측의 전압은  $V_o/n$ 가 되고 ( $V_p=V_o/n$ ),  $i_p(t)$ 는 다음의 식과 같이 된다.

$$i_p(t) = -\frac{V_o/n + v_{Cb}(t)}{L_{eq,r}}(t - t_1) + i_p(t_1) \quad (10)$$

이 모드에서  $i_p(t)$ 의 음(-)의 기울기는  $C_b$ 가 없을 경우와 비교하여 더 급하게 되기 때문에 프리휠링 전류에 의한 순환에너지가 감소한다. 그러므로 지상레그(lagging leg)가 ZVS 조건으로 동작하고 그

도통손실의 감소를 위해  $L_{eq,r}$ 과  $C_b$ 는 적절하게 선택되어야 한다.

$S_1$ 이  $t=t_2$ 에서 턴오프 되면 모드 2는 종료되고, 회생(regeneration)모드인 모드 3이 시작된다.

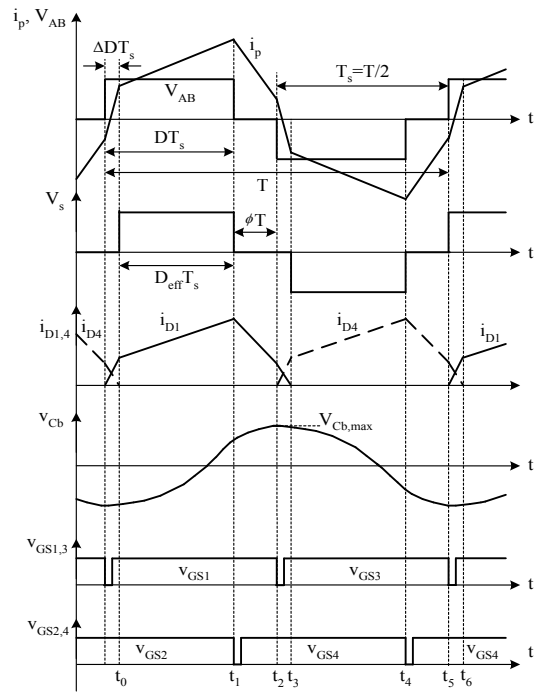


그림 4. 제안한 컨버터의 이론적인 전압, 전류 파형도  
Fig. 4. The theoretical voltage and current waveforms of the proposed converter.

**3) 모드 3( $t_2 \sim t_3$ ):**  $S_1$ 이 턴오프 된 후에는  $i_p(t)$ 는  $S_3$ 의 출력커패시터인  $C_{S3}$ 를 방전하면서 전원 쪽으로 역으로 흐른다. 전압  $V_{in}+v_{Cb}(t)$ 가  $L_{eq,r}$ 에 인가되므로,  $i_p(t)$ 는 모드 2의 기울기 보다 더 급한 기울기로 급격하게 감소하고,  $i_{D1}(t)$ 와  $i_{D4}(t)$ 도 급격하게 전류(轉流)한다. 지상레그의 ZVS 동작을 위하여  $S_3$ 는 정확한 데드타임을 가지고 이 모드 기간 내에 게이트신호를 인가 받아야 한다. 이 때  $i_p(t)$ 와  $v_{Cb}(t)$ 는 다음과 같이 표현된다.

$$i_p(t) = -\frac{V_{in} + v_{Cb}(t)}{L_{eq,r}}(t - t_2) + i_p(t_2) \quad (11)$$

$$v_{Cb}(t) \approx V_{Cb,max} \quad (12)$$

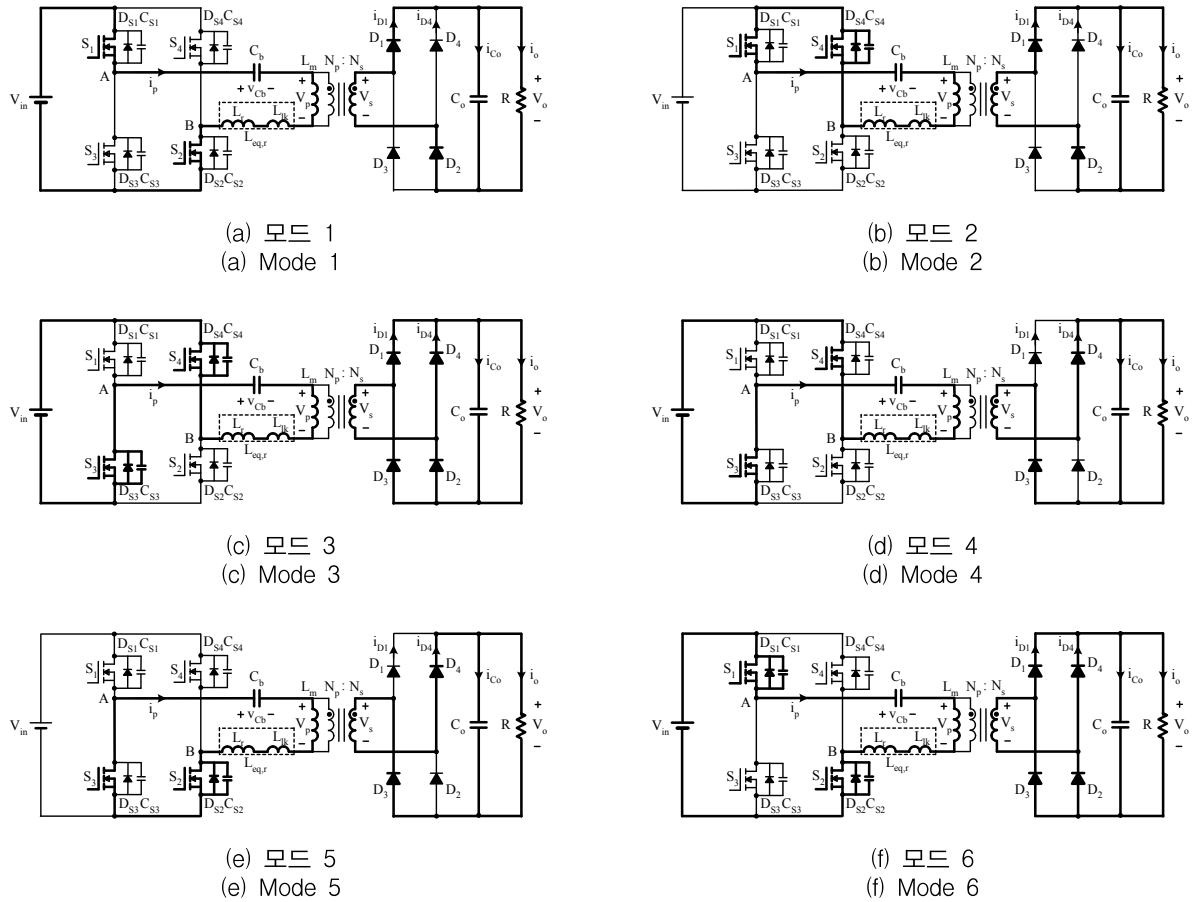


그림 5. 각 모드별 회로상태  
Fig. 5. Circuit states of each mode

$t=t_3$ 에서 이차측 다이오드정류기의 전류들의 전류(轉流)가 모두 완료되었을 때 모드 3은 종료된다. 그 후, 파워링모드인 모드 4가 시작된다.

모드 4에서 모드 6까지의 동작은 일차측 전류의 방향만 제외하고 이전 모드와 동일하다. 모드 6의 끝에서 한 주기의 스위칭주기가 끝이 나고, 다시 동작은 모드 1부터 반복된다.

#### 4. 제안한 컨버터의 설계예

제안한 컨버터의 성능 입증을 위한 프로토타입의 설계사양은 다음과 같다.

- 입력전압  $V_{in}=380[V]$

- 출력전압  $V_o=120[V]$
- 최대 출력전력  $P_{o,max}=600[W]$
- 풀브리지 전압의 주파수  $f=100[kHz]$

이 설계사양에 따라 프로토타입의 주요 회로 파라미터는 다음과 같이 계산된다.

제안한 컨버터의 출력전압  $V_o$ 와 입력전압  $V_{in}$  간의 관계는 컨버터의 구조와 동작으로부터 식 (6)에 의해서 아래와 같이 근사화 된다.

$$V_o = n V_{in} D_{eff} \tag{13}$$

여기서  $n(=N_s/N_p)$ 은 권선비이고  $D_{eff}$ 는 유효 듀티비

로써 전체 듀티비 D에서 손실 듀티비 ΔD를 뺀 값이다 (D<sub>eff</sub>=D-ΔD). 설계사양을 고려하여 공칭 유효 듀티비를 D<sub>eff</sub>=0.6으로 설정하면 권선비는 n=0.52≈0.5로 계산된다.

그림 4에서 보듯이, 일차측 전류는 한 스위칭주기 동안 양방향으로 대칭적으로 흐른다. 따라서 반 주기 동안의 일차측 전류의 평균치는 일차측으로 반영된 부하전류의 절반(nI<sub>o</sub>/2)과 같다. 블로킹커패시터 전압의 변동분 ΔV<sub>Cb</sub>=(i<sub>p</sub>/C<sub>b</sub>)·Δt이므로,

$$\Delta v_{Cb} = \frac{nI_o}{2} \cdot \frac{1}{C_b} \cdot \frac{T}{2} = \frac{nI_o T}{4C_b} \quad (14)$$

그래서 v<sub>Cb</sub>의 최대치 V<sub>Cb,max</sub>는 ΔV<sub>Cb</sub>의 절반이므로 다음과 같다.

$$V_{Cb,max} = \frac{nI_o T}{8C_b} \quad (15)$$

식 (15)로부터 C<sub>b</sub>를 작게 설정할수록 V<sub>Cb,max</sub>가 더 커지게 됨을 알 수 있다. 이것은 결국 권선비 n의 감소의 의미한다. 그러나 모드 1의 경우에, V<sub>Cb,max</sub>가 전압 V<sub>in</sub>-V<sub>o</sub>/n보다 더 커지게 되면 L<sub>eq,r</sub>에 걸리는 전압이 음(-)이 되므로 일차측 전류의 기울기가 음(-)이 되어 가성과 모순이 발생한다. 따라서 V<sub>Cb,max</sub>의 최대치는 V<sub>in</sub>-V<sub>o</sub>/n가 되어야 하며, C<sub>b</sub>의 범위는 다음과 같이 설정해야 한다.

$$C_b > \frac{nI_o T}{8(V_{in} - V_o/n)} \quad (16)$$

이 때 V<sub>Cb,max</sub>는 지상레그의 ZVS 동작과 도통손실을 고려하여 V<sub>in</sub>-V<sub>o</sub>/n의 10[%] 정도의 작은 값인 V<sub>Cb,max</sub>=14[V]로 설정한다.

그런데 i<sub>p</sub>(t)는 모드 2의 식 (10)에서 보듯이 v<sub>Cb</sub>(t)의 함수이기 때문에 V<sub>Cb,max</sub>의 크기에 따라 i<sub>p</sub>(t)의 기울기가 정해진다. 즉 이것은 C<sub>b</sub>를 작게 하면 할수록 역시 도통손실도 감소한다는 것을 의미한다. 그렇지만 C<sub>b</sub>는 다음 식의 조건을 만족하여 제안한 컨버터의 정상동작 뿐만 아니라 지상레그의 ZVS를 보장해야 한다.

$$C_b > \frac{n^2 I_o \phi T^2}{8(nL_{eq,r} i_p(t_1) - V_o \phi T)} \quad (17)$$

여기서 φT는 그림 4에 나타난 바와 같이 모드 2의 시간이며, φ=0.1로 둔다. 또한 식 (17)의 L<sub>eq,r</sub>은 임계부하 조건의 전류 I<sub>o,cr</sub>을 고려하여 구할 수 있는데, I<sub>o,cr</sub>은 모드 1의 일차측 전류식 (8)로부터 다음과 같이 구해진다.

$$I_{o,cr} = \frac{V_{in} - V_o/n - v_{Cb}(t)}{nL_{eq,r}} \cdot \frac{D_{eff} T}{2} \quad (18)$$

그러면 이로부터 지상레그의 턴오프시에 L<sub>eq,r</sub>에 저장되는 에너지 E<sub>L<sub>eq,r</sub></sub>은 다음의 식으로 표현된다.

$$E_{L_{eq,r}} = \frac{1}{2} L_{eq,r} \left( \frac{V_{in} - V_o/n - v_{Cb}(t)}{L_{eq,r}} \cdot \frac{D_{eff} T}{2} \right)^2 \quad (19)$$

그런데 E<sub>L<sub>eq,r</sub></sub>은 컨버터 주스위치의 스위칭 동작 시에 출력커패시턴스를 충/방전하는데 필요한 에너지 보다 커야하므로, L<sub>eq,r</sub>은 다음의 식을 만족하여야 한다.

$$L_{eq,r} < \frac{((V_{in} - V_o/n)D_{eff} T)^2}{8 \times 2 \times \frac{2}{3} C_S \times V_{in}^2} \quad (20)$$

여기서 식 (19)의 v<sub>Cb</sub>(t)는 V<sub>Cb,max</sub>가 설정치로 V<sub>Cb,max</sub>=14[V]이고 V<sub>in</sub>-V<sub>o</sub>/n보다 매우 작은 값의 범위로 변동하므로 설계 편의상 무시하여 적용한다. 그리고 C<sub>S</sub>는 프로토타입의 설계사양에 따라 주스위치로 선택한 Infineon사의 MOSFET SPW47N60C3(630[V]/47[A])의 출력커패시턴스로 C<sub>S</sub>=2200[pF]이다. 이렇게 하여 L<sub>eq,r</sub><2.08×10<sup>-4</sup>≈200[μH]로 계산되어 L<sub>eq,r</sub>=100[μH]로 선택한다. 그래서 블로킹커패시턴스의 설계치는 설계사양과 식 (13)~(20)으로부터 그 하한치가 C<sub>b</sub>>8[nF]으로 계산되어, 각 조건을 만족하는 상용 커패시턴스값으로 C<sub>b</sub>=0.22[μF]을 선택한다.

이차측 폴브리지 다이오드정류기의 전류의 함은 아래의 식과 같이 출력커패시터 C<sub>o</sub>의 리플전류와 부하전류의 합과 같다.

$$i_{D1}(t) + i_{D1}(t) = i_{C_o}(t) + I_o \quad (21)$$

즉 모드 1에서  $i_{D1}(t)$ 의 피크-피크값(peak-to-peak value)은  $C_o$ 의 리플전류의 피크-피크값  $i_{C_{o,p-p}}$ 와 같다. 따라서 자화인덕턴스  $L_m$ 은  $C_o$ 의 리플전류를 정함으로써 선택될 수 있다. 전술한 설계 조건을 이용하고 다음의 식에 의해  $L_m$ 을 구한다.

$$i_{C_{o,p-p}} = \frac{1}{n^2} \left( \frac{n(V_{in} - v_{Cb}(t)) - V_o}{L_{eq,r}} - \frac{V_o}{L_m} \right) \frac{D_{eff}T}{2} \quad (22)$$

여기서  $v_{Cb}(t)$ 는  $V_{Cb,max}$ 가 설정치로  $V_{Cb,max}=14[V]$ 이고  $V_{in}$ 에 비하여 매우 작은 값의 범위로 변동하므로, 설계 편의상 무시가 가능하여 식 (22)를 다시 다음과 같이 근사화한다.

$$i_{C_{o,p-p}} \approx \frac{1}{n^2} \left( \frac{nV_{in} - V_o}{L_{eq,r}} - \frac{V_o}{L_m} \right) \frac{D_{eff}T}{2} \quad (23)$$

최대 출력부하의 10[%] 정도까지 연속전류도통모드(Continuous Conduction Mode; CCM) 동작을 보장하기 위하여  $i_{C_{o,p-p}}$ 를  $i_{C_{o,p-p}}=1[A]$ 로 설정한다. 이렇게 하여  $L_m=19.5[mH]$ 로 선택한다.

프로토타입의 변압기는 TDK사의 코어 PQ5050을 이용하였으며 앞에서 계산된 권선비로 권선하고 변압기 코어에 적당한 공극(airgap)을 삽입하여  $L_m$ 이 설계치를 만족하도록 하였다. 이 때  $L_{lk}$ 는 약  $10[\mu H]$ 로 측정되었다( $L_{lk} \approx 10[\mu H]$ ). 따라서  $L_r$ 은  $L_r=L_{eq,r}-L_{lk}=90[\mu H]$ 로 선택되었으며, 이는 TDK사의 코어 PQ3535에 권선하여 제작하였다. 변압기와 외부 공진인덕터의 권선은 각각 리츠선(Litz wire)를 이용하였다. 이 때, 만약 변압기의 누설인덕턴스  $L_{lk}$ 만으로도 직렬합성 공진인덕턴스  $L_{eq,r}$ 로 이용이 가능하게 된다면( $L_{eq,r}=L_{lk}$ ),  $L_r$ 의 생략이 가능해지므로( $L_r=0$ ) 컨버터는 더 간단해질 수도 있다.

### 5. 실험결과

제안한 컨버터의 성능 입증을 위하여, 4절에서 설계된 회로파라미터들을 이용하여 프로토타입을 제작하

고 실험하였다. 그림 6은 설계된 회로의 각 파라미터와 제어를 중심으로 도시한 프로토타입의 간략화된 제어블록다이어그램을 보인다. 프로토타입은 Unitrode사의 위상천이 공진 제어칩인 UC3879에 의해 제어되며, 그림 6에서는 편의상 피드백 절연, 암단락(arm short) 방지를 위한 데드타임 발생기 및 모든 종류의 보호회로는 생략하였다. 그림 7~9에 있는 제안한 컨버터 프로토타입의 실험파형들은 4절의 설계 사양의 조건 하에서 얻어진 것이며, 각 파형의 전압, 전류 레이블은 그림 6에 표시된 것과 같다.

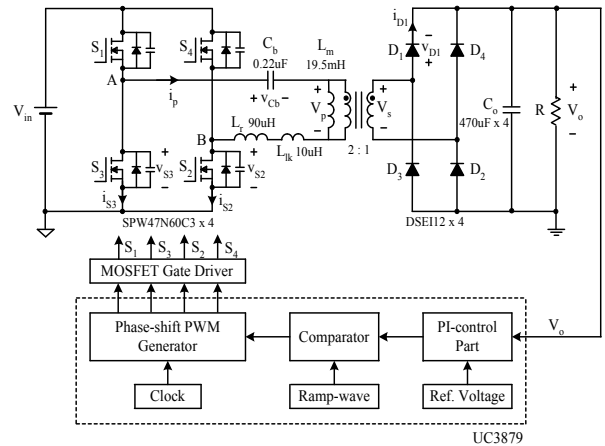


그림 6. 프로토타입의 간략화된 제어블록다이어그램.  
Fig. 6. The simplified control blockdiagram of the prototype

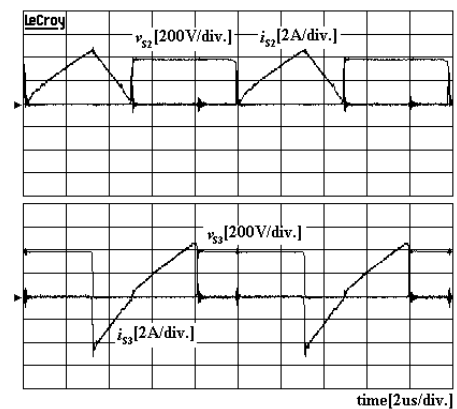


그림 7. 스위치  $S_2$ 와  $S_3$ 의 전류, 전압 실험파형  
Fig. 7. Voltage and current waveforms of switches  $S_2$  and  $S_3$



블로킹캐패시터를 이용한 향상된 위상전이 펄스폭변조 폴브리지 컨버터

그림 7은 스위치  $S_2$ 와  $S_3$ 의 전류, 전압 실험파형을 보이는데, 이것은 제안한 컨버터의 ZVS 동작을 보이는 것이다. 그림 8은 컨버터 일차측 전압과 전류, 블로킹캐패시터 전압의 실험파형을 보이는 것으로, 앞 절의 이론적인 설명과 해석이 정확했음을 보인다. 그림 9는 이차측 다이오드정류기에서 다이오드  $D_1$ 의 전압과 전류의 실험파형을 보이는데, 이것은 컨버터 이차측의 다이오드정류기가 전통적인 컨버터의 구조에서 보다 기생공진의 영향을 덜 받아서 다이오드가 소프트 턴온/턴오프하는 것을 보이는 것이다. 그림 10은 전부하의 5% 부하시의 제안한 컨버터의 지상레그

스위치 중에서  $S_2$ 가 턴오프할 때의 전압과 전류의 실험파형을 보이는데, 이것은 제안한 컨버터에서의 ZVS가 전부하의 5% 범위까지 확장됨을 보이는 것이다. 이 결과는 지상레그 스위치의 출력캐패시턴스의 충전/방전 과정에서 블로킹캐패시터로 공진인덕턴스의 에너지를 효과적으로 이용하도록 한 것에서 기인한 것이다.

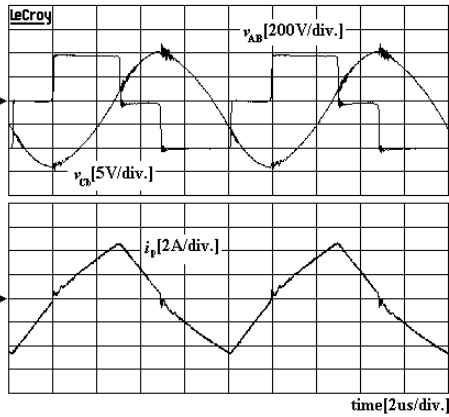


그림 8. 컨버터 일차측의 전압, 전류 실험파형  
Fig. 8. Voltage and current waveforms of the converter primary

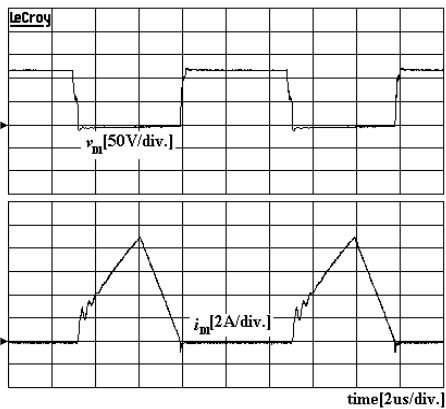


그림 9. 이차측 다이오드정류기의 전압과 전류의 실험파형  
Fig. 9. Voltage and current waveforms of the secondary diode rectifier

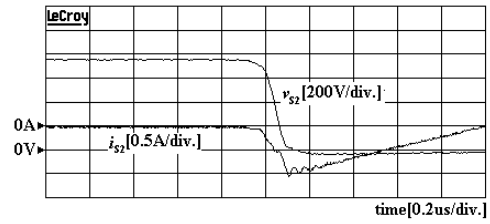


그림 10. 경부하 시의 지상레그 스위치  $S_2$ 의 전압과 전류의 실험파형  
Fig. 10. Voltage and current waveforms of lagging leg switch  $S_2$  at a light load

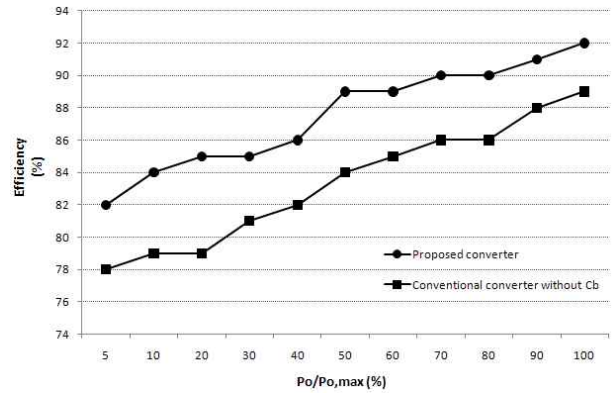


그림 11. 출력전력에 따른 전통적인 컨버터와 제안한 컨버터의 효율 비교 그래프  
Fig. 11. Efficiency comparison graph of conventional and proposed converters by output power

그림 11은 출력전력에 따라 도시한 전통적인 컨버터와 제안한 컨버터의 효율 비교 그래프를 나타낸 것이다. 이로부터 제안한 컨버터의 효율이 전통적인 컨버터의 효율보다 향상되었음을 알 수 있다. 실험에 이용된 전통적인 컨버터는 4절의 제안한 컨버터의 프로토타입과 같은 사양으로 그림 1의 회로를 이용하여 제작

된 것이다. 제안한 컨버터의 최고효율은 사양조건 하에서 약 92[%] 정도였다. 이러한 결과들은 결국 전통적인 컨버터의 일차측 구조에 단 한 개의 블로킹커패시터를 간단하게 직렬 삽입함으로써, 컨버터가 스위치 출력커패시턴스를 충/방전할 때 공진인덕턴스를 더 효과적으로 이용하도록 하여 도통손실을 현저히 감소 시킴으로써 얻어진 것이다.

## 6. 결 론

본 논문에서는 기존 공진형 컨버터의 단점을 극복하고 전통적인 위상천이 PWM 풀브리지 컨버터의 단점을 개선한 새로운 형태의 향상된 위상천이 PWM 풀브리지 컨버터를 제안하였다. 제안한 컨버터는 블로킹커패시터가 포함된 간단한 직렬 L-C 공진회로와 위상천이 PWM을 이용하고 고정주파수로 스위칭하였다. 이렇게 하여 컨버터는 소프트스위칭 방식으로 동작함으로써 고효율을 달성하였다. 본 논문에서는 또한 전통적인 위상천이 PWM 풀브리지 컨버터를 개괄적으로 살펴보았으며, 제안한 컨버터의 동작원리를 모드별로 구분하여 설명하였다. 그리고 설명된 동작원리에 근거한 프로토타입의 설계예를 제시하고 그 실험결과로써 제안한 컨버터의 우수한 동작특성을 실제적으로 증명하였다.

## References

[1] C. P. Henze, H. C. Martin, and D. W. Parsley, "Zero-voltage switching in high frequency power converters using pulse width modulation," IEEE Proc. APEC'88, pp. 33-40, 1988.

[2] H. Wei and A. Ioinovici, "DC-DC zero-voltage-transition converter with PWM control and low stress in switches," IEEE proc. APEC'95, pp. 523-529, 1995.

[3] S. Lakshmikanth, T. G. Girikumar, and A. R. Usha Rani, "Design of phase shift resonant converter using zero voltage switching," IET-UK ICTES 2007, pp. 210-214, 2007.

[4] G. C. Hsieh, J. C. Li, and M. H. Liaw, "A study on full-bridge zero-voltage-switched PWM converter: Design and Experimentation," IECON93, pp. 1281-1285, Nov. 1993.

[5] V. Vlatković, J. A. Sabaté, R. B. Ridley, F. C. Lee, and B. H. Cho, "Small-signal analysis of the phase-shifted PWM converter," IEEE Trans. Power Elec. Vol. 7, No. 1, pp.

128-135, Jan. 1992.

[6] G. Hua, F. C. Lee, and M. M. Javanović, "An improved full-bridge zero-voltage switching PWM converter using a two-inductor rectifier," IEEE Trans. Power Elec. Vol. 8, No. 4, pp. 530-534, 1993.

[7] N. H. Kutkut, D. M. Divan, and R. W. Gascoigne, "An improved full-bridge zero-voltage switching PWM converter using a two-inductor rectifier," IEEE Trans. Ind. Appl. Vol. 31, No. 1, pp. 119-126, 1995.

[8] B. H. Kwon, J. H. Kim, and G. Y. Jeong, "Full-bridge soft switching PWM converter with saturable inductors at the secondary side," IEE Proc. Electr. Power Appl., Vol 146, No. 1, pp. 117-122, 1999.

[9] G. Hua, F. C. Lee, and M. M. Jovanović, "An improved full-bridge zero-voltage-switched PWM converter using a saturable inductor," IEEE Trans. Power Elec., Vol. 8, No. 4, pp. 530-534, 1993.

[10] G. B. Koo, G. W. Moon, and M. J. Youn, "New zero-voltage-switching phase-shift full-bridge converter with low conduction losses," IEEE Trans. Ind. Elec., Vol. 52, No. 1, pp. 228-235, 2005.

[11] R. A. Fisher, K. D. T. Ngo, and M. H. Kuo, "A 500[kHz], 250[W] dc-dc converter with multiple outputs controlled by phase-shifted PWM and magnetic amplifiers," in Conf. Rec., High Freq. Conv. Conf., '88, pp. 100-110, 1988.

[12] L. H. Mweene, C. A. Wright, and M. F. Schlecht, "A 1[kW], 500[kHz] front-end converter for a distribute power system, in Conf. Rec., IEEE Appl. Power Elect. pp. 423-432, 1989.

[13] J. A. Sabaté, V. Vlatković, R. Ridley, F. C. Lee, and B. H. Cho, "Design considerations for high-power full-bridge ZVS-PWM converter," in Conf. Rec., IEEE Appl. Power Elect. pp. 275-284, 1990.

[14] I. Barbi, D. C. Martins, and R. Prado, "Effects of nonlinear resonant inductor on the behavior of ZVS quasi-resonant converters," in Con. Rec., IEEE Power Elec. Spec. pp. 522-527, 1990.

## ◆ 저자소개 ◆



### 정강률 (鄭康律)

1971년 12월 17일생. 1997년 영남대학교 전기공학과 졸업. 1999년 POSTECH 전자전기공학과 졸업(석사). 2002년 POSTECH 전자전기공학과 졸업(박사). 현재 순천향대학교 전자정보공학과 부교수.