

초박형 태양전지 제작에 Porous Silicon Layer Transfer기술 적용을 위한 전기화학적 실리콘 에칭 조건 최적화에 관한 연구

이주영¹ · 구연수² · 이재호^{1,†}

¹홍익대학교 신소재공학과, ²광양보건대학 제철금속과

Optimization of Electrochemical Etching Parameters in Porous Silicon Layer Transfer Process for Thin Film Solar Cell

Ju-Young Lee¹, Yeon-Soo Koo² and Jae-Ho Lee^{1,†}

¹Dept. of Materials Science and Engineering, Hongik University, 72-1 Sangsu-dong, Mapo-gu, Seoul 121-791, Korea

²Dept. of Manufacture and Metallurgical Engineering, Gwangyang Health College
Gwangyang-eup, Gwangyang-si, Jeonnam 545-703, Korea

(2011년 2월 10일 접수: 2011년 3월 17일 게재 확정)

초 록: 전기화학적 에칭을 이용한 다공성 실리콘 이중층 형성은 초박형 태양전지 제작에서 PS layer transfer 기술을 적용하기 위한 선행 공정이다. 다공성 실리콘 층의 다공도는 전류밀도와 에칭용액 내 불산의 농도를 조절하여 제어할 수 있다. 전기화학적 에칭을 이용한 다공성 실리콘 형성을 위하여 비저항 0.01-0.02 Ω·cm의 p-type (100)의 실리콘 웨이퍼를 사용하였으며, 에칭용액의 조성은 HF (40%) : C₂H₅OH (99 %) : H₂O = 1 : 1 : 2 (volume)으로 고정하였다. PS layer transfer 기술에 사용되는 다공성 실리콘 이중층을 형성하기 위해서 에칭 도중 전류밀도를 낮은 전류밀도 조건에서 높은 전류밀도 조건으로 변환하여 low porosity layer 하부에 high porosity layer를 형성할 수 있다.

Abstract: Fabrication of porous silicon(PS) double layer by electrochemical etching is the first step in process of ultra-thin solar cell using PS layer transfer process. The porosity of the porous silicon layer can be controlled by regulating the formation parameters such as current density and HF concentration. PS layer is fabricated by electrochemical etching in a chemical mixture of HF and ethanol. For electrochemical etching, highly boron doped (100) oriented monocrystalline Si substrates was used. The resistivity of silicon is 0.01-0.02 Ω·cm. The solution composition for electrochemical etching was HF (40%) : C₂H₅OH(99 %) : H₂O = 1 : 1 : 2 (by volume). In order to fabricate porous silicon double layer, current density was switched. By switching current density from low to high level, a high-porosity layer was fabricated beneath a low-porosity layer. Etching time affects only the depth of porous silicon layer.

Keywords: Porous silicon, Electrochemical etching, Layer transfer, Porosity

1. 서 론

박막형 실리콘 태양전지는 대표적인 2세대 태양전지로 실리콘 전체를 태양광 흡수기판으로 사용하는 1세대의 벌크형 결정질 실리콘 태양전지와 달리 유리 등 저가의 이중기판 상에 실리콘 등의 반도체 재료를 수 마이크로미터 두께의 박막으로 증착하여 제조한다. 그러나 벌크형 태양전지에 비해 변환효율이 낮아 현재까지는 그 사용이 제한되고 있다. 최근에 벌크형 결정질 실리콘 태양전지가 기술의 안정성 및 높은 변환 효율에도 불구하고 경제성 확보가 어려워짐에 따라 박막형 태양전지 연구에 대한 관심이 높아지고 있다. 박막형 실리콘 태양전지 제작과정에서 비용절감 효과와 더불어 높은 변환 효율을 얻기 위

해서는 이중기판 상에 고품위 실리콘 박막을 형성하여야 하는데 이때 고온증착법과 zone melting recrystallization (ZMR), porous silicon (PS) layer transfer와 같은 기술이 이용되고 있다. 그 중 PS layer transfer 기술이 이중 기판 상에 단결정 실리콘 박막을 형성하여 고효율 태양전지를 제작하는 데 가장 적합한 기술이다.¹⁾ Fig. 1은 PS layer transfer 기술을 이용하여 초박형 태양전지를 제작하는 전체 과정을 나타낸 그림이다. 전기화학적 에칭을 이용하여 다공도(porosity)가 서로 다른 두 개의 다공성 실리콘 층을 형성한다. 다공성 실리콘 층은 열처리 과정을 거친 후 상부의 low porosity layer는 단결정 실리콘 활성층으로 작용되는 epitaxial layer의 seed layer로 사용되고, 하부의 high porosity layer는 상부에 제작된 태양전지 소자물이

[†]Corresponding author
E-mail: jhlee@hongik.ac.kr

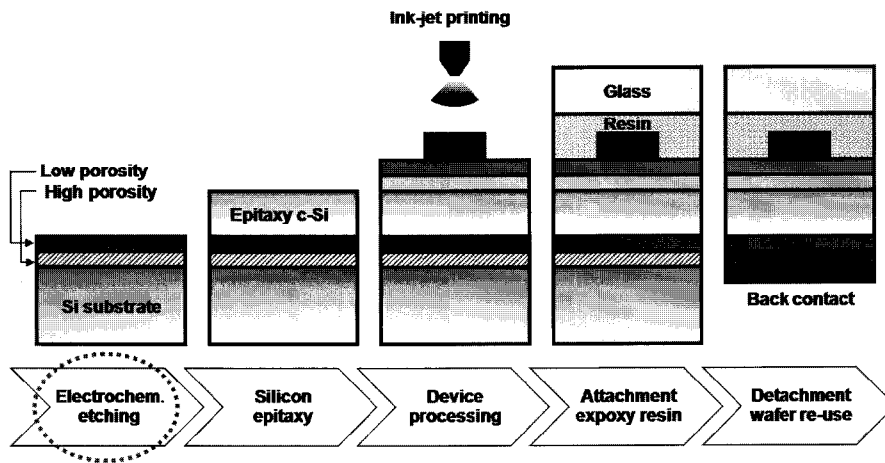


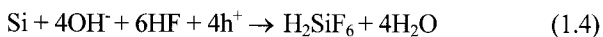
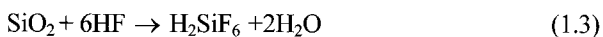
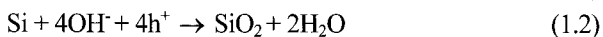
Fig. 1. Porous silicon layer transfer process for solar cell fabrication.

중 기판에 부착한 다음 실리콘 기판으로부터 분리시키는 역할을 한다. PS layer transfer 기술은 얇은 단결정 실리콘 활성층을 얻을 수 있고 실리콘을 재사용할 수 있기 때문에 고효율과 더불어 재료의 경제적 이용이라는 장점도 지니고 있다.^{1,2)} 다공성 실리콘 층은 불산 용액 내에서 전기화학적 에칭을 통하여 형성된다. 전류밀도와 에칭용액 내의 불산의 농도가 다공성 실리콘의 다공도를 결정하는 가장 중요한 전기화학적 변수이다. 높은 전류밀도와 낮은 불산 농도 조건에서는 다공도가 증가하고, 낮은 전류밀도와 높은 불산 농도 조건에서는 다공도가 감소한다. 불산 용액 내에서의 실리콘의 전기화학적 반응은 다음과 같이 두 가지로 나뉜다.³⁾

직접반응(direct reaction)



간접반응(indirect reaction): 간접반응은 반응식 (1.2)와 (1.3)이 단계적으로 일어난다. 반응식 (1.4)는 간접반응의 전체반응을 나타내었다.



직접반응에서는 실리콘 원자 하나가 반응하는데 두 개의 정공(hole, h⁺)이 소비되며 반응 결과 수소기체가 발생하고, 간접반응에서는 실리콘 원자 하나가 반응하는데 4개의 정공이 소비되며 반응 결과 수소기체가 발생하지 않는다. 다공성 실리콘 층은 주로 직접반응에 의해서 형성된다. 실리콘은 금속에 비하여 비저항 값이 크므로 전류공급 시 실리콘 표면에 전류가 불균일하게 공급되는 current crowding 현상이 발생한다. 이로 인하여 다공성 실리콘 층의 가장자리와 중앙부의 다공도의 차이

를 보일 수 있다.⁴⁾ 본 연구에서는 current crowding 현상을 방지하기 위하여 후면 접촉 방식을 이용한 에칭조를 고안하였으며, 실리콘의 반응 부산물과 음극에서 발생하는 수소기체의 포집이 반응에 미치는 영향을 최소화하기 위하여 초음파 발생조를 사용하였다. 전류밀도를 변화시키면서 실리콘을 다공성으로 만드는 에칭 조건을 찾을 수 있었다.

2. 실험방법

본 연구에서는 양극으로는 비저항 0.01-0.02 Ω·cm의 p-type의 실리콘 웨이퍼 (100) 사용하였고, 음극으로는 백금 전극을 사용하였다. 에칭용액의 조성은 HF(40%) : C₂H₅OH(99%) : H₂O = 1 : 1 : 2 (volume)으로 고정하였고, 에칭은 5~150 mA/cm²의 전류밀도 범위 내에서 진행되었다. 실리콘의 반응 부산물과 음극에서 발생하는 수소기체의 포집이 반응에 미치는 영향을 최소화하기 위하여 초음파 발생조를 사용하였다. Fig. 2는 실험에 사용된 에칭조의 모식도이다. 다공성 실리콘 이중층을 형성하기

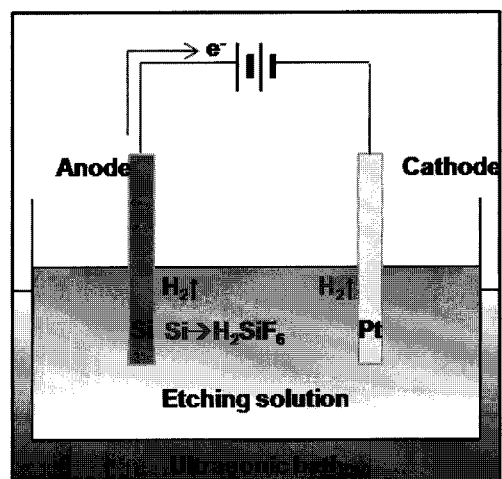


Fig. 2. Schematic of the etching cell.

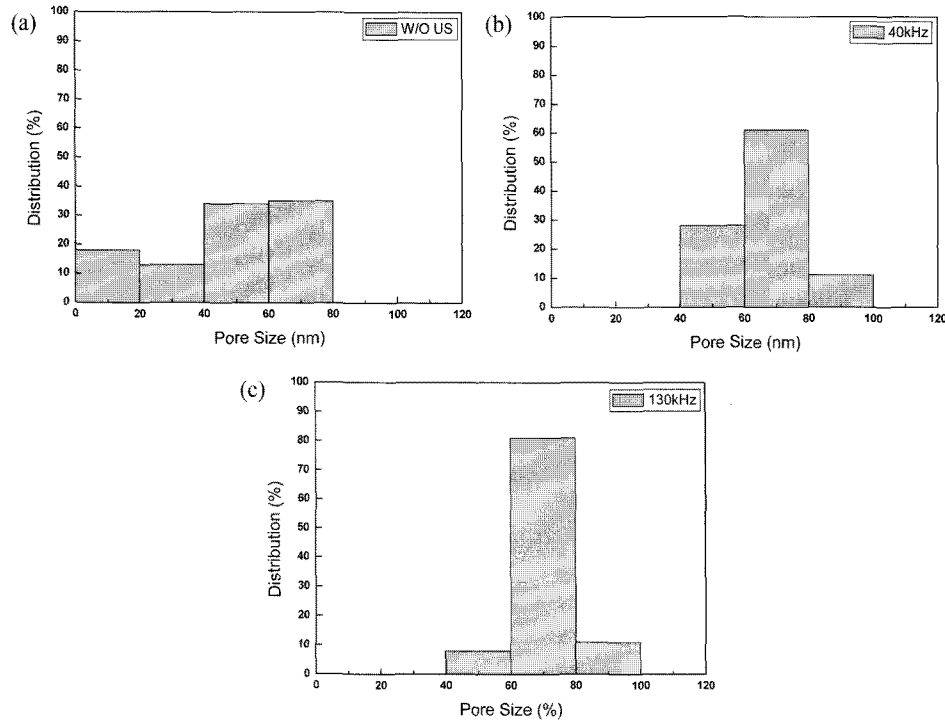


Fig. 3. Distribution of pore size at 25 mA/cm² for 3min (a) without ultrasonic (b) 40 kHz ultrasonic (c) 130 kHz ultrasonic.

위해서 에칭 도중 전류밀도 조건을 낮은 전류밀도에서 높은 전류밀도로 변환하였다. 전류밀도 10 mA/cm² 조건에서 180초 동안 에칭한 후 각각 50, 100, 150 mA/cm²의 전류밀도로 변환하여 5초 동안 에칭하였다. 모든 실험은 암실에서 진행되었고, 용액의 온도는 25°C로 고정하였다.

3. 결과 및 고찰

에칭 시 발생하는 실리콘의 반응 부산물과 음극의 수소기체를 빠르게 제거하지 않으면 다공성 실리콘 형성 반응에 악영향을 미친다.^{5,6)} 지난 연구 결과 실리콘 에칭 시 초음파 발생조를 이용하면 다공성 실리콘 층의 기공의 발생 정도와 기공 크기의 균일도가 향상되며, 초음파 발생조의 진동자의 주파수가 클수록 그 효과가 더 큰 것을 확인할 수 있었다. 초음파의 주파수에 변화에 따른 다공성 실리콘 층 상의 기공 크기의 분포를 Fig. 3에 나타내었다. 실리콘 에칭 시 기존의 전면 접촉 방식을 이용했을 때 실리콘 표면에 전류가 불균일하게 공급되는 current crowding 현상을 방지하기 위하여 알루미늄으로 제작한 후면 접촉 전극과 current shield를 이용한 새로운 에칭조를 제작하였다.⁷⁾ Fig. 4는 기존의 전면 접촉 방식과 후면 접촉 방식을 비교한 그림이다. Fig. 5는 전면 접촉 방식과 후면 접촉 방식을 각각 이용하여 실리콘을 에칭한 후 FESEM으로 관찰한 표면 사진이다. 후면 접촉 방식을 이용했을 때 전류밀도가 10 mA/cm² 조건에서 실리콘 표면 전체에 다공성 실리콘 층이 형성됨으로써 전류밀도가 25 mA/cm² 조건에서 다공성 실리콘 층이 형성된 전면 접

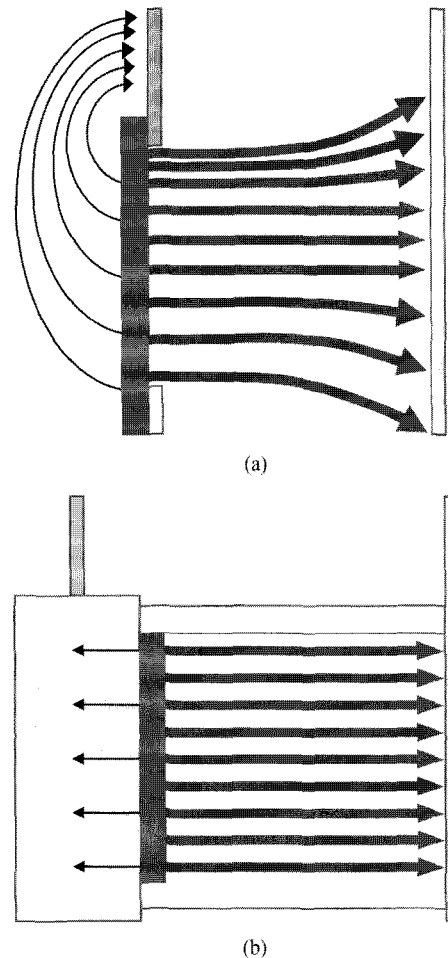


Fig. 4. Schematic of etching cells (a) front contact cell (b) back contact cell.

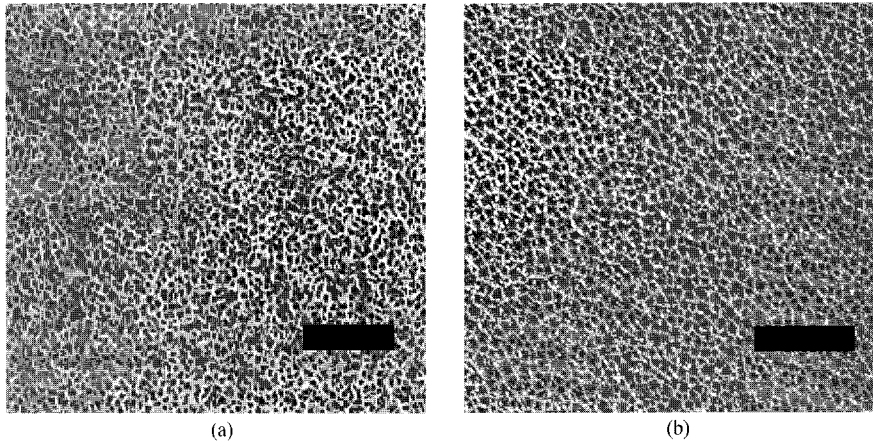


Fig 5. Surface morphology of etched Si (a) Using front contact cell at 25 mA/cm² (b) Using back contact cell at 10 mA/cm².

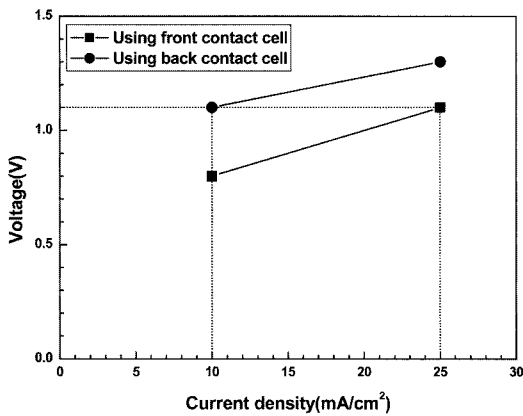


Fig. 6. The effect of contact method on voltage and current density.

촉 방식을 이용했을 때 보다 낮은 전류밀도에서 다공성 실리콘 층이 형성되며, 후면 접촉 방식을 이용하였을 때 기공의 크기와 분포 정도가 향상되었음을 확인할 수 있었다. Fig. 6은 전면 접촉 방식과 후면 접촉 방식을 이용하였을 때 각각의 전류밀도와 전압 관계를 나타낸 그래

프이다. 후면 접촉 방식을 이용하면 전면 접촉 방식을 이용했을 때 보다 같은 전류밀도에서 더 높은 전압값을 가지며 다공성 실리콘 층이 형성되는 후면 접촉 방식을 이용했을 때의 10 mA/cm² 조건과 전면 접촉 방식을 이용했을 때의 25 mA/cm² 조건의 전압값이 동일함을 확인할 수 있었다. Fig. 7은 에칭 도중 전류밀도를 변화 시킨 시편들의 단면 사진이다. 다공성 실리콘 이중층을 형성하기 위해서는 에칭 중에 전류밀도와 불산의 농도 중 어느 하나를 변화시켜야 하는데 불산 농도를 고정하고 전류밀도만을 변화시키는 것이 일반적이다. 전류밀도를 증가시키면 다공도도 함께 증가한다. 따라서, 에칭 도중 전류밀도를 낮은 전류밀도에서 높은 전류밀도로 변화시킴으로써 low porosity layer 하부에 high porosity layer를 형성할 수 있다. Epitaxial layer의 seed layer 역할을 담당하는 low porosity layer는 실리콘 박막을 웨이퍼로부터 분리시키는 역할을 하는 high porosity layer보다 두꺼워야 한다. 다공성 실리콘 층의 두께는 에칭 시간에만 영향을 받으므로 낮은 전류밀도 조건에서의 에칭 시간을 높은 전류밀도 조

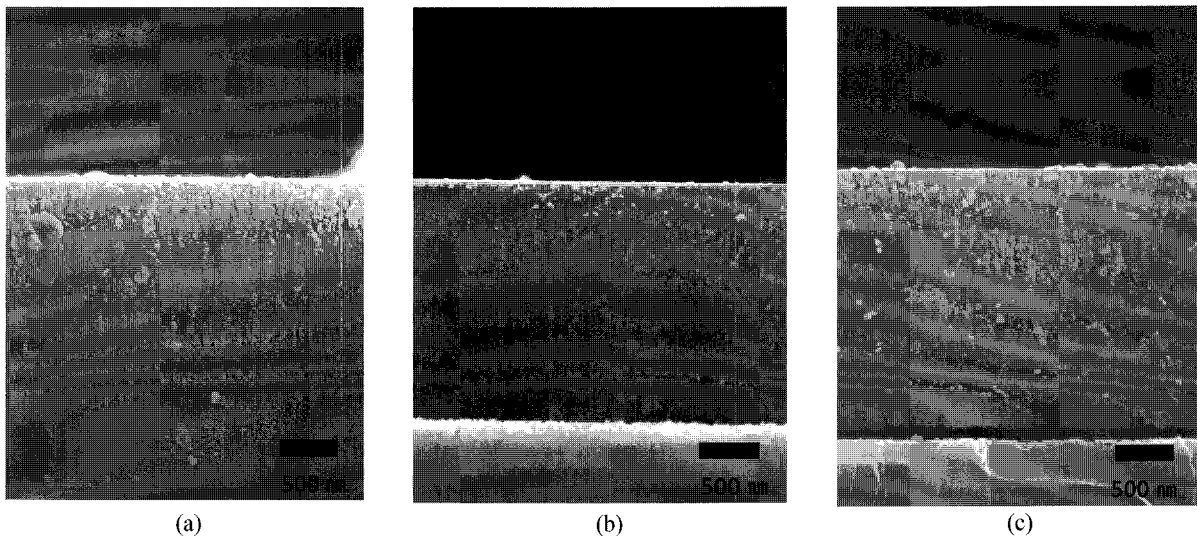


Fig. 7. Cross sectional morphology of etched p-type (a) 10 mA/cm²(180s)→50 mA/cm²(5s) (b) 10 mA/cm²(180s)→100 mA/cm²(5s) (c) 10 mA/cm²(180s)→150 mA/cm²(5s).

건에서의 에칭 시간보다 길게 해 주어야 한다. Fig. 7의 각각의 시편들은 전류밀도 10 mA/cm^2 조건에서 180초 동안 에칭한 후 바로 $50, 100, 150 \text{ mA/cm}^2$ 의 전류밀도로 변환하여 5초간 에칭한 후 실험을 종료한 결과이다. 전체 에칭시간이 동일하므로 다공성 실리콘 층의 전체 두께도 거의 동일하였다 ($\sim 2 \mu\text{m}$). 그러나, 높은 전류밀도 조건이 150 mA/cm^2 이상일 때, 다공성 실리콘 층 하부에 전류가 집중되어 다공성 실리콘 구조가 박리되는 현상이 발생하였다.

4. 결 론

PS layer transfer 기술이 이중 기관 상에 단결정 실리콘 박막을 형성하여 고효율 태양전지를 제작하는 데 가장 적합한 기술이다. 전기화학적 에칭 방법을 이용하여 실리콘 표면 전체에 다공성 실리콘 층을 형성하기 위해서는 전면 접촉 방법에 비해 후면 접촉 방법이 유리하다. 초음파 발생조를 이용하면 에칭 시 발생하는 수소기체의 영향을 최소화함으로써 다공성 층 상의 기공 형성에 도움을 준다. PS layer transfer 기술에 이용되는 다공성 실리콘 이중층은 에칭 도중 전류밀도 조건을 낮은 전류밀도에서 높은 전류밀도로 변환함으로써 형성된다. 높은 전류밀도 인가 구간에서 전류밀도가 150 mA/cm^2 이상일 때는 다공성 실리콘 구조가 박리되는 현상이 발생하므로 150 mA/cm^2 미만의 전류밀도를 인가해주어야 한다. 모든 시편은 전류밀도에 관계없이 185초 동안 에칭한 결과 약 $2 \mu\text{m}$ 의 두께의 다공성 실리콘 층이 형성되었다. 다공성 실리콘 층의 두께는 전류밀도에 관계없이 에칭 시간에만

영향을 받는다.

감사의 글

본 연구는 산업자원부 신재생에너지 기술개발사업 (2008-N-PV08-P-09)의 지원을 받아 수행하였으며 이에 감사드립니다.

참고문헌

1. C.S. Solanki, R.R. Bilyalov, J. Poortmans, J. Nijsw, R. Mertens, "Porous silicon layer transfer processes for solar cells", *Solar Energy Materials & Solar Cells*, 83, 101 (2004).
2. J. Zhao, A. Wang, M.A. Green, "24.5% efficiency silicon PERT cells on MCZ substrate and 24.7% efficiency PERL cells on FZ substrates", *Prog. Photovoltaics Res. Appl.* 7, 471 (1999).
3. O. Tobail "Porous silicon for thin solar cell fabrication", in Ph. D. thesis, Univ. Stuttgart, 12 (2008).
4. R. Auer, R. Horbelt, R. Brendel, "Simplified transfer process for high-current thin-film crystalline Si solar modules", 3rd World Conf. on Photovoltaic Energy Conversion, 1479 (2003).
5. V. Lehmann, "The physics of macropore formation in low p-doped n-type silicon", *J. Electrochem. Soc.*, 140, 2836 (1993).
6. Y. Liu, Z.H. Xiong, Y. Liu, S.H. Xu, X.B. Liu, X.M. Ding, X.Y. Hou, "A novel method of fabricating porous silicon material: ultrasonically enhanced anodic electrochemical etching", *Solid State Communications*, 127, 583 (2003).
7. J.Y. Lee, W. K. Han, J. H. Lee, "Optimization of Electrochemical Etching Parameters in Porous Silicon Layer Transfer Process for Thin Film Solar Cell," *J. Microelectron. Packag. Soc.*, 16(4), 55 (2009).