

## 광 PCB 및 패키징 기술

류진화 · 김동민 · 김응수 · 정명영<sup>†</sup>

### Optical PCB and Packaging Technology

Jin Hwa Ryu, Dong Min Kim, Eung Soo Kim and Myung Yung Jeong<sup>†</sup>

(2011년 2월 28일 접수: 2011년 3월 15일 게재확정)

**Abstract:** According to increasing of data transfer rate, printed circuit board (PCB) is required improvement of transmission speed. Optical PCB and its packaging technology can be one of the solutions that overcome the limitations of conventional electrical PCB. The data transmission capacity will be increased 10 Tbps at 2015. To this end, studies on various OPCB technologies are being conducted. For cost-effective and high-performance OPCB, studies of optical coupling by polymer replication process are conducted. In this work, optical waveguide and optical fiber array block were sequentially fabricated by polymer pattern replication method. Using this method we successfully demonstrate low loss optical fiber coupling between optical waveguide and optical fiber arrays. And researches on flip chip bonding process and using electro-optic connectors for packaging are conducted.

#### 1. 서 론

현대의 정보통신사회는 전 세계가 컴퓨터로 연결되어 있고 거의 모든 정보가 디지털화 되어있어 언제 어디서든 세계 어느 나라와도 필요한 정보를 공유 할 수 있다. 이러한 네트워크의 발달로 인해 디지털 컨버전스 및 유비쿼터스 전자제품들이 시장에서 주목 받고 있다. 인쇄회로기판 (Printed Circuit Board, PCB)은 전기 절연성 재료의 표면에 도체회로를 형성시킨 것으로 전자부품이 실장 되지 않은 상태의 인쇄회로기판을 일컬으며 일반 가전제품에서 첨단이동통신기기에 이르는 모든 전자기기에 사용되는 핵심부품으로 각종 전자부품들을 부착시켜 전기적으로 연결하고 이들을 기계적으로 고정시키는 역할을 한다. 그리고 최근 PCB의 특성을 향상시키기 위한 요소기술들이 활발히 연구되고 있다.<sup>1,2)</sup>

최근 전자산업을 주도하고 있는 컴퓨터, 휴대폰, 게임기 등은 IT기술의 발전에 따라 고속화, 집적화 및 대용량화가 진행되고 있으며, 이에 따라 전자기기 내부의 전자회로는 칩 간, 모듈 간 데이터양의 증가, 노이즈 개선, 그리고 전자기간섭 영향의 최소화가 큰 이슈로 부각되고 있다. 컴퓨터의 경우 하나 이상의 프로세서 칩에 다양한 메모리 및 칩셋 등의 연결을 필요로 하며, 칩을 중심으로 I/O의 데이터양이 급속히 증가되고 있고, 휴대폰은 고화질 디스플레이 영상 구현이 가능해지면서 데이터 처리 용량 속도 및 전자기간섭 영향에 대한 중요성이 부각되고 있

다. 또한 게임기는 3D 고속 동영상 처리의 필요성이 증가하는 추세이다. 하지만 기존의 전기적 PCB는 전송속도의 한계, 전기 선로 간의 누화, 실장밀도의 제약 등에 의해, 위의 요구를 충족시키는데 한계가 있다. 이러한 한계를 극복하기 위한 방법 중 하나는 광을 이용하여 신호를 전달하는 것이다. 데이터 전송을 빛으로 전달하는 광배선층과 기존의 전기배선층을 함께 결합시킨 것을 광 PCB라 하는데 광 PCB는 전력소비량, 전자기간섭, 누화문제, skew문제 등이 작고, 대역폭이 크기 때문에 대용량 고속전송이 가능하다. 이러한 이유로 최근 광도파로, 광섬유를 이용한 광 PCB 연구가 활발히 이루어지고 있다.

#### 1.1. 전기적 PCB의 한계

전기적 PCB는 전송속도의 한계와 전기 선로 간의 누화 특성 및 실장밀도의 제약, 전자기간섭 등의 영향으로 대용량 고속전송의 한계가 있다. 또한 표피효과에 의한 소비전력 증가, 속도증가에 따른 skew, 반사, 간섭, off-chip 상에서 1 Gbps이상의 데이터 전송 시 전송신호왜곡이 발생하고 1900개 이상의 고속 핀 집적이 불가능하다. 이처럼 전기적 PCB는 실장밀도 향상, 부품 수 감소 및 고속 신호 전송이라는 요구에 한계를 드러낸다.

대역폭은 주파수에 비례한다. 높은 주파수 영역에서 넓은 대역폭이 얻어지므로 전송용량이 큰 시스템에서는 높은 주파수를 사용해야 한다. 하지만 전기적 PCB에서 대역폭을 넓게 하기 위해 주파수를 올리면 백색잡음이 발생한다. 또한 시간적으로 변화하는 자기장에 의해 와전

<sup>†</sup>Corresponding author

E-mail: myjeong@pusan.ac.kr

류가 발생하여 joule 열에 의해 전력손실이 발생한다. 도체에 교류전류가 흐르면 이에 의해 생기는 기전력 때문에 도체 내부의 전류밀도는 불균일하게 되어 중심부는 전류밀도가 낮아지게 되며, 전류는 표면으로 흐르게 된다. 이러한 표피효과 때문에 실효저항이 증가하고 전송신호 손실이 발생하고 소비전력이 증가한다. 낮은 주파수로 작동하는 경우에는 표피효과가 크게 문제가 되지 않지만 대용량 고속전송을 위해 고주파수를 요하는 경우 이러한 표피효과가 크게 대두된다.

소자간의 임피던스 정합, 전자기간섭 영향도 전체 시스템의 성능에 크게 영향을 미치기 때문에 고속 PCB회로를 설계하는데 있어 필수적으로 고려해야 할 사항이다. 또한, 신호의 반사는 임피던스의 불연속점에서 발생하므로 선로의 임피던스 정합이 되지 않으면 각 소자나 부품간의 반사파들이 발생하게 되어 회로의 오작동이 발생하고 효율이 많이 떨어진다. 하지만 전기 선로에서 앞서 언급한 배선형상, 간격, 유전상수 등을 고려하여 임피던스 정합 설계를 하는 것은 쉬운 일이 아니며, 실제 보드 제작에서 설계치와 달라질 수 있다.

PCB에서 마이크로스트립라인은 상당한 거리를 평행하게 달리기 때문에 채널 간 신호의 정전 결합, 전자 결합 등 전기적 결합에 의해 다른 회선에 영향을 주는 누화현상이 심각하게 나타난다. 선로간 누화는 이웃채널에 대해 잡음의 근원이 되어 BER (Bit Error Rate)을 높이는 주원인이 되고 있다. 전자신호의 전자파 파장은 수십cm~수m에 이르기 때문에 이웃하는 배선으로 전자파 침투를 피할 수 없다. 이러한 누화현상을 줄이는 방법으로는 3-W rule, ground plane, shielding처리 등이 있다. PCB상의 전기 선로는 3-W rule에 의해 패턴 사이의 분기거리가 양 패턴의 중심에서 측정했을 때 패턴 두께의 3배는 되어야 한다. 즉, 3-W rule은 두 패턴 사이의 분기거리가 한 패턴 굵기의 2배보다 더 커야 한다는 것이다. 그리고 ground plane을 적절하게 배치하거나 전기 선로에 shielding처리를 함으로써 누화현상을 줄일 수 있다. 하지만 이러한 방법들은 부피가 증가하여 PCB 전기 선로의 밀도를 낮추고 단가를 상승시키는 원인이 된다.

또한 모드 간 전파속도 차이에 의해 동일 채널에서도 앞뒤 신호 간 간섭을 일으켜 BER을 악화시킨다. 디지털 신호선에서는 병렬로 달리는 여러 신호선이 1또는 0의 동일 신호가 동시에 떠서 전압에 심한 요동을 일으키고, 그라운드를 통해 전체 회로에 불필요한 전류 흐름을 일으킴으로써 발생하는 동시 스위칭 잡음도 BER에 악영향을 준다. 특히 동시 스위칭 잡음은 PCB에서 수직 관통 전극에서 피할 수 없는 문제를 안겨주고 있다.

금속선에서 유전체로 전자파가 누설됨에 따른 유전체 손실도 AC신호의 손실에 기여한다. 선로 사이에 유전율이 낮은 절연체로 채우긴 하지만 giga단위 이상의 주파수로 동작하는 장비에서는 임피던스가 낮아지기 때문에 절연상태를 유지할 수 없다. 교류방향에 따라가지 못하는

쌍극자는 이웃 쌍극자와의 마찰로 인해 열이 발생하고 이를 유전손실이라 한다. 유전체를 통한 손실은  $\alpha_{dielectric} = \pi f \theta T_D$ 로 주파수에 선형적으로 비례한다. 여기서  $\theta$ 는 실험적 기율기이며,  $T_D$ 는 신호선에서 inch당 지연시간이다.

## 1.2. 광 PCB의 필요성

광 PCB란 구리 회로를 통해 전기 신호를 전달하는 전기 PCB와 달리 기판 내에 내장된 초박막형의 광회로를 통해 광신호가 오가는 구조의 차세대 PCB이다. 전자에 의한 전기신호 대신에 광자에 의한 빛신호로 대체하면, 앞에서 언급했던 문제의 대부분을 해결할 수 있다.

현재 광 PCB에 사용하는 가장 일반적인 광원으로는 레이저다이오드와 발광다이오드이다. 이 광원은 광 PCB에서 반송주파수로 사용되고 주파수가 수백THz이다. 따라서 전기신호의 GHz보다 주파수 자체가 높기 때문에 훨씬 더 넓은 대역폭을 제공하여 대용량 고속전송이 가능하다. 이론적으로 광신호를 사용한 회선 당 데이터 전달 속도는 기존 전기적인 동선에서보다 수천 배 이상 가능하며 더 멀리 보낼 수 있다. 이러한 광원은 수 mW의 전력을 방출하지만 수신기가 매우 민감하기 때문에 크게 문제가 되지 않는다.

전송용량을 증가시키기 위해 채널수를 증가시키면 칩 패키징의 핀 수가 증대되고, 데이터의 도착시간이 다르게 될 수 있다. 전기배선에서는 이를 해결하기 위해 skew 조정회로 등이 필요하며 이외에도 pre-emphasis 기술, 이퀄라이저 기술 등 여러 기술이 필요하게 되는데 이런 기술들에 의해 집적회로의 크기를 크게 하고 소비전력이 증가되는 원인이 된다. 동축케이블을 사용할 경우 skew가 200 ps/m이지만 단일모드 광섬유의 경우는 2 ps/m, 다중모드 광섬유는 10 ps/m로 작다. 따라서 광 PCB는 장치 간 병렬전송에도 유리하다.

고속대용량의 데이터를 전송하기 위해 네트워크에서는 스위치기술이 필요하고, 만약 보드 당 160 Gbps 정도의 성능을 가진다면 이것을 150 Mbps의 전기케이블 2선식의 차동전송방식으로 접속할 경우 접지를 포함하여 보드 당 약 8000개의 접속 핀이 필요하게 되는데, 이것은 30 cm크기의 대형보드라도 최대 핀 수가 600개 정도이므로 접속이 불가능하게 된다. 이것을 2.4 Gbps의 광배선으로 한다면 광섬유 128개만 있으면 되니 전체부피가 많이 작아지게 된다.

집적회로 패키징 간을 접속하는 커넥터에서 전기신호에서 신호의 입출력을 고려하면 고속신호 입출력에 적합한 볼 그리드 어레이 패키징을 이용한다면 선로 간 누화 저감을 위해 볼 그리드 간격은 1000  $\mu\text{m}$  간격이 필요하다. 따라서 볼 그리드 어레이 기판의 배선피치도 1000  $\mu\text{m}$ 가 기본구조로 되어있다. 하지만 광배선을 이용하면 신호 배선간격은 리본광섬유에서 125  $\mu\text{m}$ 이고 광도파로의 경우는 50  $\mu\text{m}$ 정도까지 가깝게 배치하는 것이 가능하다.

같은 전자파지만 빛은 파장이 매우 짧기 때문에 유전

체 도파로 내에서 전반사에 의한 전송을 할 수 있다. 광 연결에 사용하는 파장이 800 nm ~1.5 μm의 파장을 쓰고 있으므로, 수~수십 μm 크기의 도파로 내에 고립시킬 수 있고, 이웃하는 도파로 사이 거리를 소멸파의 범위로 근접시키지 않는 한 선로 간 누화를 무시할 수 있다.

광파도 굴절률이 다른 계면에서 임피던스 불일치로 반사가 일어나지만, 이를 무반사막 코팅으로 해결할 수 있다. 전자파는  $n_1 = \sqrt{n_s}$ ,  $d_1 = \lambda/4$ 의 조건을 만족하는 단층의 삽입으로 무반사 효과를 얻을 수 있다. 여기서  $n_1$ 은 삽입층의 굴절률,  $d_1$ 은 두께,  $n_s$ 는 기판의 굴절률,  $\lambda$ 는 파장이다. 광파는 파장이 짧기 때문에 수백 nm의 얇은 층의 코팅으로 무반사 효과를 얻을 수 있다. 무반사막이 없어도 계면에서 반사는 대개 넓은 각도로 산란되기 때문에 입력 방향으로 되돌아가는 비율이 신호왜곡을 일으킬 정도로 크지 않을 수 있다. 전기적 배선에서는 신호선의 끝처리에서 임피던스 불일치를 완화시키기 위한 세심한 노력이 필요하다. 그러나 광신호에서는 광자로 포토다이오드에 신호를 전달하므로 전기적 신호선의 끝처리에 대한 문제에서 해방된다. 따라서 클럭분배와 같은 1대 다수 접속을 1개의 드라이버로 가능한 장점이 있다.

광원과 포토다이오드 간에 전기적인 연결 없이 광자로 신호가 전달됨으로써 송신부와 수신부 사이에 완전한 전압고립 효과를 얻을 수 있다. 따라서 그라운드를 통한 잡음 전이문제가 해소될 수 있다.

광섬유는 절연체이다. 전송된 신호나 또는 광섬유에 부딪히는 외부 복사로 인한 전류의 흐름은 없다. 더욱이 광섬유 내에 광파가 갇혀 있어 전송하는 동안 누설이 없으므로 다른 광섬유의 신호와 간섭이 일어나지 않는다. 따라서 광섬유의 측면으로부터 광섬유 속으로 빛이 결합될 수 없다. 광섬유는 전기든 광이든 간에 다른 채널의 간섭이나 결합으로부터 잘 보호된다는 결론이다. 이처럼 광섬유는 전자파간섭의 제거특성이 우수하다.

## 2. 광 PCB 연구개발 동향

광 PCB는 광신호의 전송 수단으로 광섬유 또는 평면 채널 도파로를 사용한다. 현재까지 광 PCB는 광배선의 전송경로 및 연결구조에 따라 1, 2, 3세대로 구분되어 공존 발전하고 있다. 제 1세대 광 PCB는 광섬유를 사용하여 보드 간을 연결하는 시스템을 말하며, 제 2세대는 광섬유를 연성 고분자 필름에 결합하여 광연결하는 시스템을 말한다. 제 3세대 광 PCB는 광섬유 또는 광도파로를 PCB 기판 내에 내장하여 전기적 신호를 광신호로 변환 및 전송하는 가장 많은 연구가 진행되고 있는 기판이다.

광 PCB는 미국, 유럽, 일본 등을 중심으로 활발히 연구가 이루어지고 있다. 미국의 연구그룹은 Intel, IBM, Stanford Univ.와 Texas Univ. 등이 중심이며, 2006년 Intel 사는 IDF (Intel Developer Forum)에서 수년 내에 테라급 광전송을 적용할 계획을 발표하였고, 유럽은 Harriot-Watt

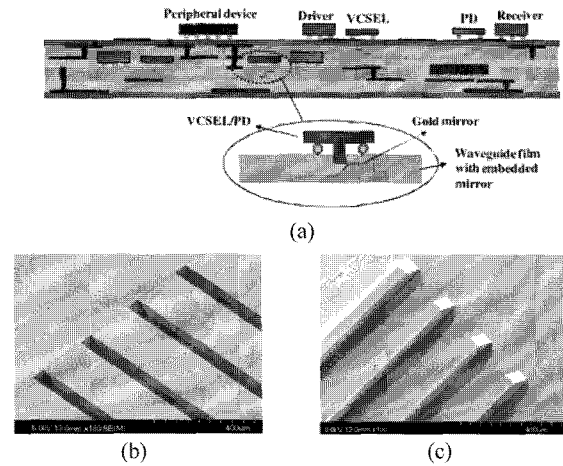


Fig. 1. (a) Schematic configuration of multilayered optical-electrical hybrid PCB; (b) Thermal imprinted waveguide core pattern with reflector mirror; and (c) UV imprinted pattern.<sup>3)</sup>

Univ., Siemens (C-Lab), Daimler Chrysler Research, PPC 등을 중심으로 광 PCB에서 광도파로와 광 접속기술을 연구 중이며, 일본은 NTT, Fuji- Xerox, Hitachi, NEC, ASET 등이 광 PCB 연구를 수행하고 있다. 일본 Hitachi사의 광 회로 보드 기술 로드맵에서는 현재 통신 서버와 라우터의 처리용량은 linecard당 10 Gbps이고 전체 처리용량이 400 Gbps인데 향후 2015년에는 linecard당 25 Gbps에 전체 용량이 10 Tbps까지 광전송이 이루어 질 것이라고 발표한 바 있다.

현재 고효율, 고성능의 광 PCB 구현을 위해서 optical layer간 광연결, 칩 간 연결, 그리고 보드 간 연결 등에서 연구가 수행되어 지고 있으며 층간 광연결 연구는 주로 45° 미러 구조를 이용하고 있다.<sup>3,4)</sup> 이러한 광연결 연구는 간단한 공정, 짧은 공정 시간 및 저렴한 공정비용의 이점 때문에 고분자 복제 공정 연구를 통하여 수행되어 지고 있다. 층간 광연결 연구의 예로서, 광도파로의 끝단에 45° 미러 구조를 제작하여 다층 광회로를 구현하는 연구가 수행되어지고 있다. 45° 미러 구조를 가지는 광도파로의 제작은 임프린트 공정으로 제작되었으며, 임프린트용 금형은 정밀한 기계 가공을 통하여 직접적으로 제작되었다. 그리고 한 번의 패턴 복제 공정으로 광도파로 및 미러 구조가 동시에 제작되었다. Fig. 1은 층간 광연결을 위하여 연구 발표된 문헌에서 다층 광회로 기반의 광 PCB 구조와 제작된 광도파로 패턴이며, 본 문헌에서는 thermal 임프린트 공정과 UV 임프린트 공정으로 멀티모드 광도파로가 각각 제작되었다. 그리고 850 nm의 파장에서 0.22 dB/cm, 0.17 dB/cm의 도파손실을 보고하였으며, 미러 손실은 0.5 dB로 보고되었다.<sup>3)</sup>

45° 미러 구조를 가지는 또 다른 광도파로의 제작 공정은 자외선 경사노광, 메탈 도금 공정에 의하여 임프린트 금형을 제작하고, 제작된 금형을 사용하여 UV 임프린트 공정으로 광도파로를 제작하는 연구가 수행되었다. 금형

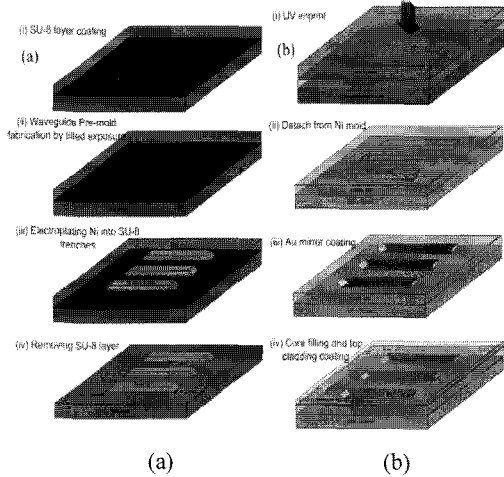


Fig. 2. Schematic view of whole process of ; (a) Ni mold fabrication and ; (b) polymeric waveguide imprint.<sup>4)</sup>

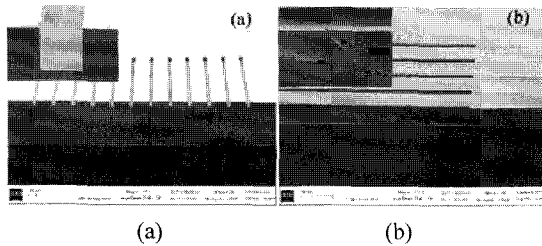


Fig. 3. SEM pictures of SU-8 pre-mold cross section with 45° surfaces at the end of the waveguide in the direction; (a) perpendicular and ; (b) parallel to the waveguide trench.<sup>4)</sup>

의 제작은 먼저 기판위에 SU-8 고분자를 50 μm 코팅하고, 수직 자외선 노광에 의하여 직선 채널 패턴을 제작한 다음, 양쪽 끝단 부분만 자외선 경사노광하여 45° 미러 구조의 고분자 패턴을 제작하였다. 그리고 니켈 도금공정으로 임프린트 금형을 제작하였다. Fig. 2, 3은 45° 미러 구조를 가지는 광회로 구현을 위하여 연구 발표된 문헌에서 광도파로 제작 공정 및 제작된 광도파로의 패턴이며, 본 문헌에서는 0.5°의 미러 구조 제작 오차 범위, 4 dB의 삽입 손실, 0.18 dB/cm의 도파손실 그리고 75%의 결합 효율이 보고되었다.<sup>4)</sup>

광 PCB에서 광연결의 정렬 정밀도는 광학적 특성에 직접적인 변수로 작용한다. 그러나 이러한 한계성을 해결하기 위한 연구로서 높은 정렬 공차를 가지는 광연결 연구가 수행되었다. Fig. 4는 칩 간 광연결에서 높은 정렬 공차를 가지는 광회로의 제작을 위하여 연구 발표된 문헌 결과이며, 본 문헌에서는 고분자 복제 공정으로 고분자 도파로, beam duct 그리고 양 끝단에 45° 미러 구조를 동시에 가지도록 광회로를 제작하였다. 그리고 45° 미러 구조를 가지는 도파로, 45° 광섬유에 의한 연결 구조와 비교하여 높은 정렬 공차 특성을 제시하였다.<sup>5)</sup>

칩 간 광연결에서 광도파로에 의한 직접적인 광연결 이외에 광섬유 기반의 광연결 또한 연구되어 지고 있다.

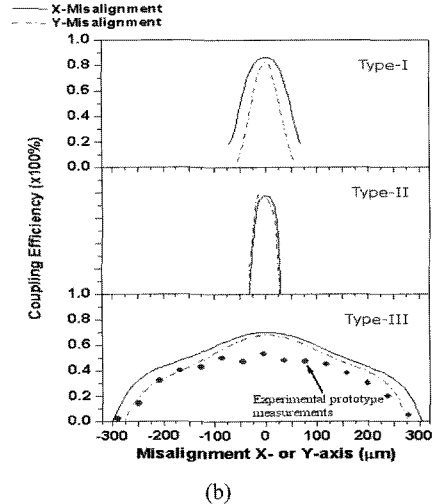
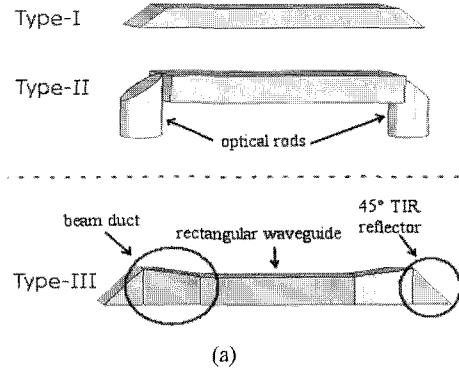


Fig. 4. (a) Schematic of the design with high misalignment tolerance (type-III) in comparison with two conventional design; (b) Coupling efficiency as a function of misalignment error for three interconnection architectures.<sup>5)</sup>

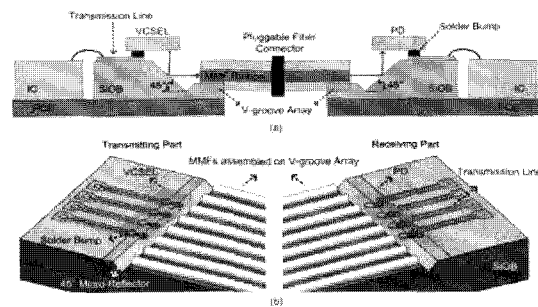


Fig. 5. Schematic diagrams of the optical interconnect module based on the SiOBs; (a) Side-view; (b) top-view drawing.<sup>6)</sup>

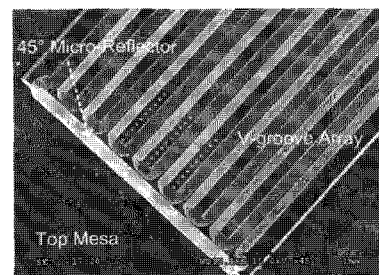


Fig. 6. SEM picture of the fabricated SiOB combined with a 45° micro-reflector and an 8 channel V-groove array. A gold film is deposited on the 45° micro-reflector to enhance the reflectance.<sup>6)</sup>

Fig. 5, 6은 광섬유 기반의 칩 간 광연결을 위하여 연구 발표된 문헌 결과이며, 본 문헌에서는 고효율의 광연결을 위하여 광섬유 어레이 블록에 그루브와 45° 미러 구조를 동시에 제작하였다. 따라서 광섬유의 단순 실장을 통하여 광원, 광섬유 그리고 광 검출기 간 연결이 수동적으로 되도록 하였다. 이를 통하여 4Chx2.5 Gbps의 전송이 보고되었다.<sup>6)</sup>

### 3. 광 PCB 패키징 기술

광섬유와 광도파로 사이의 광연결은 평면형 광회로의 저비용 패키징을 위하여 필수 불가결한 분야이다. 이를 위하여 다양한 광결합 기술이 연구되고 있다. 광결합은 광도파로 제작 기술과 광정렬 기술을 복합적으로 요구한다. 광도파로 제작 분야는 저가격, 공정의 용이성 등에 의하여 고분자 패턴 복제 및 고분자 특성 연구로 활발히 수행되고 있다.<sup>7-9)</sup> 그리고 광정렬 기술은 광도파로와 광섬유의 정렬정밀도 향상 연구로 수행되어 지고 있다. 광정렬을 위해서는 광섬유의 위치정렬을 위한 그루브 구조물을 가지는 광섬유 어레이 블록이 반드시 요구된다. 광섬유 어레이 블록은 광섬유를 광도파로와 동일한 피치간격으로 유지되게 하여 광도파로와 정밀한 광결합이 가능하게 한다. 광섬유 어레이 블록의 제작은 UV 노광 공정/식각 공정 또는 기계가공으로 광도파로 제작공정과 독립적으로 이루어지고 있다. 따라서 광도파로와 그루브 사이의 치수 정밀도에 한계성을 내포하고 있다. 치수적으로 설계된 구조를 가지는 그루브에 광섬유의 단순실장으로 광도파로와 수동 정렬시키는 연구가 수행되어지고 있으나, 이를 위해서는 레이저 가공, 3차원 구조물 제작 등의 부가적인 복잡한 공정이 요구되고 있는 상황이다.<sup>10)</sup> 따라서 단순한 공정에 의하여 고효율의 광결합 기술이 요구되고 있다.

고분자 복제 공정에 의하여 평면형 광도파로 제작 및 광결합을 동시에 수행할 수 있는 새로운 공정은 본 연구팀이 최근 제안하였으며, 순차적인 고분자 몰딩 공정으로 평면형 광도파로와 광섬유 어레이 블록을 동시에 제작하고, 이들의 단순한 위치제어를 통하여 광결합하는 새로운 방법이며, 광섬유와 광도파로 간의 정렬 오차로 인하여 발생하는 결합 손실을 최소화할 수 있는 공정이다.

Fig. 7은 광도파로와 광섬유 어레이 블록의 그루브를 각각 독립 공정으로 제작할 경우, 각각의 공정 공차로 인하여 각 채널의 lateral offset ( $x_n$ ) 및 채널간의 피치( $p_{n-1}$ )에서 일정한 한계성을 가지는 것을 나타내고 있다. 이러한 문제점을 해결하기 위하여, 단일 원형 금형을 사용하여 고분자 몰딩 공정으로 광도파로를 제작하였다. 그리고 고분자 몰딩 공정에서 하부 몰드를 광섬유 어레이 블록으로 활용하였다. 고분자 몰딩 공정은 구조물간의 물리적인 접촉으로 형상을 직접적으로 복제하기 때문에 광도파로와 그루브 간의 lateral offset ( $x_n$ ) 및 채널간의 피치( $p_{n-1}$ )

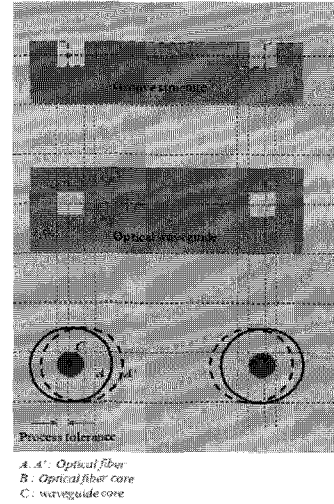


Fig. 7. The optical align accuracy according to dimensional accuracy between groove and optical waveguide.

가 제어된다. 광섬유 어레이 블록의 그루브는 광도파로의 치수 및 피치를 절대적으로 반영할 수밖에 없다. 광결합 공정은 thermal 임프린트 공정 기반으로 수행되었으며, 제작된 광섬유 어레이 블록과 광도파로의 하부클래드의 모든 치수는 동일하게 제작되었다. 제안된 방법에 의한 광결합은 12채널 멀티모드 광도파로에 의하여 수행되었으며, 단일 광섬유 기반의 능동정렬과 비교하여 0.1 dB 이하의 결합손실을 확인하였다.

Fig. 8은 2010년 OECC에 발표된 광 PCB 연구 결과에서, 광도파로가 집적된 광 PCB 구조와 광전커패터가 결합된 측면도를 나타내었다.<sup>11)</sup> 광 PCB 구조에서 모든 전자부품들은 기판의 위쪽에 실장되고, 광도파로는 기판의

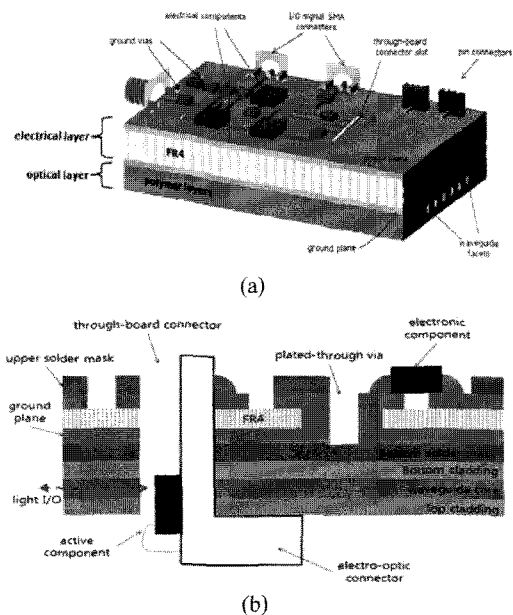


Fig. 8. (a) Schematic and; (b) cross-section of the OPCB with fitted electro-optic connector.<sup>11)</sup>

하단면에 위치하고 있다. 그리고 능동광소자는 광전커넥터 위에 실장되어 있으며, 광전커넥터는 보드에 있는 수직관통된 슬롯을 통해 보드와 결합되어 있다. 능동광소자는 광도파로와 end-fired optical coupling이 되게 된다. 본 문헌에서는 보드의 어디에서든 광전소자와 광도파로의 정렬이 가능한 구조를 보고하고 있다. 본 문헌에서 보고한 광 PCB 제작 공정으로는 먼저, FR4기판에 전기회로를 구성하고, 기판 하단면 쪽에 광도파로를 제작한다. 그리고 전자부품들을 솔더 리플로 공정을 통해 기판 위에 실장한다. 밀링을 통해 기판에 광전커넥터가 들어갈 슬롯을 가공하고, 마지막으로 광전소자를 광전커넥터에 실장한 후 광전커넥터를 슬롯을 통해 보드에 결합시키게 된다. 위와 같은 집적화 개념과 공정과정을 적용하여 10 Gbps로 작동하는 트랜스시버와 칩 간 광연결은 2010년에 학술논문으로 보고된 바 있다.<sup>12-13)</sup>

광 PCB의 패키징 공정에서 고집적, 고성능, 고효율의 관점에서 플립칩 본딩 공정이 각광받고 있다. 플립칩 공정은 드릴 또는 레이저를 이용하여 세라믹 기판에 홀이 레이저 제작함으로써 수행된다. 이때 홀의 직경은 능동광소자 및 광도파로와의 정렬오차를 줄이기 위하여 광섬유의 직경과 최대한 유사하게 가공되고, 홀의 간격은 능동광소자/광도파로 간격과 동일하게 가공된다. 두 번째 공정으로, 홀과 능동광소자를 광학적 정렬장치와 정렬마크를 이용하여 정렬한 다음, 적절한 온도와 압력으로 솔더볼로 본딩하게 된다. 이때 위치 제어, 온도, 압력에 따라 misalignment, 솔더볼에 의한 홀의 막힘 등의 문제가 발생되어 광학적 특성에 직접적인 변수로 작용될 수 있다. 세 번째 공정으로, 홀 내부에 광섬유를 삽입하고 경화제로 고정한 다음, 능동 광소자의 반대면 기판에서 광섬유의 절단 및 단면 연마가 수행된다. 그리고 네 번째 공정으로, bonding wire를 이용하여 PCB 기판과 구동칩 그리고 능동 광소자를 연결한다. 마지막 공정으로, 연마된 광섬유와 광도파로를 정렬 및 고정함으로써 광 PCB 패키징 공정이 완료되게 된다.

플립칩 본딩 공정은 능동광소자를 기판의 전극 패드에 직접적으로 실장하는 공정으로, 이때 온도와 압력을 변수로 하여 솔더볼로 고정하게 된다. 따라서 패키징 공정에서 성능향상의 장애요인으로 작용하는 긴 wire가 아닌 솔더볼로 능동 광소자와 기판을 연결하기 때문에 연결경로가 짧아져서 전기적/광학적 특성도 향상된다. 이러한 특성 향상으로 인해 고속 동작이 가능하고, 그로인해 생기는 발열 문제도 완화되는 공정이다. 따라서 이상과 같은 장점에 의하여 고집적, 고성능, 고효율의 광 PCB 구현을 위해서 활발한 연구가 이루어지고 있는 분야이다.

#### 4. 향후 전망

광 PCB 기술은 현재까지 광배선의 전송경로에 따라 1, 2, 3세대로 발전하였다. 그러나 현재까지의 광 PCB

는 광배선이 PCB 기판 표면에서 내부로 내장되고, 집적화 기술은 발전하였지만, 여전히 point-to-point 연결 방식으로 수행되어 지고 있다.

그러나 현대 사회에서 발생하는 데이터의 양은 매년 지수적으로 증가하고 있고, 이를 전송 및 처리하기 위하여 요구되는 기술 또한 지수적으로 증가하고 있다. 이러한 요구를 충족시키기 위한 연구의 일환으로 일본 Hitachi사는 2015년까지 전체 전송 용량 10 Tbps의 시스템 개발을 목표로 연구를 수행하고 있다.

향후의 광 PCB는 현재의 기술적 한계를 극복하고 대용량의 정보를 실시간으로 전송 및 처리할 수 있는 고집적 다기능성 광 PCB로 발전될 것으로 예상된다. 이를 위하여 광신호를 스위칭, 파장에 따라 필터링할 수 있는 광회로 등의 연구가 수행되어지고 있으며, 또한 광 PCB에 집적화하는 연구가 수행되어 지고 있다. 이러한 광 PCB는 정보 통신뿐만 아니라 자동차, 항공기, 조선, 우주항공, 바이오 의료산업 등 사회 전반 산업에 걸쳐 대용량 정보의 고속 처리를 요구하는 미래사회에서 핵심원천 기술이 될 것으로 예상된다.

#### 감사의 글

본 연구는 한국연구재단의 “세계수준의 연구중심대학 육성사업(WCU) (grant no. R31-20004)”과 “광집적형광자 기술연구센터(OPERA) (R11-2003-022)”의 지원으로 수행되었습니다.

#### 참고문헌

1. M. H. Jeong, J. M. Kim, S. H. Yoo, C. W. Lee, and Y. B. Park, “Effect of PCB surface finishes on intermetallic compound growth kinetics of Sn-3.0Ag-0.5Cu solder bump”, *J. Microelectron. Packag. Soc.*, 17, 81 (2010).
2. S. J. Ryu, “Comparison of PCB surface treatment effect using UV equipment and atmospheric pressure plasma equipment”, *J. Microelectron. Packag. Soc.*, 16(3), 53 (2009).
3. W. J. Lee, S. H. Hwang, J. W. Lim, and B. S. Rho, “Polymeric waveguide film with embedded mirror for multilayer optical circuits”, *IEEE Photon. Technol. Lett.* 21, 12 (2009).
4. X. Dou, X. Wang, H. Huang, X. Lin, D. Ding, D. Z. Pan, and R. T. Chen, “Polymeric waveguides with embedded micro-mirrors formed by metallic hard mold”, *Opt. Express* 18, 378 (2009).
5. J. Wu, J. Wu, J. Bae, and X. Wu, “Soft- lithography-based optical interconnection with high misalignment tolerance”, *Opt. Express* 13, 6259 (2005).
6. H. L. Hsiao, H. C. Lan, C. C. Chang, C. Y. Lee, S. P. Chen, C. H. Hsu, S. F. Chang, Y. S. Lin, F. M. Kuo, J. W. Shi, and M. L. Wu, “Compact and passive-alignment 4-channel x 2.5-Gbps optical interconnect modules based on silicon optical benches with 45° micro-reflectors”, *Opt. Express* 17, 24250 (2009).
7. J. H. Ryu, T. H. Lee, S. H. Oh, S. U. Cho, C. S. Kim, and M. Y. Jeong, “Imprinted optical device and its reliability”,

Cur. Appl. Phys. 9, e7 (2009).

8. J. H. Ryu, T. H. Lee, I. K. Cho, C. S. Kim, and M. Y. Jeong, "Simple fabrication of a double-layer multi-channel optical waveguide using passive alignment", Opt. Express 19, 1183 (2011).
9. N. W. Kim, K. W. Kim and H. C. Sin, "A Viscoelastic finite element analysis of thermal nanoimprint lithography process", J. Microelectron. Packag. Soc., 14(4), 1 (2007).
10. J. T. Kim, K. B. Yoon, and C. G. Choi, "Passive alignment method of polymer PLC devices by using a hot embossing technique", IEEE Photon. Technol. Lett. 16, 1664 (2004).
11. R. V. Penty, N. Bamiedakis, A. Hashim, I. H. White, "Polymer waveguide integrated circuits", 15th OptoElectronics and Communications Conference (OECC 2010), 6E2-1, (July 2010).
12. N. Bamiedakis, J. Beals IV, A. H. Hashim, R. V. Penty, and I. H. White, "Optical transceiver integrated on PCB using electro-optic connectors compatible with pick-and-place assembly technology", in Optoelectronic Interconnects and Component Integration IX, 760700, (2010).
13. A. Hashim, N. Bamiedakis, R. V. Penty, and I. H. White, "Low-cost 10 Gb/s Chip-to-chip Optical Interconnect", ECOC 2010, P3.21, (September 2010).



- 김동민
- 1985년생
- 부산대학교 차세대전자기판회로학과
- 광 PCB 패키징 등
- e-mail: rla1506@nate.com



- 김용수
- 1966년생
- 부산외국어대학교 디지털미디어학부
- 신호처리, 광연결 기술 등
- e-mail: eskim@pufs.ac.kr



- 정명영
- 1960년생
- 부산대학교 WCU 인지메카트로닉스공학과
- 광 PCB, 광 패키징 기술 등
- e-mail: myjeong@pusan.ac.kr



- 류진화
- 1977년생
- 부산대학교 나노융합기술학과
- 광연결, 고분자 광소자 제작 등
- e-mail: gas96@pusan.ac.kr