
주파수-아날로그 전압 변환 회로의 설계

최진호*

Design of Frequency to Analog-Voltage Converter

Jin Ho Choi*

요 약

전류 컨베이어 회로의 동작은 연산증폭기와 유사하며, 우수한 선형성과 안정성을 가지고 있다. 이 논문에서는 전류 컨베이어 회로를 이용하여 주파수 신호를 아날로그 전압 신호로 변환하는 회로를 설계하였다. 회로는 공급전압 5volts에서 동작하도록 설계하였으며, HSPICE 시뮬레이션을 통하여 결과를 분석하였다. 회로의 동작 범위는 4kHz 이상 200kHz 이하의 주파수에서 출력 전압의 에러는 +2.5% ~ -1.3% 이내 이었다.

ABSTRACT

The operation of current conveyor circuit is similar to an operational amplifier and a current conveyor circuit has the characteristics such as good linearity and stability. In this paper, a frequency-to-voltage converter circuit is designed by using a current conveyor circuit. The supply voltage is 5volts and the designed circuit is simulated by HSPICE. The range of the input frequency is from 4kHz to 200kHz. From the simulation results the error of the output voltages is less than from -1.3% to +2.5% compared to the calculated values.

키워드

신호변환, 전류 컨베이어, 연산증폭기, 주파수-전압 변환기, 원샷 펄스

Key word

signal conversion, current conveyor, operational amplifier, frequency-to-voltage converter, one-shot pulse

* 종신회원 : 부산외국어대학교 (jhchoi@pufs.ac.kr)

접수일자 : 2011. 01. 17
심사완료일자 : 2011. 03. 11

I. 서 론

주파수-전압 변환기는 입력 신호의 주파수 변화에 따른 신호처리를 하는 여러 시스템이나 계측 장비 등에서 널리 사용되어진다. 주파수-전압 변환기를 구성하는 일반적인 방법은 저역통과 필터를 이용하여 입력 신호의 일정시간 동안 전하를 커패시터에 충전한 다음, 입력 주파수에 따라 샘플링 시간을 변화시켜 커패시터의 충전 전압을 출력하는 방법이다[1,2]. 이때 샘플링된 출력 전압의 리플과 응답속도는 상관관계가 있다. 리플을 감소시키면 응답속도가 늦어지고, 응답속도를 증가시키면 리플은 증가한다.

주파수 신호를 전압 신호로 변환하는 또 다른 방법은 입력신호의 일정시간 동안 입력 주파수에 비해 고주파수 신호를 클럭으로 이용하여 입력신호가 "HIGH"인 동안 카운터 한 다음, 디지털-아날로그 변환기를 이용하여 아날로그 신호로 변환하는 방법이다. 이와 같은 경우는 카운터의 크기에 의해 분해능이 결정되어지고 분해능을 증가시키기 위해서는 회로의 크기가 증가하는 문제점이 있다. 그러므로 이러한 문제를 해결하기 위하여 주파수 신호를 전압 신호로 변환하는 다양한 방법이 시도되어 왔다.

본 논문에서는 저역통과 필터의 개념을 이용하여 전류 컨베이어 회로를 이용한 주파수-전압 변환회로를 설계하였다. 전류 컨베이어 회로는 1970년 Sedra와 Smith에 의해 처음으로 소개되어졌다[3]. 그 후 전류 컨베이어 회로를 이용한 다양한 응용 회로가 소개되어 졌으며, 또한 다양한 형태의 전류 컨베이어 회로가 소개되어졌다. 전류 컨베이어 회로의 동작은 이상적인 연산증폭기와 유사하며, 우수한 선형성과 안정성의 특징을 가지고 있다. 전류 컨베이어 회로는 CMOS 혹은 BiCMOS를 이용하여 많이 설계가 되어졌으며, LM741과 같은 연산증폭기를 이용하여 구성되기도 하였다[4].

본 논문의 2-1장에서는 전류 컨베이어 회로의 기본적인 개념에 대해서 소개하고, 2-2장에서는 설계되어진 주파수-전압 변환회로의 동작에 대해서 살펴본다. 그리고 2-3장에서는 HSPICE를 이용하여 시뮬레이션한 결과를 살펴보고 분석한다. 그리고 마지막 3장의 결론으로 맺는다.

II. 본 론

2.1. 전류 컨베이어 회로

그림 1은 전류 컨베이어 회로의 심볼이다. 그리고 전류 컨베이어 회로의 입출력 특성은 수식 (1)과 같다. 양의 극성을 가지는 전류 컨베이어 회로에서 입력전류 i_x 와 출력전류 i_z 의 크기는 동일하고 방향도 동일하다. 그리고 입력단자 x와 y에서의 전압 v_x 와 v_y 의 크기는 동일하다. 음의 극성을 가지는 전류 컨베이어 회로에서는 입력 전류 i_x 와 출력전류 i_z 의 크기는 동일하나, 전류의 방향이다[4].

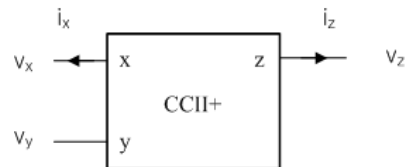


그림 1. 전류 컨베이어 회로 심볼
Fig. 1 Symbol of the current conveyor circuit

$$\begin{bmatrix} i_y \\ v_x \\ i_x \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ 1 & 0 & 0 \\ 0 & 1 & 0 \end{bmatrix} \begin{bmatrix} v_y \\ i_x \\ v_x \end{bmatrix} \quad (1)$$

2.2. 주파수-전압 변환회로의 동작

그림 2는 주파수 신호를 전압 신호로 변환하기 위한 설계되어진 회로로서 그림 3의 스위치 제어를 위한 신호 생성 회로이다. 입력신호 VIN은 T 플립플롭의 클럭 단자에 인가되고 T 입력은 "HIGH"가 인가된다. T 플립플롭의 출력 신호 V_{TFF}는 입력 주파수의 1/2이며, 입력 신호의 듀티비에 관계없이 듀티비 50%인 펄스 신호이다. T 플립플롭의 출력신호 V_{TFF}와 VIN 신호를 exclusive-OR 게이트에 입력하면 출력 파형은 그림 2(b)의 V_{XOR}과 같다. V_{XOR} 신호를 아주 짧은 시간 지연을 시킨 다음, 반전시킨 신호 V_{D_NOT}와 V_{XOR} 신호를 AND하면 VIN 신호가 "HIGH"에서 "LOW"로 변화하는 순간에 듀티비가 아주 작은 원샷 펄스신호 V_{S2}가 생성되어진다. 이때 V_{S2}의 펄스폭은 지연회로에 의한 지연시간으로 결정되어진다. 그림 2에서 생성된 제어 신호는 그림 3의 주파수 신호를 전압으로 변환하기 위한 회로에서 각 스위치 제어를 위하여 인가되어진다.

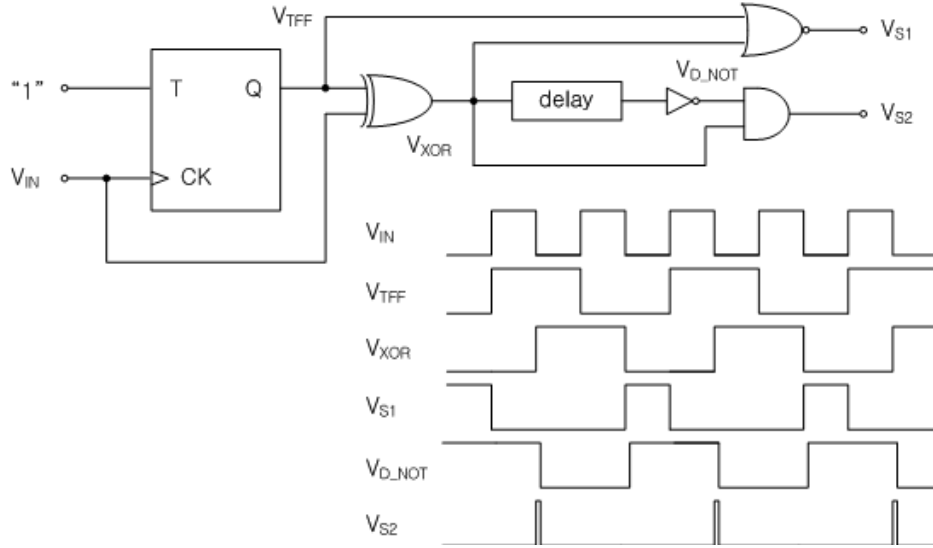


그림 2. 주파수-전압 변환회로의 제어신호 생성을 위한 회로
Fig. 2 Circuit to generate control signals in frequency-to-voltage converter

그림 3은 전류 컨베이어 회로를 이용한 주파수-전압 변환회로이다. 주파수-전압 변환회로는 입력 펄스신호를 삼각파로 변환하는 회로와 삼각파의 주파수에 따라 전압으로 변환하는 회로로 구성되어 있다[5]. 삼각파는 전류 컨베이어 회로에 의하여 일정한 전류로 커패시터를 충·방전시킴으로서 얻을 수 있다. 그리고 삼각파는 커패시터 충전시간에 따라 전압의 크기가 변화하므로 입력 펄스의 주파수에 따라 삼각파의 크기는 변화할 것이다. 그림 3에서 전압 V_{TFF} 가 dc 2.5volts 보다 큰 경우 전류 i_x 가 화살표 방향으로 저항 R 에 흐른다. 이때 CCM1+에서 x 단자에 흐르는 전류와 z 단자에 흐르는 전류의 크기 및 방향은 동일하므로 커패시터 C_1 의 충전전압 V_{C1} 은 수식 (2)에 의해 충전되어진다.

$$V_{C1} = \frac{i_x T}{C1} = \frac{V_{TFF} - 2.5}{R} \frac{T_{CH}}{C1} \quad (2)$$

여기서 T_{CH} 는 충전시간, i_x 는 충전전류이다. 커패시터 C_1 이 충전되는 동안 스위치 S_2 가 "ON"되면 C_1 에 충전된 전하의 일부가 수식 (3)에 따라 C_2 로 분배되고 V_{C1} 과 V_{C2} 의 전압은 동일하게 된다.

$$Q_{C2} = \frac{C2}{C1} Q_{C1} \quad (3)$$

여기서 Q_{C1} 은 커패시터 C_1 의 전하이고 Q_{C2} 는 커패시터 C_2 의 전하이다. 그리고 이때 커패시터 C_1 과 C_2 에는 $C_2 \ll C_1$ 의 관계가 성립하여야 한다.

V_{TFF} 신호가 "LOW"가 되면 CCM1+의 Z 단자에서 전류의 크기는 충전시와 동일하지만, 전류 방향은 반대가 된다. 그러므로 커패시터 C_1 은 충전시와 동일한 전류의 크기로 방전한다. 그리고 V_{S1} 이 "HIGH"가 되면 스위치 S_1 이 "ON"되고, 커패시터 C_1 의 전하는 모두 방전된다. 이는 다음 주기에 커패시터 C_1 의 초기 상태를 동일하게 하기 위함이다. C_2 의 전압 V_{C2} 는 수식 (2)와 (3)으로 부터 수식(4)와 같이 표현된다.

$$V_{C2} = \frac{C1}{C2} V_{C1} = \frac{C1}{C2} \frac{V_{TFF} - 2.5}{R} \frac{T_{CH}}{C1} \quad (4)$$

여기서 T_{CH} 는 입력신호 주기인 T_{PERIOD} 의 1/2이다. 수식 (4)의 V_{C2} 를 다시 표현하면 수식 (5)와 같다.

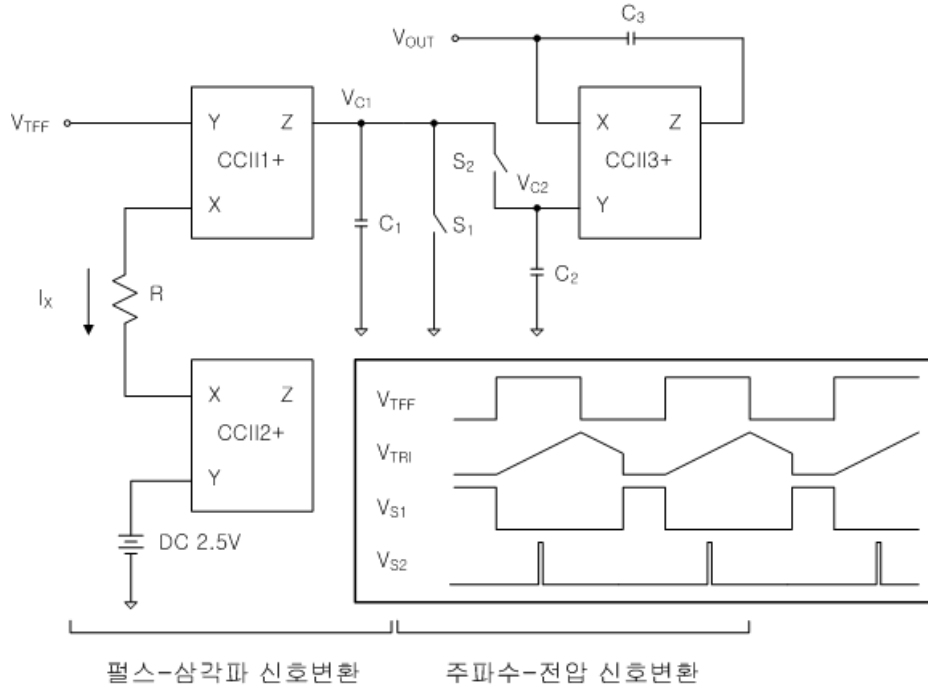


그림 3. 주파수-전압 변환 회로 및 출력 파형
Fig. 3 Frequency-to-voltage converter and output waveforms

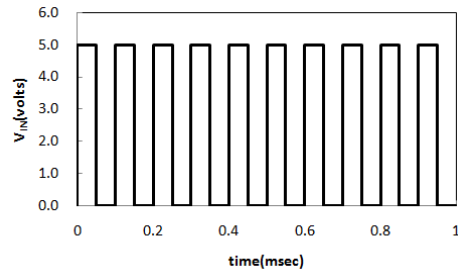
$$V_{C2} = \frac{1}{C2} \frac{1.25}{R} \frac{1}{f_{IN}} \quad (5)$$

여기서 f_{IN} 은 입력신호의 주파수이다. 그림 3에서 CCII3+의 C_3 커패시터는 C_2 커패시터 전압과 동일하며 부하를 구동하기 위한 것이다.

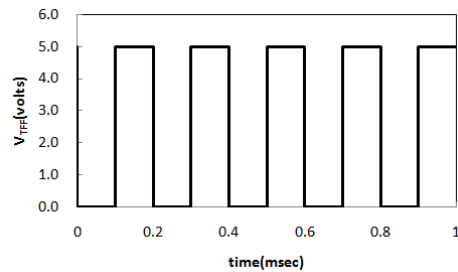
2.3. 시뮬레이션 결과 및 분석

그림 4는 입력신호 V_{IN} , T 플립플롭 출력신호 V_{TFF} , 최종 출력 신호 V_{OUT} 을 시뮬레이션한 결과이다. 입력신호의 주파수가 10kHz일 때, V_{OUT} 전압은 약 1.31volts이다. 입력신호의 주기는 $100\mu s$ 이지만, 커패시터 C_1 의 전압은 $200\mu s$ 에 한번씩 C_2 로 전달된다.

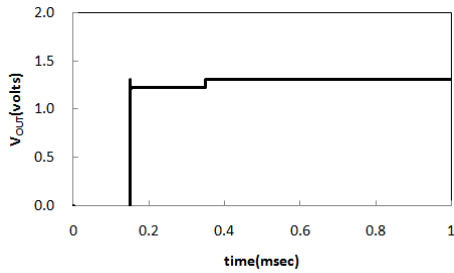
그림 5는 V_{OUT} 파형을 확대하여 V_{OUT} 의 ripple을 나타낸 것이다.



(a)



(b)



(c)

그림 4. V_{IN} , V_{TFF} , V_{OUT} 파형 (a) V_{IN} (b) V_{TFF} (c) V_{OUT}
 Fig. 4 V_{IN} , V_{TFF} and V_{OUT} waveforms (a) V_{IN} (b) V_{TFF} (c) V_{OUT}

그림 5로부터 6개의 입력 펄스가 인가되면 V_{OUT} 전압은 안정화됨을 알 수 있다. $600\mu s$ 가 지난 후 V_{OUT} 은 1.3088volts에서 1.3092volt사이로 변화하였으며, ripple은 1.3090volts에서 $\pm 0.015\%$ 변화하였다.

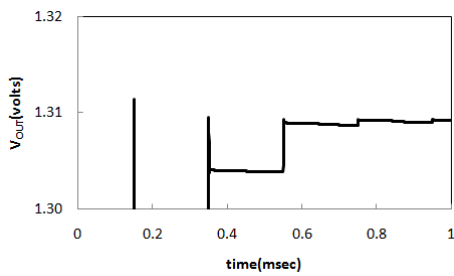


그림 5. V_{OUT} 파형
 Fig. 5 V_{OUT} waveform

그림 6은 입력 신호의 주기에 따라 출력전압 V_{OUT} 을 시뮬레이션 결과이다. 그리고 그림 7은 계산 값을 기준으로 시뮬레이션된 값의 에러를 나타낸 것이다. 입력 신호의 주기가 $5\mu s$ 에서 $250\mu s$ 까지 변화할 때 에러는 -0.13% 에서 $+0.25\%$ 이내였다. 그림 8은 V_{OUT} , T_{PERIOD} , 주파수의 관계를 시뮬레이션 결과로부터 나타낸 것이다. 그림 8에서 점선으로 표시된 부분은 출력전압 V_{OUT} 에 따른 주기 T_{PERIOD} 와의 관계를 시뮬레이션한 결과이다. 그리고 실선으로 표시된 부분은 T_{PERIOD} 와 입력 신호의 주파수와의 관계를 나타낸 것이다. 그러므로 설계되어진 그림 3의 회로에서 V_{OUT} 전압을 측정하면 T_{PERIOD} 를 알 수 있고, 이로부터 입력 신호의 주파수 정보를 구할 수 있다.

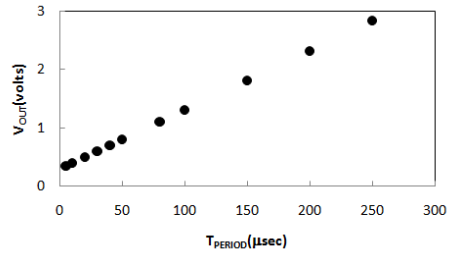


그림 6. 입력신호의 주기에 따른 V_{OUT}
 Fig. 6 V_{OUT} with the period of input signal

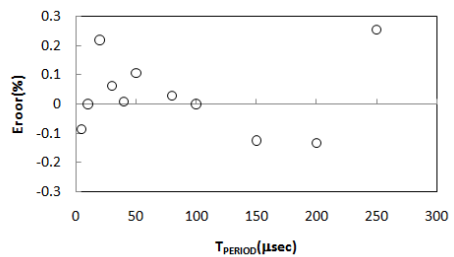


그림 7. 입력신호의 주기에 따른 V_{OUT} 에러
 Fig. 7 V_{OUT} error with the period of input signal

표 1은 기존에 발표되어진 주파수-전압 변환회로의 특성이다. 기존의 주파수-전압 변환회로의 경우 출력 주파수 영역과 공급전압 등 다양한 형태로 설계되어져 있어 직접적인 특성을 비교하기에는 다소의 어려움이 있다. 본 논문에서 제안한 주파수-전압 변환기는 CMOS를 이용하여 저공급전압인 5volts에서 동작하도록 설계하였으며, 기존의 결과에 비하여 출력전압의 ripple 및 안정화시간 등에서 우수한 특성을 보여주었다. 그리고 제안된 회로에서 주파수 영역을 변경하거나 혹은 주파수 영역을 넓히려면 식(2)에서 R 값을 제어하면 된다.

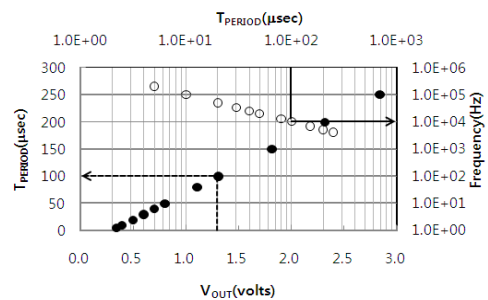


그림 8. V_{OUT} 대 T_{PERIOD} , T_{PERIOD} 대 주파수의 관계
 Fig. 8 Relations of V_{OUT} vs T_{PERIOD} and T_{PERIOD} vs frequency

표 1. 주파수-전압 변환기의 특성비교
Table 1 Comparison of frequency-to-voltage converter characteristics

	입력 주파수	공급 전압	Ripple	안정화 시간
MB4206 [6]	< 200Hz	6.5-24V	±3%	-
LM331 [7]	500Hz ~ 10kHz	15V	13mV _{P-P}	0.6sec
Wanlop [8]	50Hz ~ 5kHz	±15V	±0.5%	2msec
ADVFC32 [9]	10kHz ~ 500kHz	±15V	±0.2%	1μs + 1pulse
제안된 FVC	4kHz ~ 200kHz	5V	±0.015%	6pulse

[5] Jin-Ho Choi, "Sinusoidal, Pulse, Triangular Oscillator Using Second Generation Current Conveyor", vol. 8, no.5, pp.566-569, October 2010.

[6] MB4206 Fujitsu Semiconductor Data Sheet, <http://www.datasheetcatalog.com>.

[7] LM331 National Semiconductor Data Sheet. <http://www.datasheetcatalog.com>.

[8] Wanlop Surakamponrom, Yingyut Chonbodeechalermroong and Suree Bunjongjit, "An Analog Sinusoidal Frequency-to-Voltage Converter", IEEE Trans. on Instrumentation and Measurement, vol. 40, no. 6, December 1991.

[9] ADVFC32 Analof Devices Data Sheet. <http://www.analog.com>.

III. 결 론

전류 컨베이어 회로를 이용한 5volt 공급전압에서 동작하는 주파수-전압 변환기를 설계하였다. 설계되어진 회로의 시뮬레이션 결과 6개의 펄스가 입력되어진 후에 안정된 출력 전압을 얻을 수 있었으며, 안정화된 상태에서 ripple은 ±0.015% 이내였다. 그리고 출력전압의 에러는 입력신호의 주파수가 4kHz에서 200kHz까지 변화할 때 -0.13%에서 +0.25% 이내였다.

저자소개

최진호(Jin-Ho Choi)

한국해양정보통신학회논문지
제14권 제4호 참조

참고문헌

[1] 최진호, 유영중, "동작온도에 무관한 Frequency-to-Voltage 변환회로", 한국해양정보통신학회논문지, vol. 11, no.5, pp.949-954, May 2007.

[2] O.S.Stoican, "A High Gain Operating Regime for The Frequency to Voltage Converter", Applied Physics Letter, vol. 51, pp.57-62, 2006.

[3] Sedra, A. and Smith K. C., "A Second Generation Current Conveyor and Its Applications", IEEE Trans. Circuit Theory, vol.17, pp.132-134, 1970.

[4] S. Rana and K. Pal, "Current Conveyor Simulation Circuits Using Operational Amplifiers", Jour. of Phys. Sciences, vol.11, pp.124-132, 2007.