

휴대전화 플래시를 위한 PWM 전류모드 DC-DC converter 설계

정진우¹, 허윤석², 박용수³, 김남태⁴, 송한정^{2*}

¹한국전기연구원, ²인제대학교 나노시스템공학과, ³충청대학 전기전자학부, ⁴인제대학교 전자지능로봇공학과

Design of a PWM DC-DC Boost Converter IC for Mobile Phone Flash

Jin-Woo Jung¹, Yun-Seok Heo², Yong-Su Park³, Nam-Tae Kim⁴
and Han-Jung Song^{2*}

¹Korea Electrotechnology Research Institute

²Department of Nano Systems Engineering, Center for Nano Manufacturing

³School of Electronics, Chung Cheong University

⁴Department of Electronic Engineering, Inje University

요 약 본 논문에서는, 휴대폰 플래시용 전원을 위한 PWM 전류모드 DC-DC 부스트 컨버터를 제안하였다. 제안하는 DC-DC 부스터 컨버터는 5 MHz의 스위칭 주파수로 구동되며, 인덕터와 커뮤니티의 실장면적을 줄여 휴대전화 소형화에 적합하도록 하였다. 전류모드 DC-DC 부스터 컨버터는 인덕터, 출력 커뮤니티, MOS 트랜지스터, 귀환저항 등으로 이루어지는 파워단 부분과 펄스폭 변조기, 오실레이터, 에러증폭기 등으로 이루어지는 제어부 블록으로 구성된다. 제안하는 회로는 0.5 μm 1-poly 2-metal CMOS 공정으로 설계 및 검증 하였다. 설계된 회로는 모의실험결과 듀티비가 0.15일 때 3.7 V 입력 전압 조건에서 출력 전압이 4.26 V가 나타났고, 출력 전류는 100 mA로 기존의 25 ~ 50 mA 보다 큰 출력을 얻었다. 본 논문의 DC-DC 컨버터는 휴대폰의 카메라 플래시를 고효율로 구동시키며 휴대전화의 소형화에도 기여 할 수 있을 것으로 사료된다.

Abstract In this paper, a PWM current-mode DC-DC boost converter for mobile phone flash application has been proposed. The converter which is operated with 5 MHz high switching frequency is capable of reducing mounting area of passive devices such as inductor and capacitor, consequently is suitable for compact mobile phones. This boost converter consists of a power stage and a control block. Circuit elements of the power stage are inductor, output capacitor, MOS transistors and feedback resistors. Meanwhile, the control block consists of pulse width modulator, error amplifier, oscillator etc. Proposed boost converter has been designed and verified in a 0.5 μm 1-poly 2-metal CMOS process technology. Simulation results show that the output voltage is 4.26 V in 3.7 V input voltage, output current 100 mA which is larger than 25 ~ 50 mA in conventional 500 KHz driven converter when the duty ratio is 0.15.

Key Words : Portable device, Current mode, PWM, DC-DC boost converter, CMOS, Switching regulator

1. 서론

최근 휴대폰 및 PDA와 같은 개인 휴대 전자기기의 수

요가 크게 증가되었고 보편화 되고 있다. 또한, 무선 인터넷 기반의 시설들이 확장됨에 따라 이런 개인 휴대 전자기기의 수요는 점차 더 증가할 것으로 예상되며, 하나의

본 논문은 IDEC(IC Design Education Center)의 지원 및 2011년도 정부(교육과학기술부)의 재원으로 한국연구재단의 기초연구사업 지원을 받아 수행 된 것임.(2011-0011698)

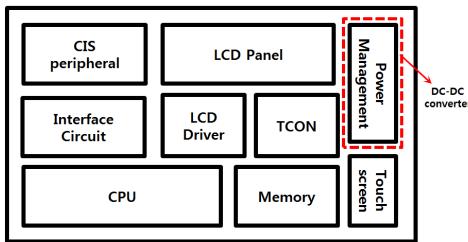
*교신저자 : 송한정(hjsong@inje.ac.kr)

접수일 11년 04월 11일

수정일 (1차 11년 05월 12일, 2차 11년 05월 31일)

제재확정일 11년 06월 09일

휴대 전자기기 내에 더 많은 기능들이 탑재 될 것으로 예상된다[1-3]. 이러한 현대의 휴대 전자기기들은 카메라나 LCD와 같은 다양한 기능들이 하나의 기기에 탑재되고, 각각의 다양한 기능들이 동작하기 위해서는 배터리에 의한 전원 전압 하에서 다양한 동작 전압을 공급 받아야 한다. 이를 위해 적은 전력을 소모하며, 일정한 전압을 출력하는 전원 관리 회로(DC-DC변환기)가 필요하게 되었으며, 이에 대한 연구 개발이 이루어지고 있다[4-6]. 그림 1에 이러한 전원 관리 회로의 적용에 대해 나타내었다.



[그림 1] PMIC를 포함하는 휴대 전자기기 시스템

[Fig. 1] A mobile electronic system including a PMIC chip

이러한 DC-DC 변환기는 구성 방식에 따라 Switch와 커패시터를 이용한 Charge-pump 방식과 인덕터와 커패시터로 구성된 switch-mode converter방식이 있다. Charge-pump 방식은 큰 부하 전류를 필요로 하는 경우 효율이 저하 되는 단점을 가지며, switch-mode와 비교하여 낮은 효율을 가진다[7-9].

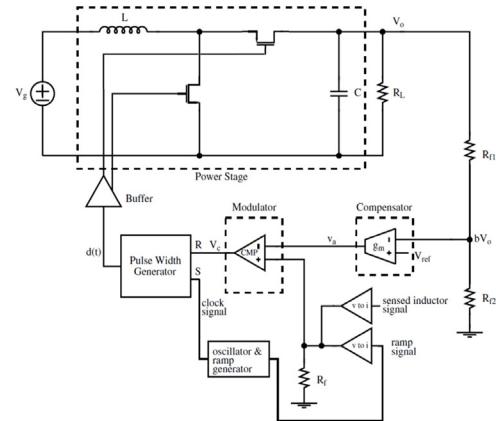
이에 따라 현재는 큰 부하전류 상태에서도 더 나은 효율을 가지는 switch-mode converter를 하나의 IC에 집적하기 위한 많은 연구가 진행되고 있다[10]. 그러나 큰 사이즈를 가진 인덕터와 다이오드, 캐퍼시터를 하나의 칩에 집적하기는 쉽지 않다. 이러한 문제에 대한 대안으로 인덕터와 다이오드, 캐퍼시터를 제외한 switch-mode converter의 controller part를 하나의 칩에 집적하는 연구가 활발하게 진행되고 있다[11].

본 논문에서는 switch-mode converter를 voltage-mode와 비교하여 빠른 응답특성을 가진 current-mode로 구현하는 회로를 설계 한다. 또한, pulse width modulation part와 power transistor을 하나의 chip으로 집적하기 위한 설계 방법에 대하여 기술하였다.

2. PWM 방식의 boost converter 설계

2.1 Block diagram

그림 2에 제안하는 boost converter의 블록도를 나타내었다. 제안하는 회로는 인덕터, powerMOS로 구성되는 입력단과, 커패시터, 저항으로 구성되는 출력단, PWM신호를 생성하는 컨트롤러 부분으로 이루어진다.



[그림 2] 제안하는 DC-DC 부스트 컨버터의 블록 다이어그램

[Fig. 2] Block diagram of proposed DC-DC boost converter

표 1에 제안하는 converter의 목표 스펙을 나타내었다. 입력은 배터리의 3.7 V이며 출력 전압은 LED를 구동하기 위해 4.26 V를 목표로 하였다. 또한 소형화를 위해 스위칭 주파수는 5 Mhz로 동작한다. 출력 전류는 플래시에 사용되는 LED를 위해 100 mA로 하였다.

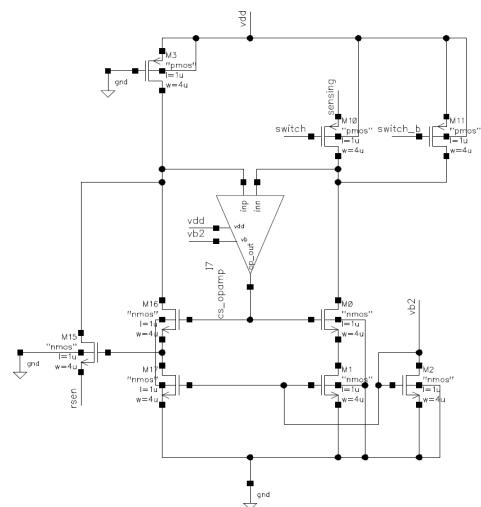
[표 1] 제안하는 회로의 설계사양

[Table 1] Design specification of the proposed circuit

Parameter	Typ	Units
Supply Voltage	3.7	V
Output Voltage	4.26	V
Switching Frequency	5	Mhz
Duty Ratio	0.15	
Output Voltage Ripple	10	mV
Load Current	100	mA

2.2 Spice 회로설계

2.2.1 Current sensing circuit

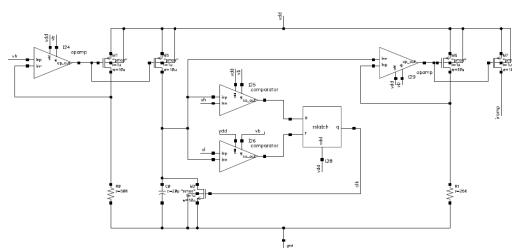


[그림 3] 전류 감지 회로도

[Fig. 3] current sensing circuit

그림 3의 회로의 동작을 살펴보면, VPWM 신호(Q)가 “high”일 경우 M1에 인덕터 전류와 I1 전류의 합인 IL 전류가 흐르게 된다. M1과 M2의 K(K는 MOS의 size ratio) 비가 1000:1인 경우, VA와VB의 전압만 같다면 M2에 흐르는 전류는 IL/1000이 된다. \$M_{rs}\$를 통하여 저항 \$R_{sense}\$를 지나게 되며 sensing 된 전류에 비례하는 전압 \$V_{sense}\$를 만들게 된다. 여기서 VA와 VB의 전압을 같게 해주기 위해서 OP-Amp를 사용하였다. VPWM신호가 “LOW”일 경우 M1, MS1은 모두 turn off되며, MS2가 turn on 되어 I1의 전류만 흐르게 된다.

2.2.2 Ramp Generator



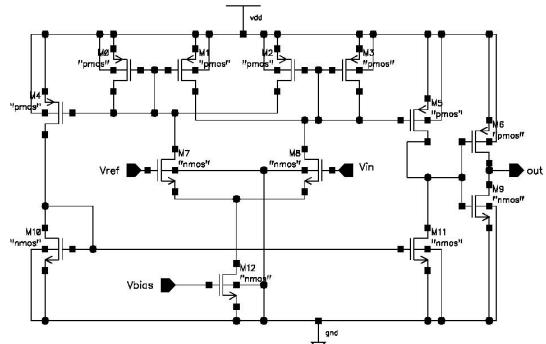
[그림 4] Ramp 파형 생성기

[Fig. 4] Ramp signal generator

Current mode Buck DC-DC converter에서는 power stage의 두 스위치 소자가 turn on 되는 시간의 비(duty ratio)에 따라 출력전압이 결정되는데 이 duty ratio는 출력전압과 우리가 원하는 전압의 차이를 error amp를 통해 증폭시킨 값과 인덕터 전류를 검출한 값을 비교해서 제

어한다. 그림 4에 나타낸 ramp 파형 생성기가 출력 전압과 비교하여 펄스 파를 형성하도록 하는 신호를 만들어내는 회로이다.

2.2.3 Comparator

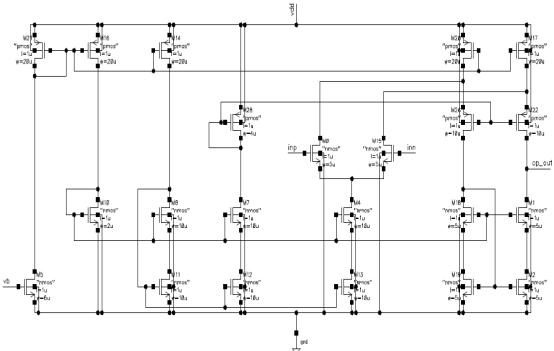


[그림 5] 비교기 회로

[Fig. 5] Comparator circuit

그림 5의 비교기는 RS래치와 함께 Pulse Width Modulator로 사용된다. 에러 앰프에서 출력된 신호와 인덕터 current sensing 회로에서 출력되는 전압을 비교하여 RS래치에서 최종 펄스 출력이 결정되게 된다.

2.2.4 Op-amp

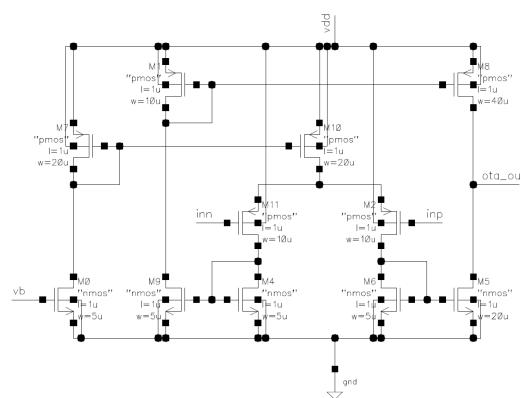


[그림 6] Op-amp 회로도

[Fig. 6] Op-amp circuit

Error amp는 출력 전압의 크기와 기준전압의 크기를 비교하여 PWM의 출력을 결정 할 수 있도록 하는 회로이다. 기준전압과 출력전압을 입력으로 하여 출력이 나타나는 회로이다.

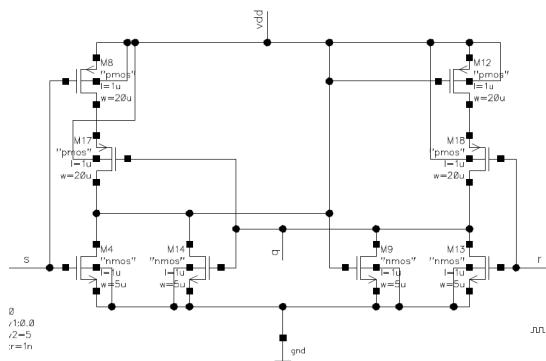
2.2.5 OTA



[그림 7] 트랜스 컨덕턴스 증폭기 회로도
[Fig. 7] Operational transconductance amplifier circuit

그림 7의 operational transconductance amplifier(OTA)는 error amp를 위한 합리적인 선택이다. OTA는 현재의 출력전압과 우리가 원하는 출력전압의 차이를 증폭해 주는 회로로써 이 차이값을 가지고 feedback system을 통해 powerMOS에 들어가는 PWM 신호를 조절(duty ratio)함으로써 우리가 원하는 출력전압을 얻을 수 있게 된다. error amp의 입력은 출력전압의 저항 분배된 전압 값과 BGR(bandgap reference)로부터 생성된 기준전압이다.

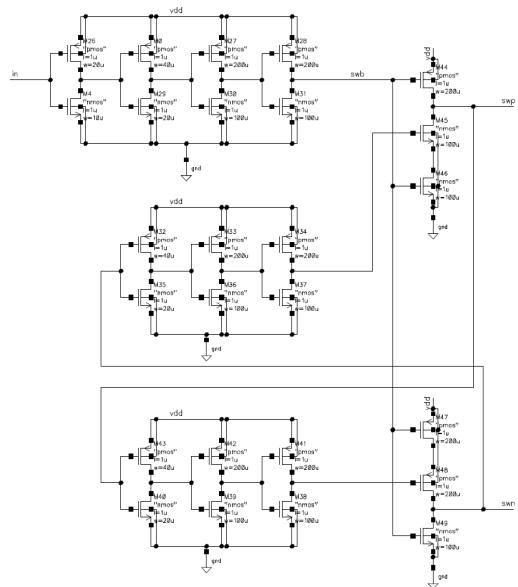
2.2.6 RS-latch



[그림 8] RS-latch 회로도
[Fig. 8] RS-latch circuit

그림 8의 RS 래치 회로에 출력전압, 인더터에 흐르는 전류를 측정한 값이 입력되고 VCO에서 입력되는 신호와 비교되어 Pulse Width가 변조되어 출력된다. 이 출력된 신호가 power stage의 MOS스위치의 입력 신호로 들어가게 된다.

2.2.7 Gate drive block

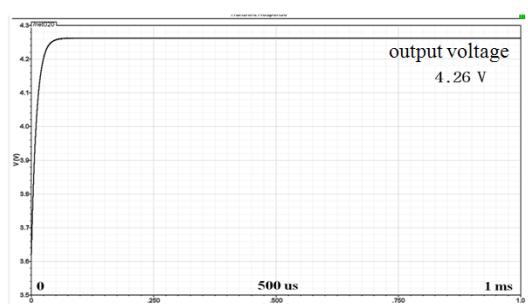


[그림 9] 출력 버퍼 회로
[Fig. 9] Output buffer circuit

그림 9은 control block에서 출력되는 펄스 신호를 power MOS로 전달하기 위해 사용되는 회로이다. 오실레이터와 래치에 의해 생성되는 펄스는 powerMOS 게이트의 gate capacitance 때문에 원하는 시간에 전류를 공급하기에 충분하지 못하다. 이것을 보완하기 위해 powerMOS의 게이트에 충분한 전류가 흐르도록 한 것이 gate drive block이다.

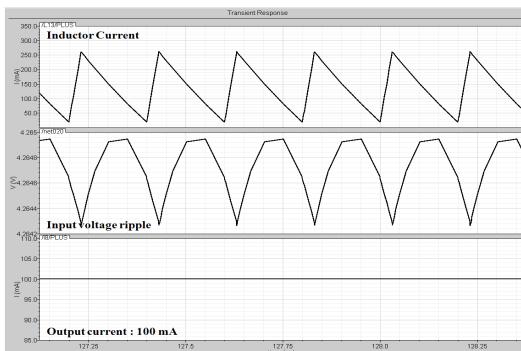
3. Spice 모의실험 해석

3.1 Boost 출력



[그림 10] DC-DC 부스트 컨버터의 출력 파형
[Fig. 10] Simulated output result of DC-DC boost converter

그림 10은 제안하는 전류모드 boost DC-DC converter의 출력 전압을 나타내고 있다. Duty는 0.15 출력 전압은 4.26 V가 출력되는 것을 확인 할 수 있었다.

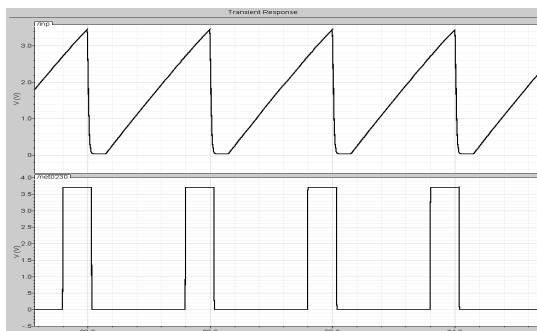


[그림 11] DC-DC 부스트 컨버터의 인덕터 전류와 출력 리플

[Fig. 11] Inductor current and output ripple of proposed DC-DC boost converter

그림 11에는 제안하는 회로의 인덕터 전류와 출력 리플을 나타내고 있다. 제안하는 회로의 인덕터 전류는 120 mA, 출력 전압의 리플은 30 mV로 나타나고 있고 이 때, 부하의 전류는 100 mA이다.

3.2 Ramp generator



[그림 12] 삼각파 생성회로 모의실험결과

[Fig. 12] Simulation results of the ramp generator

그림 12는 ramp generator 회로에서 나오는 ramp 신호와 clock 신호의 출력파형이다. 파형에서 볼 수 있듯 회로에서 사용된 커패시터의 용량과 커패시터에 흐르는 전류에 따라 ramp신호가 천천히 증가하면서 ramp신호가 일정 전압 이상 되면 clock신호가 순간적으로 turn on되어 ramp신호가 다시 0 으로 돌아가는 것을 볼 수 있다.

3.3 실장 면적 분석

스위칭 주파수의 고주파화는 converter 주변 부품인 콘덴서와 인덕터의 소형화를 가능하게 한다. 그 결과, 전체 전원 회로 실장 면적과 두께를 줄일 수 있기 때문에 아주 작은 패키지 안에도 이러한 회로들을 담을 수 있게 되는 것이다. 이는 결국 기기의 소형화에 크게 기여 하게 되는 것이다.

국제 논문과 상용화 된 DC-DC converter와의 본 논문에서 제안하는 converter의 비교 분석 결과는 표2와 같다. 스위칭 주파수를 비교 하였을 때, 본 논문에서 제안한 오실레이터는 다른 논문과 제품들에 비해 높은 주파수를 가짐으로써 사용된 인덕터와 커패시터의 값이 작아, 칩 모듈 제작 시 실장면적의 현저한 차이가 생길 것으로 보인다.

[표 2] 제안하는 회로와 참고문헌의 결과 비교

[Table 2] Comparison of results in the proposed circuit and referenced papers

Ref. No.	입력 전압 (V)	출력 전압 (V)	출력 전류	Off-Chip L / C	동작 주파수
12	3.7	4.5	30 mA	4.7u/1u	400 kHz
13	3.7	6.2	25 mA	10u/1u	1.2 MHz
14	3.7	4	30 mA	4.7u/1u	550 kHz
15	3.3	3.8	200 mA	4.7u/47u	700 kHz
16	3.3	4	100 mA	10u/47u	350 kHz
본 논문	3.7	4.2	100 mA	0.58u/1.8u	5 MHz

4. 결론 및 추후 연구 방향

본 논문에서 제안하는 휴대기기를 위한 전류모드 DC-DC boost converter를 KEC의 0.5 um CMOS공정을 이용하여 설계 및 검증 하였다.

설계된 IC는 duty ratio가 0.15일 때 3.7 V 입력 전압에 출력 전압이 4.26 V가 나타났고, 출력 전압의 리플은 30 mV가 나타나는 것을 확인 할 수 있었다. 이에 따른 입출력 전력의 변환효율을 95%로 나타난다. 본 논문의 DC-DC 컨버터를 이용하여 휴대폰의 카메라 플래시를 고효율로 구동시키는데 사용 할 수 있을 것으로 보인다.

휴대기기의 소형화로 배터리의 용량이 줄어들면서 배터리를 보다 효율적으로 사용할 수 있도록 하는 반도체 기술이 요구되고 있다. 설계된 IC는 휴대기기에 적용하기 위하여 낮은 입력 전압에서 구동 가능하며 switch-mode power supply방식을 이용하여 고효율을 가

진다. 또한 current mode control 방식을 이용하여 입력 전압과 출력의 변화에 빠른 응답 특성을 제공한다. 향후 IC를 보호하기 위해서 과전압 보호회로, soft-starter, 전류 제한 기능을 적용하여 개선된 구조의 동작을 하도록 연구해야 할 것으로 사료된다.

참고 문헌

- [1] Chi Yat leung, philip K. T. Mok, Ka Nang leung. “A 1-V Integrated Current-Mode Boost Converter in Standard 3.3/5-V CMOS Technoloties” IEEE journal of solid-state circuits. Vol. 40, No. 11, November 2005.
- [2] Jeonjin Roh “High-performance Error Amplifier For Fast Transient DC-DC Converters”. IEEE Tran. Circuits and Systems, Vol. 52, No. 9, Sep 2005.
- [3] Xiaoming Duan, Haifei Deng, Nick X. Sun, Alex Q. Huang, Dan Y. Chen “A High Performance Intergrated Boost DC-DC converter For Portable Power Supply” IEEE 2004.
- [4] Stephane Bidian, Hua Jin, “High Performance Predictive Dead-Beat Digital Controller for DC Power Supplies”, IEEE Transactions on Power Electronics, Vol 17, No. 3, May 2002.
- [5] K. Jung, J. Lim, J. Park, H. Yang “A High Efficiency CMOS DC-DC Boost Converter with Current Sensing Feedback”, IEEE Tran. Circuits and systems 2005.
- [6] B. Bryant, M. K. Kazimierczuk, “Voltage Loop of Boost PWM DC-DC converter with Peak Current-Mode Control”, IEEE Trans. On Circuits and Systems, Vol. 53, No. 1, Jan 2006.
- [7] Gabriel A. Rincon-Mora, Philip E. Allen, “A Low-Voltage, Low Quiescent Current, Low Drop-Out Regulator”, IEEE Journal of Solid-state Circuits, Vol. 33, No. 1, Jan 1998.
- [8] C. F. Lee, Philip K. T. Mok, “A Monolithic Current-Mode CMOS DC-DC Converter With On-Chip Current-Sensing Technique”, IEEE Journal of Solid-State Cirucits, Vol. 39, No. 1, Jan 2004.
- [9] Y. Katayama, S. Sugahara, H. Nakazawa, M. Edo, “High-Power-Density MHz-Switching monolithic DC-DC Converter with Thin-Film Inductor”, IEEE 2000.
- [10] D. M Bellur, M. K. Kazimierczuk, “DC-DC Converters for Electric Vehicle Applications”, IEEE 2007.
- [11] Chris Richardson, “Design issue of a switching LED Driver”, EP&C, 2008 6월 : pp. 34-37.
- [12] Analog Devices , ADP5520 datasheet
- [13] Fairchild Semiconductor, FAN5343 datasheet, 2009
- [14] “High efficiency, low supply current, step-up dc/dc converter,” Richtek Technology Corp. Data Sheet: RT9262/A, Mar. 2007.
- [15] Ping-Ching Huang, Wei-Quan Wu,, Hsin-Hsin Ho, et al., “High Efficiency and Smooth Transition Buck-Boost Converter for Extending Battery Life in Portable Devices”, Energy Conversion Congress and Exposition, 2009.
- [16] Xiaoming Duan, Haifei Deng, Sun, N.X, el al., “A High Performance Integrated Boost DC-DC Converter for Portable Power Supply”, Applied Power Electronics Conference and Exposition, APEC, 2004.

정진우(Jin-Woo Jung)

[정회원]



- 2009년 2월 : 인제대학교 나노공학부 (공학사)
- 2011년 2월 : 인제대학교 나노시스템공학과 (공학석사)
- 2011년 3월 ~ 현재 : 한국전기연구원 위촉연구원

<관심분야>
반도체 회로 설계

허윤석(Yun-Seok Heo)

[정회원]



- 2011년 2월 : 인제대학교 나노공학부 (공학사)
- 2011년 3월 ~ 현재 : 인제대학교 나노시스템공학과 재학 중

<관심분야>
반도체 회로 설계

박 용 수(Yong-Su Park)

[정회원]



- 1986년 2월 : 경북대학교 전자공학과 (공학사)
- 1988년 2월 : 경북대학교 전자공학과 (공학석사)
- 2005년 2월 : 충북대학교 전자공학과 (공학박사)
- 1994년 3월 ~ 현재 : 충청대학교 전기전자학부 부교수

<관심분야>

반도체 소자 신뢰성 및 반도체 테스트

김 남 태(Nam-Tae Kim)

[정회원]



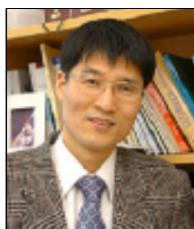
- 1986년 2월 : 한양대학교 공과대학 전자공학과 졸업(공학사)
- 1988년 2월 : 한양대학교 대학원 전자공학과 졸업(공학석사)
- 1992년 2월 : 한양대학교 대학원 전자통신공학과 졸업(공학박사)
- 1992년 6월 ~ 1995년 9월 : 한국전자통신연구소 선임연구원
- 2003년 8월 ~ 2005년 1월 : University of Maryland, Visiting scholar
- 1995년 10월 ~ 현재 : 인제대학교 전자지능로봇공학과 부교수

<관심분야>

각종 도파계와 복사계의 전자계 해석, 광대역 무선부품 해석 및 설계, 회로 설계를 위한 소자 모델링 등

송 한 정(Han-Jung Song)

[정회원]



- 1986년 2월 : 한양대학교 전자공학과 (공학사)
- 1988년 2월 : 한양대학교 전자공학과 (공학석사)
- 2000년 2월 : 한양대학교 전자공학과 (공학박사)
- 2004년 3월 ~ 현재 : 인제대학교 나노공학부 부교수

<관심분야>

반도체 소자 신뢰성 및 회로설계