
CMOS 능동 인덕터를 이용한 동조가능 저잡음 증폭기의 잡음성능 향상에 관한 연구

성영규* · 윤경식**

Study on Noise Performance Enhancement of Tunable Low Noise Amplifier
Using CMOS Active Inductor

Young-Kyu Sung* · Kyung-Sik Yoon**

요 약

본 논문에서는 CMOS 능동 인덕터를 이용하여 1.8GHz PCS 대역과 2.4GHz WLAN 대역에서 동조가 가능한 저잡음 증폭기의 새로운 회로구조를 제안하였다. CMOS 능동 인덕터 부하를 이용하는 저잡음 증폭기의 높은 잡음지수를 줄이기 위한 회로구조와 잡음지수를 더욱 감소시키기 위한 잡음상쇄기법을 적용하고 해석하였다. 이 동조가능 저잡음 증폭기를 0.18 μ m CMOS 공정기술로 시뮬레이션을 수행한 결과는 잡음성능이 약 3.4dB 향상된 것을 보여주며, 이는 주로 제안된 새로운 회로구조에 기인한다.

ABSTRACT

In this paper, a novel circuit topology of a low-noise amplifier tunable at 1.8GHz band for PCS and 2.4GHz band for WLAN using a CMOS active inductor is proposed. This circuit topology to reduce higher noise figure of the low noise amplifier with the CMOS active load is analyzed. Furthermore, the noise canceling technique is adopted to reduce more the noise figure. The noise figure of the proposed circuit topology is analyzed and simulated in 0.18 μ m CMOS process technology. Thus, the simulation results exhibit that the noise performance enhancement of the tunable low noise amplifier is about 3.4dB, which is mainly due to the proposed new circuit topology.

키워드

CMOS 능동 인덕터, 동조가능 저잡음 증폭기, 잡음상쇄기법, 잡음성능

Key word

CMOS active inductor, tunable low noise amplifier, noise canceling technique, noise performance

* 준회원 : 고려대학교 대학원 전자정보공학과
** 정회원 : 고려대학교 전자및정보공학과 교수
(교신저자, ksyoon@korea.ac.kr)

접수일자 : 2011. 02. 07
심사완료일자 : 2011. 02. 24

I. 서 론

최근 4세대 이동통신 단말기를 구현하기 위하여 다중표준/다중대역을 수용할 수 있는 RF 수신기에 적합한 재구성 가능한 저잡음 증폭기의 설계에 관한 많은 연구들이 관심의 대상이 되고 있다. 가장 간단한 방법은 서로 다른 대역에서 동조하는 저잡음 증폭기를 병렬로 연결하여 사용하는 방법이다[1]. 이 방법은 단일대역에서 최적의 성능을 가지는 저잡음 증폭기를 병렬로 연결하여 최적의 성능을 얻을 수 있지만 면적이 커지고, 소비전력이 증가하는 문제점이 있다. 이 문제를 해결하기 위해 CMOS 능동 인덕터 부하의 인덕턴스 값을 조절하여 다중대역의 원하는 대역에 동조할 수 있는 입력력 구조의 저잡음 증폭기[2]가 제안되고 있다. 그러나 CMOS 능동 인덕터 부하를 사용하면 수동 인덕터에 비하여 칩 점유면적이 매우 작으며, 높은 Q 값의 동조 특성을 제공하는 장점이 있는 반면에, 동작 주파수가 제한되며, DC 소비전력이 발생하고, 잡음지수가 커지는 단점이 있다.

따라서, 본 논문에서는 CMOS 능동 인덕터를 이용하여 PCS 대역인 1.8GHz와 WLAN 대역의 2.4GHz에 동조가 가능한 저잡음 증폭기(Tunable Low Noise Amplifier)의 잡음성능 향상을 위한 회로구조를 다음과 같이 소개하고자 한다. 2장에서 CMOS 능동 인덕터의 특성을 소개하고, 3장에서 CMOS 능동 인덕터 부하를 이용하는 저잡음 증폭기의 잡음성능을 향상시키는 회로구조를 제안한다. 아울러 잡음상쇄회로를 적용하고 이들의 잡음해석을 수행하였다. 4장에서 TSMC 0.18 μ m CMOS 공정 기술로 소신호 시뮬레이션을 수행하여 이들의 타당성을 확인하였다. 또한, 문헌에 발표된 능동 인덕터를 사용한 CMOS 저잡음 증폭기의 잡음성능과 비교하고, 5장에서 결론으로 마무리 지었다.

II. CMOS 능동 인덕터 특성

CMOS 능동 인덕터를 그림 1 (a)와 같이 공통-소오스 구조의 NMOS 트랜지스터 M_1 과 공통-드레인 구조의 NMOS 트랜지스터 M_2 를 back-to-back으로 연결하여 구현하였다.

NMOS 트랜지스터 M_1 과 M_2 의 드레인 전류를 조절하여 트랜스컨덕턴스 g_m 값을 변화시켜 인덕턴스 값을 바꿀 수 있다. 능동 인덕터의 또 하나의 장점으로 높은 Q 값을 구현할 수 있다. Q 값을 높이기 위해서는 그림 1 (b)의 능동 인덕터 등가회로의 직렬저항 R_S 를 줄이거나 병렬저항 R_P 를 증가시키는 방법이 있다. R_P 를 증가시키는 방법으로 음의 임피던스를 갖는 구조의 회로를 연결하여 병렬저항을 상쇄시키는 방법[3]이 있지만, Q 값을 높이는 쉬운 방법으로 그림 1 (a)와 같이 cascode 구조의 M_3 [4]와 피드백 저항 R_f 를 연결하여 직렬 저항 R_S 를 줄여 높은 Q 값을 구현할 수 있다[5].

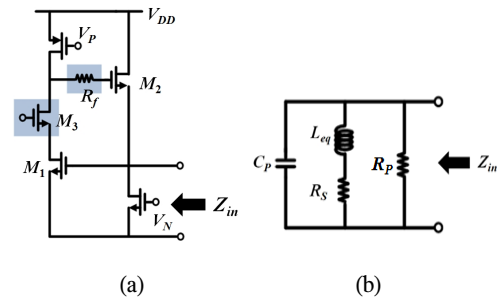


그림 1. (a) 피드백 저항을 사용한 CMOS 능동 인덕터와 (b) 등가회로
Fig. 1 (a) CMOS active inductor with a feedback resistance and (b) its equivalent circuit

그러므로, CMOS 능동 인덕터인 그림 1(a)에서 바이어스 전압 V_P 와 V_N 의 변화에 대한 CMOS 능동 인덕터의 인덕턴스와 Q의 주파수 특성을 그림 2에 나타내었다.

또한, 그림 1(a)의 CMOS 능동 인덕터의 피드백 저항 R_f 와 M_3 의 유무에 대한 S11의 시뮬레이션 결과를 그림 3에 나타내었다.

NMOS 트랜지스터 M_3 와 피드백 저항 R_f 의 유무에 따라 S11이 스미스 차트상의 $r = 0$ 인 원에 가까워 지는 것을 볼 수 있다. 이로부터 직렬저항 R_S 가 감소하여 Q 값이 증가하는 것을 알 수 있다.

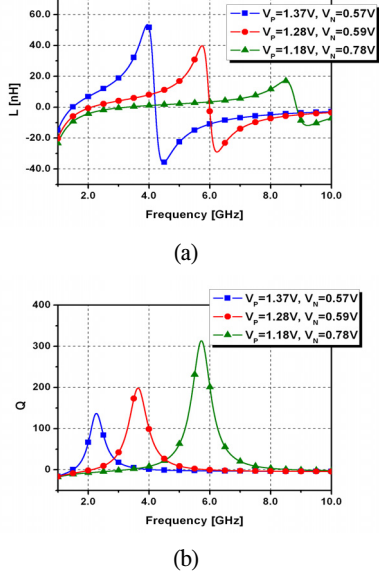


그림 2. 바이어스 전압 V_P 와 V_N 을 변화시켰을 때
(a) 인덕턴스와 (b) Q
Fig. 2 (a) Inductance and (b) Quality-factor as a function of V_P and V_N

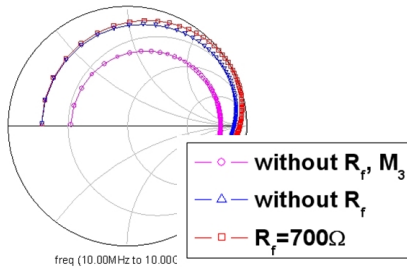


그림 3. R_f 와 M_3 의 유무에 따라 시뮬레이션한 S11
Fig. 3 Simulated S11 without/with R_f and/or M_3

III. CMOS 능동 인덕터를 이용한 동조가능 저잡음 증폭기 설계

수동 인덕터를 사용하는 대신에 CMOS 능동 인덕터 부하를 이용하여 원하는 대역의 주파수에서 동조가능하도록 설계한 저잡음 증폭기의 회로도가 그림 4이다.

이 CMOS 저잡음 증폭기의 입력 단은 공통-게이트 증폭기로 두 번째 단은 cascode 증폭기로 세 번째 단인 출력 단은 공통-드레인 증폭기로 구성되어 있다. 입력 단 증폭기 M_2 의 부하로는 나선형 인덕터 대신, 게이트 단에 피드백 저항 R_f 가 연결된 M_3 과 M_4 와 M_5 로 구성된 cascode 구조의 CMOS 능동 인덕터를 사용하였다. M_2 와 M_6 의 게이트 전압인 V_{N2} 와 V_{P1} 을 바꾸어서 M_3 과 M_4 의 드레인 전류를 변화시켜 능동 인덕터 부하의 인덕턴스를 조절하여 1.8GHz와 2.4GHz에서 동조가 되도록 설계하였다.

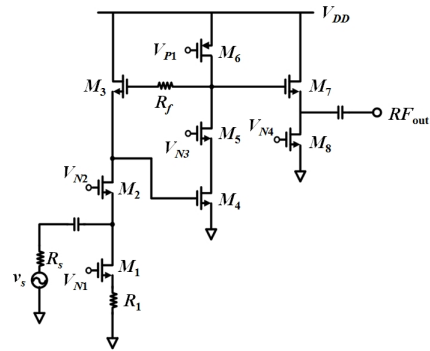


그림 4. CMOS 능동 인덕터 부하를 이용한 동조가능 저잡음 증폭기 회로도
Fig. 4 Schematic of the tunable low noise amplifier with CMOS active inductor

3.1. 입출력 정합회로 설계

동조가능 CMOS 저잡음 증폭기에서 MOS 트랜지스터의 게이트 임피던스와 드레인-소오스 저항이 매우 크다고 가정하면, 그림4에서 입력 단의 입력 임피던스 Z_{in} 은

$$Z_{in} = r_{ds1}(1 + g_{m1}R_1) \parallel \frac{1}{j\omega C_{gs2}} \parallel \frac{1}{g_{m2}} \approx \frac{1}{g_{m2}} \quad (1)$$

이다. 여기서, r_{ds1} 은 M_1 의 드레인-소오스 저항이고, R_1 은 M_1 의 소오스 단에 연결된 저항이며, g_{m1} 과 g_{m2} 는 M_1 과 M_2 의 트랜스컨덕턴스이고, C_{gs2} 는 M_2 의 게이트 커패시턴스이다.

위의 (1)식에서 입력 정합은 M_2 의 드레인 전류를 조절하여 $1/g_{m2}$ 를 50Ω으로 근접시키면 인덕터를 사용하지

않고 간단하게 입력 단을 정합 할 수 있다.

또한, 출력 단의 출력 임피던스 Z_{out} 은

$$Z_{out} = \frac{1}{g_{m7}} \parallel r_{ds7} \parallel r_{ds8} \approx \frac{1}{g_{m7}} \quad (2)$$

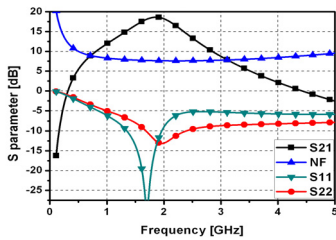
이다. 여기서, r_{ds7} 과 r_{ds8} 은 M_7 과 M_8 의 드레인-소오스 저항이고, g_{m7} 은 M_7 의 트랜스컨덕턴스이다.

위의 (2)식으로부터 입력 단과 마찬가지로 M_7 의 전류를 조절하여 $1/g_{m7}$ 를 50Ω으로 근접시켜 출력 단을 정합 할 수 있다.

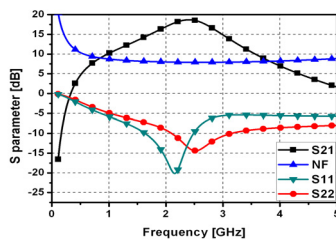
따라서, 입출력 정합회로를 수동 인덕터를 사용하지 않고 공통-게이트 증폭기와 공통-드레인 증폭기로 설계 하였다.

3.2. 잡음감소회로 해석

능동 인덕터 부하를 사용한 그림 4의 동조가능 CMOS 저잡음 증폭기의 소신호 특성을 그림 5에 나타내었다.



(a)



(b)

그림 5. (a) 1.8GHz와 (b) 2.4GHz에서 동조가능 CMOS 저잡음 증폭기의 소신호 특성

Fig. 5 Small-signal characteristics of the tunable CMOS LNA at (a) 1.8GHz and (b) 2.4GHz

그림 5에서 1.8GHz와 2.4GHz에서 S21은 각각 18.53dB와 18.68dB, S11은 -18dB와 -12.02dB, S22는

-11.7dB와 -14.15dB, 잡음 지수는 7.7dB와 7.9dB이다. 소신호 이득과 입출력 정합특성은 증폭기로 충분한 성능이지만, 예상한 바와 같이 잡음지수가 매우 큰 편이다.

따라서, 본 논문에서는 동조가능 CMOS 저잡음 증폭기인 그림 4의 M_3 의 게이트에 연결된 피드백 저항 R_f 를 그림 6과 같이 M_3 의 소오스에 연결하여 잡음성능을 향상시켰다. 또한, 잡음성능을 더욱 개선하기 위하여 M_{10} 과 M_{11} 로 구성된 cascode 증폭기의 입력을 M_2 의 소오스에 연결하고, 출력을 M_4 의 드레인에 연결하는 잡음상쇄기법(noise canceling technique)[6]을 적용하였다.

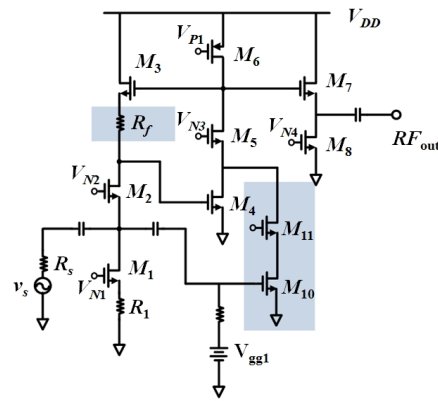


그림 6. 제안된 동조가능 CMOS LNA 회로도
Fig. 6 Schematic of the proposed tunable CMOS LNA

먼저 피드백 저항 R_f 가 잡음성능에 미치는 영향을 해석하였다. 잡음해석은 복잡하기 때문에 그림 7과 같이 M_1 과 R_1 을 이상적인 전류원 I_1 이라 가정하고, M_2 의 드레인에 바라 보는 임피던스를 R_{out} 이라고 가정하였다. 그림 7에서 V_{out} 에서의 전체 잡음전력을 구하면 다음 (3)식과 같이 된다[7].

$$\overline{V_{n,out}^2} = \left[4kT\gamma_2g_{m2} + 4kT\gamma_3g_{m3} \left(\frac{1}{R_f + \frac{1}{g_{m3}}} \right)^2 + 4kT\frac{1}{R_f} \left(\frac{R_f}{R_f + \frac{1}{g_{m3}}} \right)^2 \right] \cdot R_{out}^2 \quad (3)$$

여기서 k 는 볼츠만 상수로 $1.38 \times 10^{-23} J/K$ 이고, T 는 절대온도이다. 그리고 γ_2 와 γ_3 는 M_2 와 M_3 의 채널 열잡음 계수(channel thermal noise coefficient)이다.

(3)식으로부터 입력측-변환 잡음[8]을 구하면,

$$|A_v| \approx g_{m2} R_{out} \quad (4)$$

$$R_{out} \approx r_{ds2} \parallel \frac{1 + g_{m3} R_f}{g_{m3} (1 + g_{m4} (r_{ds5} \parallel r_{ds6}))} \quad (5)$$

$$\overline{V_{n,in}^2} = \frac{\overline{V_{n,out}^2}}{|A_v|^2} = 4kT \left[\gamma_2 \frac{1}{g_{m2}} + \gamma_3 \frac{g_{m3}}{g_{m2}} \left(\frac{1}{1 + g_{m3} R_f} \right)^2 + R_f \left(\frac{g_{m3}}{1 + g_{m3} R_f} \right)^2 \frac{1}{g_{m2}^2} \right] \quad (6)$$

이다.

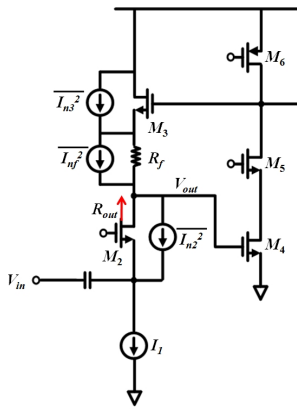


그림 7. 동조가능 CMOS LNA의 잡음모델
Fig. 7 Noise model of the tunable CMOS LNA

위의 (6)식에서 볼 수 있듯이 M_3 의 잡음성분이 피드백 저항 R_f 에 의해 $1/(1 + g_{m3} R_f)^2$ 만큼 작아지는 것을 알 수 있다.

그림 8은 피드백 저항 R_f 가 M_3 의 소오스에 있는 경우와 없는 경우에 대한 1.8GHz와 2.4GHz에서 잡음지수를 시뮬레이션 한 결과이며, 피드백 저항 R_f 에 의해 저잡음 증폭기의 잡음지수가 약 2.8dB 정도 개선된 것을 확인할 수 있다.

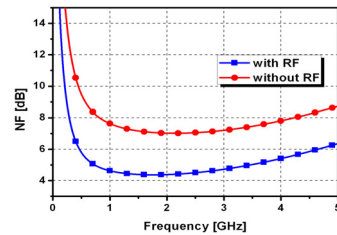
그리고, cascode 증폭기 M_{10} 과 M_{11} 에 의한 잡음상쇄기법의 원리를 그림 9에 나타내었다. 실선은 신호의 흐름을 나타내고, 점선은 잡음의 흐름을 나타낸다. 입력 신호는 M_2 의 공통-게이트 증폭기에 의해 입력 신호와 같은 위상으로 증폭된 후 M_4 의 공통-소오스 증폭기에 의해 다시 역상으로 증폭되고, M_{10} 과 M_{11} 의 cascode 증폭기를 통한 입력 신호도 역상으로 증폭되어 함께 더해져 출력 신호가 된다.

$\overline{I_{n2}}$ 는 M_2 의 채널 잡음 전류원으로 Y 노드에서 흘러 나와 X 노드로 흘러 들어 가는 것으로 볼 수 있다. 이는 다시 말해 X 노드의 잡음 전압과 Y 노드의 잡음 전압이 서로 역상 관계로 M_2 를 지나 M_4 에서 증폭된 잡음 전압과 X 노드에서 바로 M_{10} 과 M_{11} 을 지나서 증폭된 잡음 전압은 서로 역상으로 상쇄되어 전체적으로 잡음지수가 개선되는 효과가 있다.

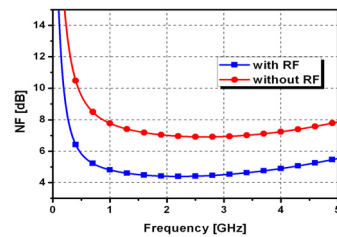
그러므로, M_4 의 드레인에서 잡음은 다음 (7)식으로 나타낼 수 있다[9].

$$\overline{I_{n,out}^2} = \frac{\overline{I_{n2}^2}}{1 + g_{m2} R_s} R_f g_{m5} - \frac{\overline{I_{n2}^2}}{1 + g_{m2} R_s} R_s g_{m10} \quad (7)$$

위의 (7)식에서 첫 번째 항은 공통-게이트 증폭기 M_2 와 공통-소오스 증폭기 M_4 를 지난 잡음을 말하고, 두 번째 항은 cascode 증폭기 M_{10} 과 M_{11} 을 지난 잡음을 말한다. (7)식에서 두 번째 항의 음의 부호는 서로 역상의 관계에 있다는 것을 의미한다.



(a)



(b)

그림 8. 피드백 저항 R_f 의 유무에 따른 (a) 1.8GHz (b) 2.4GHz 일 때 잡음지수
Fig. 8 Noise figures with/without R_f at (a) 1.8GHz and (b) 2.4GHz

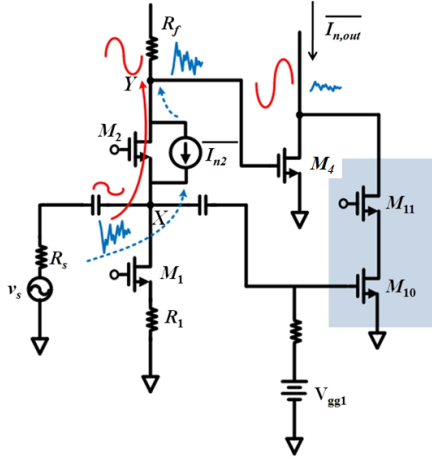


그림 9. 잡음상쇄기법의 원리
Fig. 9 Principle of the noise canceling technique

그림 10은 M_{10} 과 M_{11} 의 cascode 증폭기의 유무에 대한 잡음지수의 변화를 나타낸다. 즉, 잡음상쇄 회로인 M_{10} 과 M_{11} 에 의해 잡음지수가 약 0.6dB 정도 개선된 것을 확인할 수 있다.

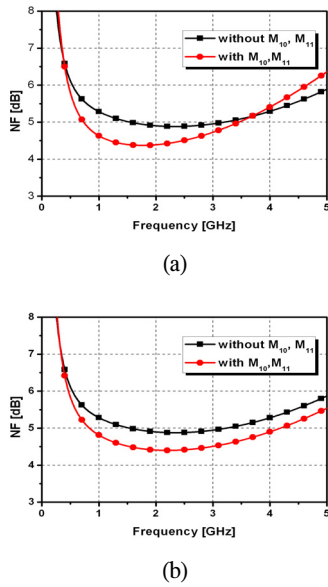


그림 10. M_{10} 과 M_{11} 의 유무에 대한 (a) 1.8GHz와 (b) 2.4GHz에서 잡음지수
Fig. 10 Noise figures with/without M_{10} and M_{11} at (a) 1.8GHz and (b) 2.4GHz

IV. 소신호 특성 시뮬레이션 결과

그림 11은 동조가능 CMOS 저잡음 증폭기의 1.8GHz와 2.4GHz에서의 소신호 특성인 S_{21} , S_{11} , S_{22} 의 시뮬레이션 결과를 각각 보여준다. 소신호 이득 S_{21} 은 1.8GHz에서 17.3dB이고 2.4GHz에서 17.5dB이다. 입력 반사계수 S_{11} 은 1.8GHz에서 -13dB, 2.4GHz에서 -13dB, 출력 반사계수 S_{22} 는 1.8GHz에서 -12.4dB, 2.4GHz에서 -13.7dB이다.

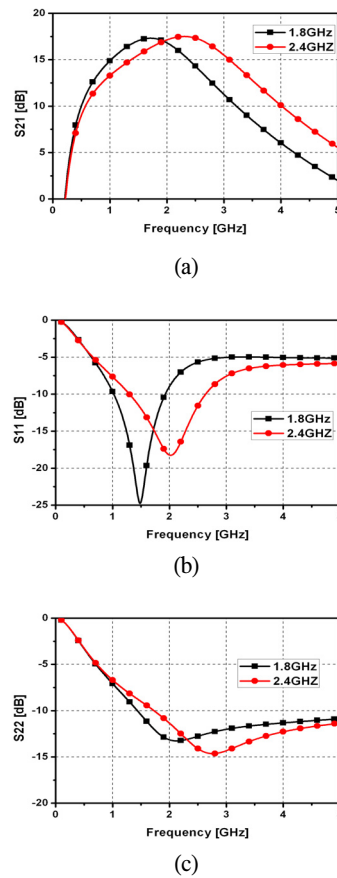


그림 11. 동조가능 CMOS LNA의 (a) S_{21} (b) S_{11} (c) S_{22}
Fig. 11 (a) S_{21} , (b) S_{11} , and (c) S_{22} for the tunable CMOS LNA

그림 12는 제안된 동조가능 저잡음 증폭기가 1.8GHz와 2.4GHz에 동조되었을 때의 잡음 지수를 보여주며, 1.8GHz에서 잡음지수는 4.37dB이고, 2.4GHz에서 잡음

지수는 4.4dB이다. 이로부터 본 논문의 3.2절에서 언급한 잡음감소기법을 적용하여 잡음성능이 약 3.4dB 이상 향상된 것을 확인할 수 있다.

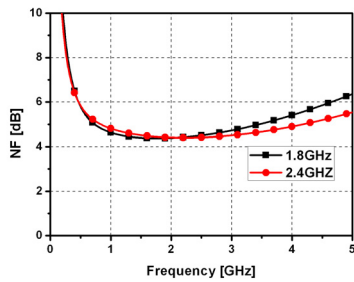


그림 12. 동조가능 CMOS LNA의 잡음지수
Fig. 12 Noise figures of the tunable low noise amplifier

지금까지 발표된 능동 인덕터를 사용하여 설계한 저잡음 증폭기와 본 논문에서 설계한 동조가능 CMOS 저잡음 증폭기의 성능을 표 1에 비교하였다.

표 1. 능동 인덕터를 이용한 CMOS 저잡음 증폭기 성능비교

Table 1. Performance comparison of CMOS low noise amplifiers using active inductor

Ref.	공정 [μm]	Freq. [GHz]	S21 [dB]	S11 [dB]	S22 [dB]	NF [dB]
[10]	0.8	0.9~1	23	<-10	<-16	4.3
[11]	0.5	0.559~0.970	15.7	-	-	6
[12]	0.35	1.75	24	-31	-21.4	-
[13]	0.25	0~1	20	-17	-21	8
[14]	0.18	0.9, 1.8, 2.4, 3.6	21.9, 21.9, 21.8, 12.5	<-10	<-4	< 10
This work	0.18	1.8, 2.4	17.3, 17.5	-13, -13	-12.4, -13.7	4.37, 4.4

표 1에서 보는 바와 같이 본 논문의 1.8GHz와 2.4GHz에 동조가 가능한 CMOS 저잡음 증폭기가 능동 인덕터를 사용하는 같은 주파수 대역의 다른 저잡음 증폭기들보다 잡음 성능에서 탁월한 성능을 보여준다.

V. 결 론

CMOS 능동 인덕터 부하를 이용하여 1.8GHz PCS 대역과 2.4GHz WLAN 대역에 동조가 가능한 저잡음 증폭기를 수동 인덕터인 나선형 인덕터를 사용하지 않고 설계하였다. 본 논문에서 제안된 CMOS 저잡음 증폭기는 공통-게이트 증폭기의 입력단과 두 번째 단의 cascode 증폭기, 그리고 출력 단인 공통-드레인 증폭기로 이루어져 있다. 제안된 저잡음 증폭기는 능동 부하로 사용하는 CMOS 능동 인덕터의 인덕턴스 값을 변화시켜 1.8GHz와 2.4GHz에서 동조가 될 수 있게 설계하였다. 그러나, CMOS 능동 인덕터 부하를 이용하는 저잡음 증폭기의 높은 잡음지수를 줄이기 위하여, 피드백 저항 R_f 를 M_3 의 소오스 단자에 연결하는 새로운 회로구조를 제안하였다. 또한, M_{10} 와 M_{11} 로 구성된 cascode 증폭기를 결합시키는 잡음상쇄기법을 적용하여 잡음지수를 더욱 향상시켰다. 이 동조가능 CMOS 저잡음 증폭기는 1.8GHz와 2.4GHz에서 소신호 이득이 각각 17.3dB와 17.5dB이고, 잡음 지수는 각각 4.37dB와 4.4dB으로 본 논문에서 제안된 잡음감소회로를 적용하여 잡음성능이 약 3.4dB 이상 향상된 것을 확인할 수 있다.

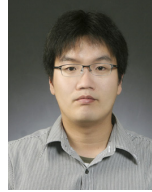
참고문헌

- [1] S. Wu and B. Razavi, "A 900MHz/1.8GHz CMOS receiver for dual-band applications", IEEE International Solid-State Circuits, Vol. 33, pp. 2178-2185, 1998.
- [2] Chong-Ru Wu and Liang-Hung Lu, "A 2.9-3.5-GHz tunable low-noise amplifier", IEEE Silicon Monolithic Integrated Circuits in RF Systems, pp. 206-209, 2006.
- [3] Y.Taur and T.H.Ning, Fundamentals of Modern VLSI Devices, Cambridge, U.K.: Cambridge Univ. Press, 1998.
- [4] A. Thanachayanont, and A. Payne, "VHF CMOS integrated active inductor," Electronics Letters, Vol. 32, No. 11, pp. 999-1000, May, 1996.
- [5] Chao-Chin Hsiao et al., "Improved Quality-Factor of 0.18-μm CMOS Active Inductor by a Feedback Resistance Design," IEEE Microwave and Wireless

- Components Letters, Vol. 12, No. 12, pp. 467-469, Dec. 2002.
- [6] F. Bruccoleri, E.A.M. Klumperink, and B. Nauta, "Wide-band CMOS low-noise amplifier exploiting thermal noise canceling," IEEE J. Solid-State Circuits, Vol. 39, No. 2, pp. 275-282, Feb. 2004.
- [7] 성영규, 석사학위논문, 고려대학교 2009.
- [8] B. Razavi, RF Microelectronics, Prentice Hall, 1998.
- [9] C.-F. Liao, and S.-I. Liu, "A Broadband Noise-Canceling CMOS LNA for 3.1 - 10.6-GHz UWB Receivers," IEEE J. Solid-State Circuits, Vol. 42, No. 2, pp. 329-339, Feb. 2007.
- [10] A. Thanachayanont, and A. Payne, "A 3-V RF CMOS Bandpass Amplifier Using An Active Inductor," IEEE International Symposium on Circuits and Systems, Vol. 1, pp. 440-443, 1998.
- [11] Yuyu Chang, J. Choma, Jr., and J. Wills, "A 900 MHz active CMOS LNA with a bandpass filter," Mixed-Signal Design, SSMSD'99, pp. 33-36, 1999.
- [12] Jhy-Neng Yang, Yi-Chang Cheng, Terng-Yin Hsu, Terng-Ren Hsu, and Chen-Yi Lee, "A 1.75 GHz inductor-less CMOS low noise amplifier with high-Q active inductor load," Circuits and Systems, MWSCAS, Vol. 2, pp. 816-819, 2001.
- [13] Jhy-Neng Yang, Yi-Chang Cheng, and Chen-Yi Lee, "A design of CMOS broadband amplifier with high-Q active inductor," Proc. 3rd IEEE International Workshop on System-on-Chip for Real-Time Applications, pp. 86-89, Jul. 2003.
- [14] M-J. Wu, P-J. Yen, C-C. Chou, and J-T Yang, "A radio frequency CMOS band pass amplifier using high-Q active inductor loads with binary code for multi-band selecting," Proc. 6th WSEAS Int. Conf. on Instrumentation, Measurement, Circuit and System, pp. 138-143, Apr. 2007.

저자소개

성영규(Young-Kyu Sung)



2007년 고려대학교 전자 및 정보
공학부 공학사
2009년 고려대학교 대학원
전자정보공학과 공학석사

※관심분야: RFIC 설계

윤경식(Kyung-Sik Yoon)



1971년 서울대학교 공학사
1977년 Univ. Louis Pasteur de
Strasbourg (석사)
1988년 Univ. of Utah 전자공학과
공학박사

1988년~고려대학교 전자 및 정보공학과 교수
※관심분야: RF 소자 모델링 및 RF 회로설계