
특성화된 수중음향통신모뎀을 위한 신호처리 모듈 구현

선희갑* · 박영준** · 김영길***

Signal Processing Module Development for specialized Underwater Acoustic Communication Modem

Hee-Gab Sun* · Young-Joon Park** · Young-Kil Kim***

요 약

기존의 수중음향통신모뎀은 상용 제품들을 기반으로 개발되어 수중음향통신모뎀의 기능 및 성능 구현은 가능하지만 개발 시스템을 제품화하기에는 시스템의 크기나 개발 비용 등에서 단일 플랫폼으로의 시스템 구현이 필수적으로 요구되었다. 따라서 본 논문에서는 수중음향통신모뎀의 단일 하드웨어 플랫폼을 구현함에 있어 중요한 역할을 하는 신호처리 모듈을 TigerSHARC DSP 프로세서를 이용하여 설계 및 구현하고자 한다.

ABSTRACT

The existing underwater acoustic communications modem is developing based on commercial products, so it is possible on functionality and performance of underwater acoustic communications modem implementation. But the production of development system is required to single platform system implementation at the system's size and cost. So this paper designs and implements the signal processing module as an important role to single hardware platform production of underwater acoustic communication modem by using TigerSHARC DSP processor.

키워드

수중음향통신, 신호처리, DSP, TigerSHARC, 하드웨어 플랫폼

Key word

Underwater Acoustic Communication, Digital Processing, DSP, TigerSHARC, Hardware Platform

* 정회원 : 아주대학교 NCW공학과 박사과정

** 준회원 : 아주대학교 전자공학과 석사과정

*** 종신회원 : 아주대학교 전자공학과 교수 (교신저자, ykkim@ajou.ac.kr)

접수일자 : 2010. 11. 23

심사완료일자 : 2010. 12. 20

I. 서 론

지금까지 수중에서의 통신은 전파의 수중에서 흡수 및 산란되기 쉽고 전달 손실이 크기 때문에 지상에서처럼 일반적인 방법에 의한 무선통신이 불가능하여 오직 음파에 의한 데이터 통신만이 가능하였다. 수중에서의 음파는 그 속도가 전파에 비해 매우 느려 데이터 전송 지연 시간이 길고 대역폭이 한정되어 있어 전송 속도가 낮다는 특징이 있다. 그럼에도 수중무선통신 기술은 음파를 이용하여 수중에서도 자유롭게 디지털 데이터를 송수신할 수 있는 해양개발 및 해양방위에 필요한 전략적 기술이다.[1]

하지만 기존에 개발된 수중음향통신모형은 상용 DSP 시스템을 기반으로 수중음향통신모형의 센서부를 제외한 모든 통신 기능모듈을 소프트웨어적으로 처리하고 있으며, 수중음향통신모형의 다양한 환경에 따른 기능 구현 연구를 중점으로 개발되어 있다. 그러나 상용 제품을 기반으로 개발되었기 때문에 수중음향통신모형의 기능 및 성능 구현은 가능하지만 개발 시스템을 제품화하기에는 시스템의 크기나 개발 비용 등에서 단일 플랫폼으로의 시스템 구현이 필수적으로 요구된다.

이에, 본 논문에서는 신호처리를 위해 아날로그 디바이스사의 TigerSHARC 프로세서를 사용하고, Tiger SHARC 프로세서에 부족한 peripheral 과 ADC를 위해 텍사스 인스트루먼트사의 TMS320F28335 프로세서를 사용했으며, 이 두 DSP 프로세서 간에 데이터를 주고받기 위해 DPRAM(Dual Port RAM) 을 사용하여 수중음향통신모형의 신호처리 모듈을 설계 및 구현하고자 한다.

II. 기존 연구들

2.1. 기존 수중무선통신모형

기존에 개발된 수중무선통신모형은 상용화된 DSP 시스템을 이용하여 구성되었다. 크게 PCI 기반의 상용 제품인 DSP 보드와 A/D 보드, D/A 보드, PC 부분으로 구성되어 있다. 센서를 통해 받은 데이터는 A/D 보드를 통해 아날로그 값에서 디지털 값으로 변환되고, 이는 DSP 보드를 통해 계산 및 처리되고, PC 부분

에서 해당 결과값을 보여주었다.[2] 또한 PC 부분에서 보낸 데이터는 DSP 보드 및 D/A 보드를 거쳐 모듈레이션 되어 다른 수중무선통신모형으로 전송된다. 기존의 수중무선통신모형은 그림 1과 같은 전체 시스템 개요를 가진다.

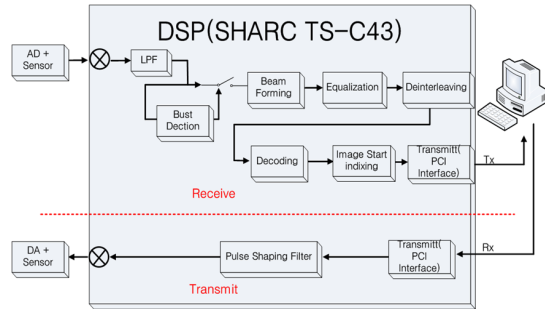


그림 1. 기존 시스템의 개요도
Fig 1. Existing System Outline

또한 기존 수중무선통신모형의 DSP 보드는 4개의 DSP 프로세서를 가지고 있어 프로그램 소스도 4개의 DSP 프로세서에서 동시에 각각 다른 태스크들을 실행할 수 있도록 그림 1에 보이는 여러 태스크들을 4개의 노드로 묶어 실행시키며[3], 이를 위해 VSPWorks 라는 실시간 운영체제를 사용하였다. 각 태스크들은 VSPWorks 에 의해 스케줄링 되어 실행된다.

2.2. TS-C43 DSP 보드

기존 수중무선통신모형에서 신호 처리를 담당하는 주요 부분이다. 그림 2와 같이 아날로그 디바이스사의 ADSP- TS101S 프로세서 4개를 사용하였으며, PMC(PCI Mezzaine Card) 모듈 구조로 이루어져 있다. 매우 높은 속도의 데이터 입출력을 제공하고, 7 GFLOPs 이상의 성능을 낼 수 있다. 또한, 클러스터 아키텍처와 빠른 공유 메모리 구조로 인해 차세대 통신 및 실시간 영상 처리에 이상적이며, 자일링스사의 Virtex-II FPGA 를 포함하여 개발자에게 FPDP (Front Panel Data Port), LVDS(Low-Voltage Differential Signaling), 채널 링크나 다른 디지털 인터페이스를 위해 주문 제작된 빠른 데이터 포트에 사용되어질 수 있는 추가적인 프로세싱 소스를 제공한다.

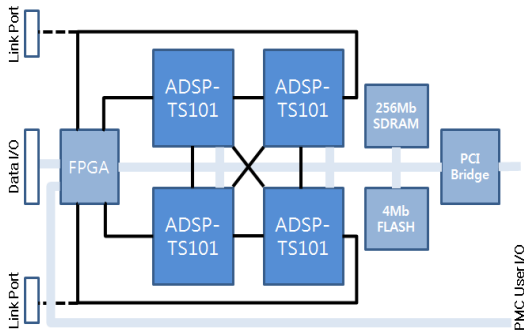


그림 2. TS-C43 DSP 보드 블록 다이어그램
Fig 2. Block Diagram of TS-C43 DSP Board

2.3. PMC-ADADIO A/D 보드

12채널 PMC-ADADIO 아날로그 I/O 보드는 고해상도 16비트 아날로그 입력과 고품도 단일 너비의 PMC 모듈의 출력 자원을 제공한다. 8개의 아날로그 입력 채널은 동시에 샘플링되며, 서로 다른 입력 또는 싱글-엔디드 입력으로 소프트웨어적으로 설정되어진다. 입력은 연속적으로 샘플링되거나 버스트 샘플링 될 수 있고, FIFO 버퍼에 의해 제공된다. 4개의 아날로그 출력 채널은 독립적인 레지스터들을 통해 이용되고, 각각 동기 또는 비동기식으로 업데이트 될 수 있다. 입력과 출력력은 $\pm 10V$, $\pm 5V$, $\pm 2.5V$ 의 범위를 가진다. 디지털 포트는 8개의 양방향 데이터 라인과 2개의 컨트롤 라인을 제공한다.

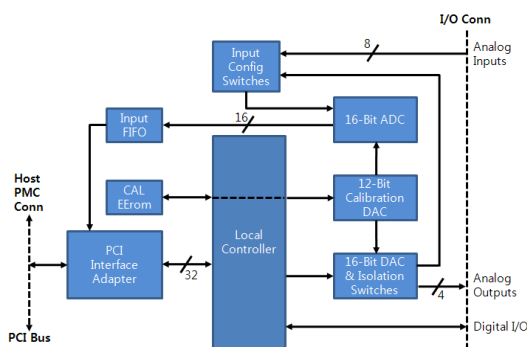


그림 3. PMC-ADADIO A/D 보드 블록 다이어그램
Fig 3. Block Diagram of PMC-ADADIO A/D Board

2.4. PMC-16AO-12 D/A 보드

PMC-16AO-12 보드는 PCI 버스를 위한 고속의 아날로그 출력이 가능한 단일 너비 크기의 PMC 카드이다. 12개의 16비트 아날로그 출력 채널은 $\pm 10V$, $\pm 5V$, $\pm 2.5V$ 의 출력 범위를 제공하며, 채널 당 400 KSPS(Kilo-Sampling Per Second) 이상의 속도로 각각 동시에 또는 순차적으로 측정되어질 수 있다. PCI 인터페이스 어댑터는 플러그 앤 플레이를 제공한다.

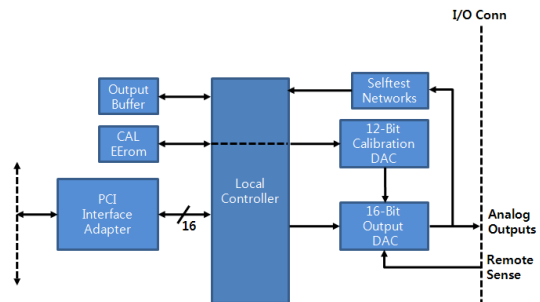


그림 4. PMC-16AO-12 D/A 보드 블록 다이어그램
Fig 4. Block Diagram of PMC-16AO-12 D/A Board

2.5. VSPWorks

DSP 보드 내에서 태스크들을 스케줄링하고 실행시키기 위한 실시간 운영체제이다. VSPWorks는 멀티프로세서 개발 환경, 유저 태스크들에 대한 프로파일링, 어플리케이션 개념에서 필요로 하는 여러 신호의 생성, 외부와의 인터페이스 용이성 등을 쉽고 이식성이 높게 하기 위한 실시간 운영체제이다.

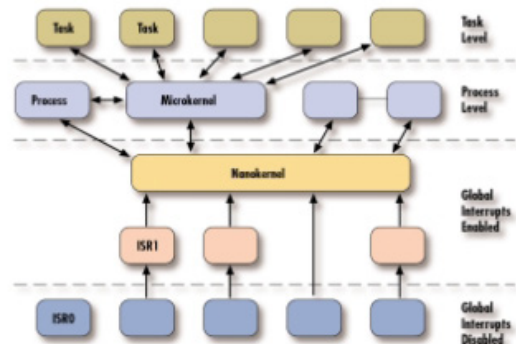


그림 5. VSPWorks 멀티-레이어 구조
Fig 5. VSPWorks Multi-layered Architecture

진정한 의미의 이중 병렬 시스템을 위한 실시간 시스템 개발환경으로, 특히 순차성을 내제한 시스템 엔지니어가 병렬성을 내제한 프로세서 및 시스템을 위한 설계를 용이하게 하기 위하여 VSP(Virtual Single Processor) 개념을 도입하였다. 시스템 컨피규레이션과 태스크 코드를 분리함으로써, 하드웨어 사양이 변하더라도 소스 코드의 변경 없이 어플리케이션을 수행할 수 있도록 하였다.

III. 신규 시스템 구성

그림 6은 신규 구현한 신호처리모듈의 하드웨어 블록도이다. 구현 플랫폼에 사용된 프로세서는 TigerSHARC 프로세서 중 ADSP-TS201S 프로세서를 실제 신호처리를 위해 사용하였고, ADSP-TS201S 프로세서에 부족한 peripheral 과 ADC를 위해 TMS320F28335 프로세서를 사용하였으며, 두 DSP 프로세서 간의 데이터 통신을 위하여 중간에 DPRAM 을 배치하였다.[4]

또한 ADSP-TS201S 프로세서를 위한 메모리로 128 MByte 의 SDRAM 과 사용자 프로그램을 위한 FLASH Memory 를 구성하였다. 센서 쪽에서 입력되는 아날로그 신호를 디지털 신호로 변환한 ADC 는 TMS320F28335 프로세서에 내장되어 있는 ADC 를 사용하였으며, 디지털 신호를 아날로그 신호로 변환하여 센서 쪽으로 전달할 DAC 를 따로 구성하였다.

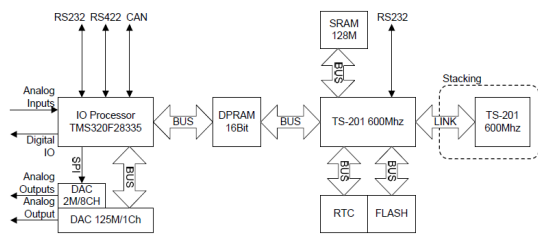


그림 6. 신규 신호처리 모듈의 하드웨어 블록도
Fig 6. Hardware Block Diagram of New Signal Processing Module

3.1. ADSP-TS201S

신규 시스템은 표 1에서 보는 것과 같이 기존 수중음향통신모형에 사용하였던 ADSP-TS101S 프로세서보다

2배의 클럭 스피드와 성능을 가지는 ADSP-TS201S 프로세서를 사용하였다. 따라서 기존에는 4개의 ADSP-TS101S 프로세서를 사용하였으나 신규 시스템에서는 2개의 ADSP-TS201S 프로세서를 사용하여 시스템의 성능은 유지하면서 그 크기를 줄일 수 있다.

표 1. ADSP-TS201S 와 ADSP-101S 비교
Table 1. Comparison between ADSP-TS201S and ADSP-TS101S

Spec.	ADSP-TS101S	ADSP-TS210S
Performance	300 MHz Clock Speed	600 MHz Clock Speed
	1.8 GFLOPS	3.6 GFLOPS
	3.3V External Supply Voltage	2.5V External Supply Voltage
Feature	Dual-computation blocks (ALU, multiplier, shifter, CLU, register file) - Floating Point 연산	Dual-computation blocks (ALU, multiplier, shifter, CLU, register file) - Floating Point 연산
	Dual-integer ALUs	Dual-integer ALUs
Memory	6 Mbit on-chip Memory	24 Mbit on-chip Memory
Peripheral	4 Link Ports, External Port	4 Link Ports, External Port
Company	Analog Device, Inc.	Analog Device, Inc.

ADSP-TS201S 프로세서는 큰 신호 처리 태스크들과 통신기반 시설에 최적화된 매우 우수한 성능을 가지는 정적 슈퍼스칼라 프로세서이며, 디지털신호처리 성능의 새로운 표준을 설정하기 위해 이중 계산 블록과 함께 매우 큰 메모리 크기를 가진다. 정적 슈퍼스칼라 구조로 각 사이클 당 4개의 인스트럭션을 수행하는데 이는 24개의 고정소수점 연산이나 6개의 부동소수점 연산 성능을 가진다.

3.2. TMS320F28335

ADSP-TS201S 프로세서에 부족한 peripheral 을 보완하고, ADC 를 위해 다양한 peripheral 과 고성능 ADC 를 가지는 TMS320F28335 프로세서를 사용하였다. 그림 7

에서 보는 것과 같이 TMS320F28335 프로세서는 SPI, I2C, RS232, RS422, CAN 등의 다양한 peripheral 을 가진다.

TMS320F28335 프로세서는 고성능의 정적 CMOS 기술을 적용한 32비트 CPU로 6채널의 DMA와 256K x 16 Flash, 34K x 16 SRAM, 16채널의 12비트 ADC, 4개의 16 비트 타이머를 가진다.

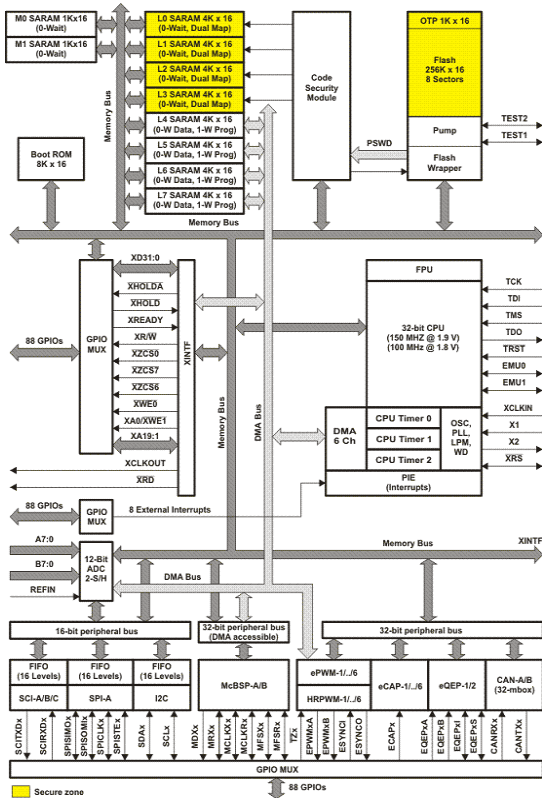


그림 7. TMS320F28335 기능별 블록 다이어그램
Fig 7. Functional Block Diagram of TMS320F28335

3.3. IDT70V28L

신호처리를 위한 ADSP-201S 프로세서와 peripheral 과 ADC를 담당하는 TMS320F28335 프로세서 사이에서 데이터를 주기 받기 위해 IDT70V28L DPRAM 을 사용하였다. 빠른 속도의 64K x 16 Dual-Port Static RAM으로, 그림 6에서처럼 좌·우측에서 서로 독립적으로 데이터를 읽고 쓸 수 있다.

IDT70V28은 단독으로 1024 Kbit 의 Dual-Port RAM 또는 32비트나 그 이상의 워드 시스템의 마스터/슬레이브로 결합된 Dual-Port RAM 으로 사용될 수 있도록 설계되었다.

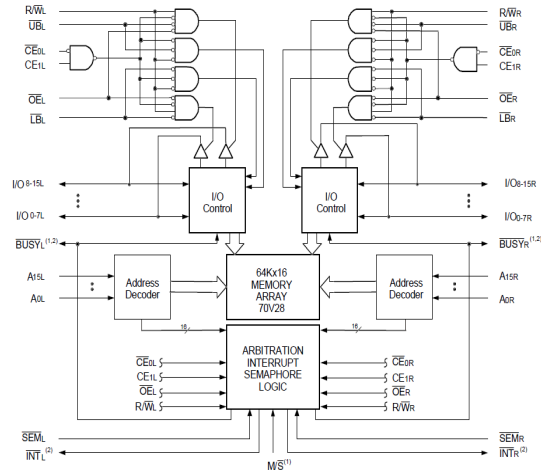


그림 8. IDT70V28L 기능별 블록 다이어그램
Fig 8. Functional Block Diagram of IDT70V28L

3.4. 시스템 구현

시스템의 전체적인 구성은 그림 9의 블록 다이어그램을 기반으로 설계되었다.

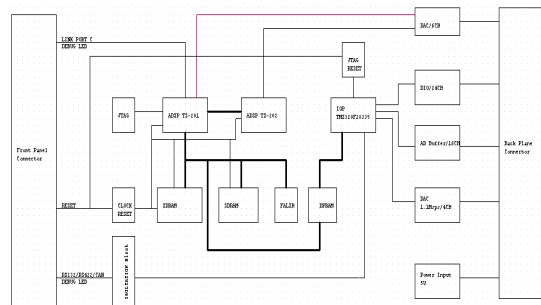


그림 9. 전체 회로의 블록 다이어그램
Fig 9. Block Diagram of Full Circuit

ADSP-TS201S 프로세서 관련 회로에는 입력 전압 3.3V를 기준으로, DSP 코어 쪽에 1.2V, DSP 입출력 쪽에 2.5V, DRAM 쪽에 1.6V 등의 전압이 사용되었다. 2개의

ADSP-TS201S 프로세서 중 하나의 Default ID 를 0으로 설정하여 메인으로 설정하였으며, 다른 하나는 Default ID 를 1로 설정하여 서브로 설정하였다. 각각 FLASH와 SDRAM에 연결하였고, JTAG 에뮬레이터를 사용하여 프로그래밍 및 디버깅을 할 수 있도록 구성하였으며, 2개의 ADSP-TS201S 프로세서 간의 링크 포트를 연결하였다.[5] DSP에 공급되는 클럭은 600MHz 로 설정하였으며, DSP 자체에 외부 통신 peripheral 이 없으므로 LED 를 배치하여 디버깅 시 사용하도록 하였다.

TMS320F28335 프로세서 관련 회로에는 프로그래밍 및 디버깅을 위해 JTAG 을 연결하였고, 디버깅을 위해 외부와 시리얼 통신을 할 수 있는 포트와 LED를 배치하였다. 외부의 센서 모듈과도 연결할 수 있도록 백 플레인 쪽에 커넥터를 설계하였다.

DPRAM은 3부분으로 나누어 ADSP-TS201S 프로세서 측에서 쓰는 부분, TMS320F28335 프로세서 측에서 쓰는 부분, DPRAM 의 현재 상태를 나타내는 부분으로 각각 사용하도록 하였다.[6] 또한 ADSP-TS201S 프로세서 측과 TMS320F28335 프로세서 측의 IRQ 와 FLAG 를 각각 연결하여 각 프로세서에서 DPRAM 에 데이터를 쓰고 그 여부를 서로 알려줄 수 있도록 설계하였다.

IV. 결 론

구현 시스템을 이용한 테스트는 임의의 데이터 값을 구현 시스템에 입력하고 각 태스크 별로 데이터를 처리하는데 걸리는 연산시간을 측정하였다.

표 2. 태스크 별 연산시간
Table 2. Individual Task Operation Time

Task	기존 플랫폼	신규 플랫폼
down	180.3 ms	17.3 ms
sync	5 ms	2.68 ms
beamf	13 ms	11.3 ms
equal	60 ms	8.24 ms
integra	1.6 ms	320 us
viterbi	44 ms	17 ms

각 태스크 별 연산시간은 표 2와 같으며, 이는 기존 수중음향통신모뎀의 연산시간과 비교하였을 때 훨씬 빠른 시간 내에 데이터를 처리하는 것을 알 수 있다.

본 논문에서 구현된 수중음향통신모뎀의 신호처리 모듈은 기존의 수중음향통신모뎀에 비해 작은 크기에도 불구하고 뛰어난 연산능력을 가지므로 앞으로 수중음향통신 분야에 널리 사용될 수 있을 것으로 기대된다. 지금까지 본 논문에서 제시한 하드웨어와 실험 결과를 토대로 더욱 최적화된 프로그래밍 및 하드웨어를 구축한다면 앞으로도 지속적으로 연구될 수중음향통신 분야에 빠질 수 없는 신호처리모듈 개발 및 통합 수중음향통신모뎀 개발의 기초가 될 것이다.

참고문헌

- [1] Xavier Lurton, "An Introduction to Underwater Acoustics", Springer, Dec. 2006
- [2] 백혁, 박종원, 임용곤, "천해역에서의 실시간 수중 데이터 통신 시스템 구현", 한국해양정보통신학회 종합학술대회, Vol.11, No.1, pp.754-757, 2007
- [3] 조혁, "수중음향을 이용한 음성 및 데이터통신과 위치표시 시스템에 관한 연구", 아주대학교 석사 논문, 2003
- [4] 변무광, 박성준, "수중 센서네트워크를 위한 초음파 통신 모듈 설계 및 구현", 한국통신학회논문지, '09-06 Vol.34, No.6, pp.437-444, 2009
- [5] 박종원, 최영철, 이덕환, 김시문, 김승근, 임용곤, "수중 음향 디지털 송수신기의 DSP 구현 및 실험적 고찰", 한국해양정보통신학회 종합학술대회 논문집, Vol.7, No.2, 2003
- [6] 한정우, "고속데이터 전송을 위한 수중 음향 통신 시스템에 관한 연구", 한국해양대학교 석사 논문, 2009

저자소개



선희갑(Hee-Gab Sun)

해군사관학교 전자공학과 학사
연세대학교 전자공학과 석사
아주대학교 NCW공학과
박사과정

※ 관심분야 : Network Centric Warfare, Embedded System, 통신 네트워크



박영준(Young-Joon Park)

아주대학교 전자공학과 학사
아주대학교 전자공학과 석사과정

※ 관심분야 : 회로해석 및 설계, 의료기기, 센서공학, Embedded System, 수중음향통신



김영길(Young-Kil Kim)

고려대학교 전자공학과 학사
한국과학원 산업전자공학과 석사
ENST(프랑스) 박사
아주대학교 전자공학과 교수(현재)

※ 관심분야 : RFID Platform, Embedded System, 초음파 의료기기, Mobile 의료정보 시스템