

## 나노 구조의 패턴을 갖는 n-type GaN 기판을 이용한 380 nm UV-LED의 광 추출 효율 개선

백광선 · 조민성 · 이영곤 · Karthikeyan Giri Sadasivam · 송영호\*  
김승환\* · 김재관\* · 전성란\* · 이준기<sup>†</sup>  
전남대학교 대학원 신소재공학부, \*한국광기술원

### Improvement in Light Extraction Efficiency of 380 nm UV-LED Using Nano-patterned n-type GaN Substrate

Kwang Sun Baek, Min sung Jo, Young Gon Lee, Karthikeyan Giri Sadasivam, Young Ho Song\*, Seung Hwan Kim\*, Jae Kwan Kim\*, Seong Ran Jeon\* and June Key Lee<sup>†</sup>

Department of Materials Science & Engineering, Chonnam National University,  
Yongbong 300 Gwangju 500-757, Korea

\*Korea Photonics Technology Institute, 971-35 Wolchul-Dong, Gwangju 500-460, Korea

(2011년 3월 8일 접수 : 2011년 4월 13일 최종수정 : 2011년 4월 13일 채택)

**Abstract** Ultraviolet (UV) light emitting diodes (LEDs) were grown on a patterned n-type GaN substrate (PNS) with 200 nm silicon-di-oxide (SiO<sub>2</sub>) nano pattern diameter to improve the light output efficiency of the diodes. Wet etched self assembled indium tin oxide (ITO) nano clusters serve as a dry etching mask for converting the SiO<sub>2</sub> layer grown on the n-GaN template into SiO<sub>2</sub> nano patterns by inductively coupled plasma etching. PNS is obtained by n-GaN regrowth on the SiO<sub>2</sub> nano patterns and UV-LEDs were fabricated using PNS as a template. Two UV-LEDs, a reference LED without PNS and a 200 nm PNS UV-LEDs were fabricated. Scanning Electron microscopy (SEM), Transmission Electron Microscopy (TEM), X-Ray Diffraction (XRD), Photoluminescence (PL) and Light output intensity- Input current- Voltage (L-I-V) characteristics were used to evaluate the ITO-SiO<sub>2</sub> nanopattern surface morphology, threading dislocation propagation, PNS crystalline property, PNS optical property and UVLED device performance respectively. The light out put intensity was enhanced by 1.6times@100mA for the LED grown on PNS compared to the reference LED with out PNS.

**Key words** patterned n-GaN substrate, light extraction efficiency, InGaN, light-emitting diodes.

## 1. 서 론

적색, 녹색 발광 다이오드(LED, light emitting diode)에 이어 1994년 청색 발광 다이오드의 개발에 따라 전광판 및 전자표시의 full color화가 가능하게 되었다. 발광 다이오드는 전기를 바로 빛으로 변환하므로 대부분의 전기를 열로 소모시키는 기존 광원에 비해 광변환 에너지 효율이 높을 뿐만 아니라,<sup>1,2)</sup> 내구성이 뛰어나서 긴 수명을 가지고 있다. 그에 따라 차세대 광원으로 주목을 받고 있고, 산업과 경제에 미치는 영향이 날로 커지고 있는 실정이다.<sup>3)</sup> 특히, LED의 효율에 있어서 관심이 집중되는 부분은 LED의 발광층에서 생성된 빛이 LED 칩 내

부의 전반사에 의해 손실되지 않고 효과적으로 외부로 방출되도록 광추출효율을 향상시키는 것이며,<sup>4)</sup> 이를 구현하기 위한 방법 중 하나는 LED 칩을 구성하는 층들의 전반사되는 표면에 roughness를 주어 광이 외부로 더 많이 방출되도록 하는 방법이 있다.

발광다이오드는 p형 반도체막의 정공과 n형 반도체막의 전자가 활성층에서 재결합 하면서 빛을 방출을 한다. 활성층에서 생성된 빛은 모든 방향으로 방출되는데, 이러한 빛이 이중 재료를 만났을 경우, 계면에서 전반사 조건을 만족시키는 빛은 이중재료를 투과하여 외부로 나오지 못하고, 다이오드 내부에서 전반사를 거듭하다 결국 소멸되어 버린다. 전반사를 일으키는 각도는 두 매질의 굴절률에 의해 결정되는데, 두 매질의 계면에서의 굴절률의 차이가 클수록 전반사 되어 통과할 수 있는 각도의 폭이 좁아지게 된다. 그러므로, 실제 발광 다이오드에서 나

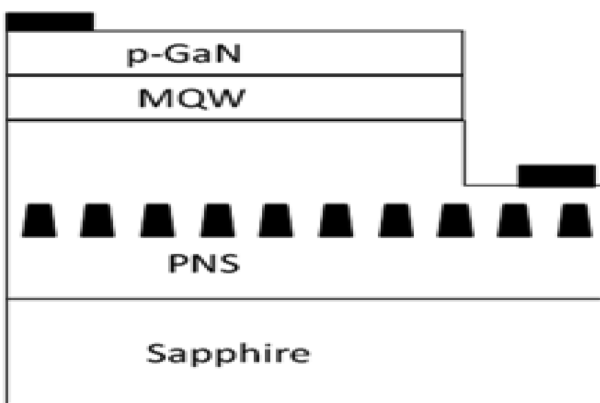
<sup>†</sup>Corresponding author  
E-Mail : junekey@chonnam.ac.kr (J. K. Lee)

오는 빛은 활성층에서 발생한 빛 중 전반사가 되지 않은 일부의 빛만 LED를 탈출을 하고, 나머지는 LED 내부에서 소멸된다. 이러한 단점을 개선하기 위하여 이중 매질이 만나는 계면에 요철을 형성하여 빛의 산란을 유도하여 LED의 휘도를 증가시키는 방법들이 연구되어 왔고, 실제로 적용이 되고 있다.<sup>5-9)</sup> 그리고, GaN가 위와 같은 반도체 소자에 사용되기 위해서는 결정 결함이 적은 단결정 형태로 형성되어야 한다. GaN와 Sapphire와의 격자 상수의 차이로 인해 GaN 박막에는 결정 결함이 자연스럽게 형성되게 되는데, 그 중에서도 특히 threading dislocation은 소자의 특성과 수명에 악영향을 끼친다.

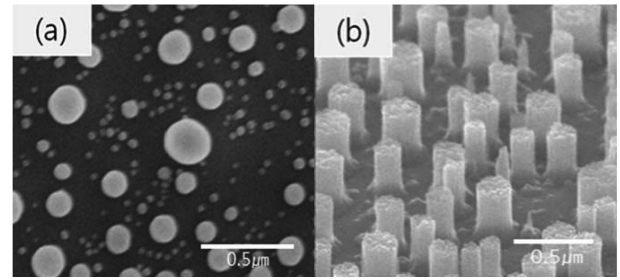
이러한 결정 결함을 줄이기 위한 방법으로는 성장 마스크가 하단의 전위를 차단해주는 ELOG (Epitaxial Lateral Overgrowth) 방법 및 pendeo epitaxy 방법이 사용되고 있다.<sup>9,10)</sup> 전자는 노출된 GaN에 존재하는 dislocation이 마스크킹이 되지 않음으로써 그대로 GaN막 성장시 계속 존재하게 되는 단점이 있으며, 후자는 마스크의 너비가 넓어 질수록 평탄한 GaN막을 얻기가 어려워지는 문제점을 갖고 있다. 본 논문에서는 ELOG 방법의 적용 및 빛의 산란을 유발하기 위해 사진 공정을 사용하지 않고 nm 단위의 마스크를 형성을 하여 광출력을 향상시키는 patterned n-type GaN substrate (PNS) 방법을 연구하였다.<sup>10)</sup>

## 2. 실험 방법

본 실험에서 LED의 Epitaxial layer는 c-plane 사파이어 기판 위에 유기 금속 화학 증착법(MOCVD)을 사용하여 성장하였다. Fig. 1은 PNS LED의 schematic diagram을 나타낸다. 사파이어 위에 40 nm의 GaN low-temperature buffer layer 증착 후, 0.5  $\mu\text{m}$ 의 두께를 갖는 undoped GaN layer와 1.2  $\mu\text{m}$  두께를 갖는 n-type GaN layer를 성장하였다. 다음으로, 이 n-type GaN layer위에 plasma-enhanced chemical vapor deposition (PECVD)법을 이용



**Fig. 1.** Schematic diagram of PNS UV-LED. SiO<sub>2</sub> nano sized columns are on an internal n-GaN layer.



**Fig. 2.** SEM image of (a) self assembled ITO-SiO<sub>2</sub> layer and (b) SiO<sub>2</sub> nano patterns after ITO removal.

하여 300 nm의 SiO<sub>2</sub> layer를 증착한 후, SiO<sub>2</sub> layer 위에 e-beam evaporator를 이용하여 150 nm의 ITO (indium tin oxide)를 증착 하였다. ITO-SiO<sub>2</sub> layer를 갖는 시료는 1%의 HCl 용액에 150초간 etching을 실시하였다. ITO layer는 HCl 용액 내에서 indium oxide가 제거되고 tin oxide cluster만 존재하게 되어 self-assembled cluster(Fig. 2(a))가 형성되는데, 이 cluster들을 etching mask로 사용하여 SiO<sub>2</sub> layer를 ICP-RIE로 etching하였다. SiO<sub>2</sub> layer를 patterning 한 후, etching mask는 commercial ITO wet etchant를 사용하여 제거하였다. Fig. 2(b)는 n-GaN 위에 형성된 SiO<sub>2</sub> 패턴에 대한 scanning electron microscopy (SEM) 이미지이다. SiO<sub>2</sub> 패턴들의 평균 지름은 약 200 nm이다. 이 PNS를 template로 이용하여 그 위에 UV-LED를 성장하였고 Cr과 Au를 이용하여 전극을 형성하였다.<sup>10)</sup> PNS를 사용하지 않은 샘플(reference)과 SiO<sub>2</sub> diameter size가 200 nm인 PNS UV-LED (칩크기 500 × 500  $\mu\text{m}^2$  PNS UV-LED)를 제작하였다. 구조적 특성은 x-ray diffraction, TEM (transmission electron microscopy), 그리고 전기적, 광학적 특성은 L-I-V 분석을 실시하였다. 또한 추가적인 실험으로 SiO<sub>2</sub> diameter size가 약 200 nm인 PNS layer를 double layer로 삽입시킨(double PNS UV-LED) UV-LED를 reference와 PNS UV-LED와 함께 photoluminescence (PL) 분석하고 결과를 비교하였다. Double PNS UV-LED의 XRD특성은 다음 논문에서 다룰 예정이다.

## 3. 결과 및 고찰

PNS의 존재로 인한 n-GaN의 결정성 향상 정도를 XRD로 평가하였고, 그 결과는 Table 1과 같다. Table 1에 나타난 바와 같이 reference에 비해 PNS UV-LED의 full

**Table 1.** Results of XRD rocking curve.

	(002)	(102)
Reference	373	420
PNS UV-LED with 200 nm diameter SiO <sub>2</sub> patterns	303	411

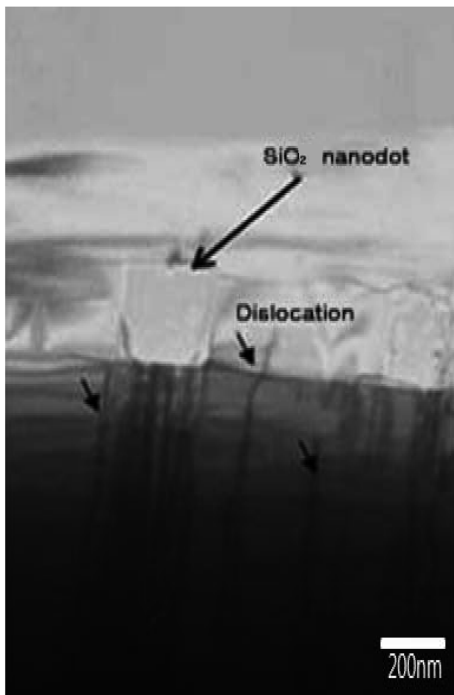


Fig. 3. Cross section TEM image of 200 nm PNS UV-LED.

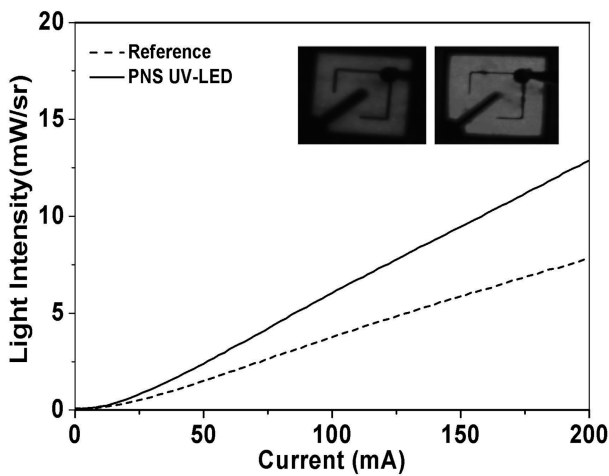


Fig. 4. Light intensity vs input current characteristics. The inset shows optical microscope image of reference(left) and PNS UV-LED(right) at 50 mA.

width at half maximum (FWHM)이 (002)면과 (102)면에서 모두 감소함을 확인 할 수 있다. 이러한 이유는 Fig. 3에 나타낸 TEM사진에서 확인 할 수 있듯이, SiO<sub>2</sub> nano-pattern들이 기판으로부터 올라오는 threading dislocation을 blocking해주기 때문인 것으로 보인다.

UV-LED는 PNS를 template로 하여 제작되었다. reference와 PNS UV-LED의 전기적 특성을 L-I curve와 I-V curve를 이용하여 분석하였다. Fig. 4는 reference와 PNS UV-LED의 L-I 특성이다. 시료 모두 그래프에서 보는 것처럼 input current가 증가할수록 light output intensity가

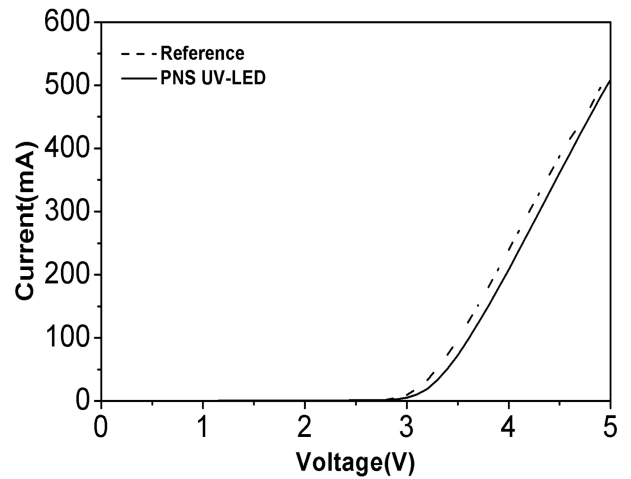


Fig. 5. Input current vs. voltage characteristic.

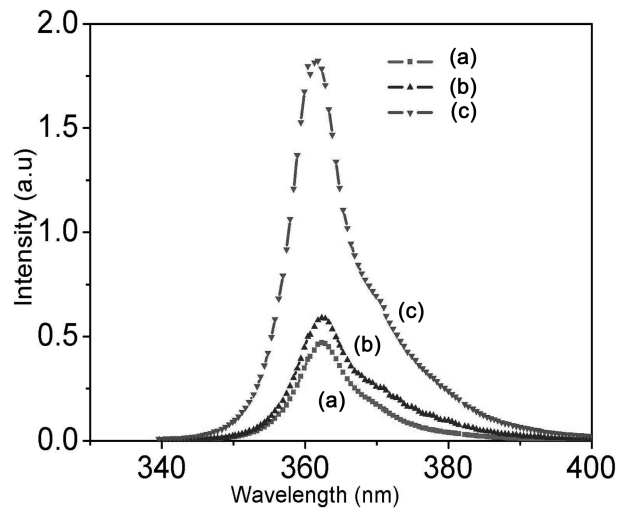


Fig. 6. PL property with PNS structure; (a) reference, (b) one PNS and (c) double PNS.

증가하였다. reference와 비교 했을 때, 100 mA에서 PNS UV-LED의 경우 약 1.6배 증가하는 결과를 얻었다. light output intensity의 증가는 SiO<sub>2</sub> pattern들의 기판으로부터 올라오는 threading dislocation blocking으로 인한 발광층의 결정성의 개선 때문이며 또한 SiO<sub>2</sub> nano pattern들이 UV-LED의 발광층에서 나오는 빛의 scattering을 유도하여 보다 많은 빛이 외부로 빠져 나오기 때문인 것으로 판단된다.

Fig. 4의 inset은 Reference(왼쪽)와 PNS UV-LED(오른쪽)에 50 mA를 걸어 광학 현미경으로 관찰한 사진이다. 앞선 결과와 마찬가지로 보는바와 같이 PNS UV-LED의 light output intensity가 증가했음을 확인 할 수 있다.

Fig. 5는 reference와 PNS UV-LED의 I-V특성을 나타낸다. 동작 전류 50 mA에서 reference와 PNS UV-LED의 동작 전압은 각각 3.1V와 3.2V로 나타났다. 결정성이 증

가하면 동작전압은 감소해야한다.<sup>10)</sup> 하지만 Fig. 5에서는 PNS UV-LED의 동작전압이 0.1V 증가하였다. 그 이유는 공정 중 Cleaning의 문제와 re-growth 공정 조건의 차이 (n-GaN growth는 전담대에서 진행하였고 re-growth는 한국광기술원에서 진행하였다)로 인한 것으로 추측되며 공정 조건의 최적화가 요구된다.

Fig. 6은 reference, PNS UV-LED와 double PNS UV-LED의 PL 특성을 나타낸다. reference 대비 PNS UV-LED와 double PNS UV-LED의 경우 PL intensity가 각각 약 1.86, 3.87배 증가하는 결과를 얻었다. 따라서, 이 결과와 이전의 XRD, TEM 결과를 통해 PNS의 SiO<sub>2</sub> nano pattern 들은 GaN내에서 nano-ELOG로 작용해 GaN의 crystal quality를 향상 시키는 데 효과가 있는 것으로 판단된다.

#### 4. 결 론

본 연구에서는 SiO<sub>2</sub>가 나노크기로 패턴된 n-type GaN를 이용하여 UV-LED를 제작하였다. XRD 분석과 TEM 분석, PL분석을 통해 nano-pattern들이 threading dislocation을 blocking 하는 nano-ELOG로 작용하여 n-GaN층의 결정성이 향상됨을 확인하였다. 또한 L-I-V분석 결과 PNS UV-LED의 light intensity가 1.6배 증가함을 확인 하였다. 본 연구를 통해 PNS의 nano-ELOG 효과와 빛의 scattering point로서 효과를 확인하였으며, 앞으로도 PNS 공정의 최적화에 대한 연구를 통해 더욱 LED의 효율을 개선할 수 있을 것으로 기대한다.

#### 참 고 문 헌

1. Y. Kawakami, Y. Narukawa, K. Omae, S. Fujita and S. Nakumara, *Phys. Status Solidi*, **178**, 331 (2000).
2. T. Nishida, H. Saito and N. Kobayashi, *Appl. Phys. Lett.*, **79**, 711 (2001).
3. N. Grandjean and J. Massies, *J. Cryst. Growth*, **134**, 51 (1993).
4. E. J. Kang, C. Huh, S. H. Lee, J. J. Jung, S. J. Lee and S. J. Park, *Electrochem. Solid State Lett.*, **8**(12), G327 (2005).
5. S. J. Park, K. G. Sadasivam, T. H. Chung, G. C. Hong, J. B. Kim, S. M. Kim, S. H. Park, S. R. Jeon and J. K. Lee, *J. Nanosci. Nanotechnol.*, **8**, 5393 (2008).
6. T. Fujii, Y. Gao, R. Sharma, E. L. Hu, S. P. DenBaars and S. Nakamura, *Appl. Phys. Lett.*, **84**, 855 (2004).
7. J. Cho, H. Kim, H. Kim, J. W. Lee, S. Yoon, C. Sone, Y. Park and E. Yoon, *Phys. Status Solidi C*, **2**, 2874 (2005).
8. M. Yamada, T. Mitani, Y. Narukawa, S. Shioji, I. Niki, S. Sonobe, K. Deguchi, M. Sano and T. Mukai, *Jpn. J. Appl. Phys.*, **41**, L1431 (2002).
9. H. W. Huang, J. K. Huang, S. Y. Kuo, K. Y. Lee and H. C. Kuo, *Appl. Phys. Lett.*, **96**, 263115 (2010).
10. K. W. Kwon, S. H. Park, S. S. Cho, B. J. Kim, I. H. Kim, J. K. Lee, S. W. Ryu and Y. H. Kim, *Jpn. J. Appl. Phys.*, **46**, 7622 (2007).