

스위칭 손실을 최소화한 부스트 방식의 역률 개선 회로

李效在*, 崔鉉七†

Power Factor Correction Circuit with a Soft-switched Boost Scheme

Hyo-Jae Lee, and Hyun-Chil Choi

요 약

본 논문에서는 소프트 스위칭 방식의 부스트 회로를 이용한 역률 개선 회로를 새롭게 제안하였다. 제안한 역률 개선 회로를 구성하는 내부 회로는 기존 PWM 부스트 회로와 전반적인 동작은 동일하며 단지 스위칭 순간에만 영전압 혹은 영전류 스위칭 동작을 하게 된다. 따라서 기존의 PWM 회로와 같이 제어가 용이할 뿐만 아니라 소프트 스위칭에 의한 고효율 성능을 얻게 된다. 본 논문에서는 이러한 소프트 스위칭 회로를 이용하여 높은 효율을 가지는 역률 개선 회로를 체계적으로 설계하기 위한 방안을 제시하였다. 아울러 실험을 통하여 이러한 설계방법의 타당성과 제안한 역률 개선 회로의 우수성을 입증하였다.

ABSTRACT

In this paper, a new power factor correction circuit(PFC) based on a soft-switched boost scheme is proposed. Except for some soft-switching transition intervals, it operates exactly like the conventional boost scheme. Thus the desirable features of both high efficiency and easy control can be obtained. The design guidelines are suggested to achieve high efficiency. To verify the superior performance of the proposed circuit, experiment and simulation is carried out.

Key Words : ZCT, ZVT, Boost converter, CCM(Continuous Current Mode), Power Factor Correction

1. 서 론

교류 상용전원을 입력으로 하는 전력 변환기 분야에서 양질의 전력을 얻기 위하여 역률 개선에 대한 다양한 연구가 이루어지고 있다^{[1]-[10]}. 특히 최근 들어서는 높은 역률과 더불어 높은 효율을 얻기 위해서 소프트 스위칭 회로를 사용하는 역률 개선 회로에 대한 관심이 날로 높아지고 있다^{[5]-[10]}.

소프트 스위칭을 활용한 고효율 역률 개선 방식으로

는 크게 공진형과^{[5]-[8]} 천이형^{[9][10]} 들 수 있다.

공진형 역률 개선 회로는 직렬공진형^[5], 병렬공진형^[6], 직병렬공진형^[7], 부분공진형^[8] 등이 있다. 이들은 스위칭 주파수 증가에 대한 스위칭 손실이 크게 증가하지 않으므로 스위치를 고주파로 동작시킬 수 있어서 유리하다. 그러나 이전의 PWM 방식에 비해 스위치의 전압 혹은 전류 스트레스의 증가로 인한 전도 손실(Conduction loss)이 증가할 뿐만 아니라 제어가 복잡한 특성이 있다.

그에 반해 천이형 회로는 전반적인 동작이 기존의 PWM 방식과 동일하고 단지 짧은 스위칭 순간에만 공진을 활용하는 형태이므로 소프트 스위칭뿐만 아니라 제어가 기존 PWM 방식의 경우처럼 매우 쉽다는 장점을 가진다. 이러한 천이형 회로에는 영전류 천이

*교신저자 : 정회원, 인제대 전자지능로봇공학과 부교수

E-mail : elecchc@inje.ac.kr

†정회원, 부경대 메카트로닉스공학과 박사과정

접수일자 : 2010. 10. 8 1차 심사 : 2010. 11. 19

심사완료 : 2010. 12. 16

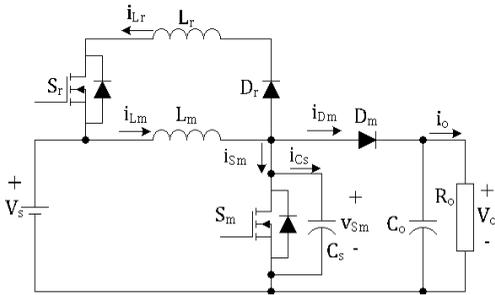


그림 1 소프트 스위칭 부스트 회로
Fig. 1 Circuit diagram of the basic soft switching boost circuit

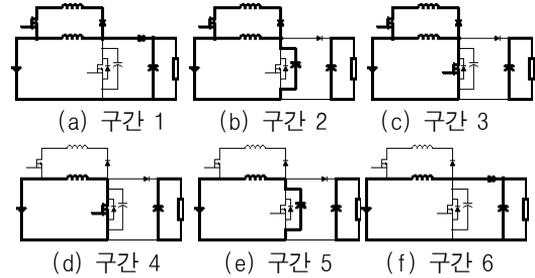


그림 2 ZCT 모드 동작에 대한 각 구간별 등가회로
Fig. 2 Equivalent circuits for different operating intervals at ZCT mode

형(Zero Current Transition : ZCT)^[9]과 영전압 천이형(Zero Voltage Transition : ZVT)^[10]을 들 수 있다.

본 논문에서는 최근 발표된 천이형 방식의 소프트 스위칭 부스트 회로를^[11] 적용한 고효율 역률 개선 회로를 제안한다.

제안한 역률 개선 회로에서 주 스위치는 입력-대-출력 전압의 비율에 따라 3가지의 서로 다른 모드로 동작하게 된다. 주 인덕터가 전류 불연속인 구간에서는 전류 불연속 조건으로 인하여 영전류에서 턴-온이 이루어지고 전류 연속인 구간에서는 입력-대-출력 전압 비율에 따라 ZCT 모드와 ZCZVT(Zero Current, Zero Voltage Transition : ZCZVT)모드로 구분되어 동작한다. 더욱이 ZCT와 ZCZVT 동작 구간에서는 주 스위치뿐만 아니라 보조 스위치도 소프트 스위칭을 하여 효율을 높일 수 있게 된다.

스위치의 각 동작 모드에 대하여 모의 실험을 통하여 상세히 설명하였고 설계 사양에 따른 회로 소자 설계 방식을 제공하였으며 결과에서는 제공된 설계방식을 바탕으로 실험을 수행하여 개선된 역률과 효율에 대하여 검증하였다.

2. 역률 개선 회로 설명 및 동작 모드 해석

2.1. 기본 소프트 스위칭 회로 설명

그림 1은 본 논문에서 제시한 소프트 스위칭 역률 개선 회로의 기본이 되는 소프트스위칭 부스트 회로를 나타낸 것이다. 그림에서 알 수 있듯이 기존의 PWM 부스트 회로와 매우 유사하고 단지 인덕터 L_r , 보조 스위치 S_r , 그리고 다이오드 D_r 로 구성된 보조회로를 가진다는 점이 다르다. C_s 는 스너버 커패시턴스로서 주 스위치 S_m 의 기생 커패시턴스와 외부에서 주 스위치의 드레인과 소스 사이에 첨가한 커패시턴스의 합으

로 표현된다.

제시한 회로는 정상상태에서 입력-대-출력 전압비 V_o/V_s 에 따라 크게 ZCT 모드($V_o/V_s < 2$)와 ZCZVT 모드($V_o/V_s \geq 2$)의 두 가지 동작을 가지며 주 스위치뿐만 아니라 보조 스위치도 소프트 스위칭 동작을 하게 된다.

제시한 회로의 ZCT 모드 동작은 매 스위칭 주기 동안 6개의 서로 다른 구간으로 나뉘어지며 ZCZVT 모드 동작은 7개의 서로 다른 구간으로 나뉘어진다. ZCT 모드의 각 구간별 등가 회로와 동작 파형을 그림 2와 그림 3에 나타내었으며 ZCZVT 모드에 대해서는 그림 4와 그림 5에 나타내었다. 다음에 ZCT 모드에 대한 각 구간별 동작을 간략히 설명하였다.

구간 1 (t_0-t_1): 처음에 인덕터의 전류가 주 다이오드를 거쳐 출력으로 공급되고 있는 상태에서 보조 스위치를 켜게 되면(보조 회로의 인덕터로 인하여 영전류에서 턴-온이 이루어짐) 보조회로의 인덕터 전류가 선형으로 증가하고 그에 반하여 주 다이오드를 흐르는 전류는 선형으로 감소하게 된다.

구간 2 (t_1-t_2): 일정 시간이 흘러서 보조회로를 흐르는 전류가 주 인덕터 L_m 의 전류 크기에 도달하게 되면 출력 다이오드 D_m 을 흐르는 전류는 영이 되고 이 순간부터 주 스위치 S_m 과 병렬로 붙어있는 스너버 커패시터와 보조회로의 인덕터는 서로 공진을 하게 된다. 이러한 동작을 수식으로 표현하면 다음과 같다.

$$-C_s \frac{dv_{S_m}(t)}{dt} = i_{L_r}(t) - (I_{L_m} - \Delta i_{L_m}/2) \quad (1)$$

$$L_r \frac{di_{L_r}(t)}{dt} = -V_s + v_{S_m} \quad (2)$$

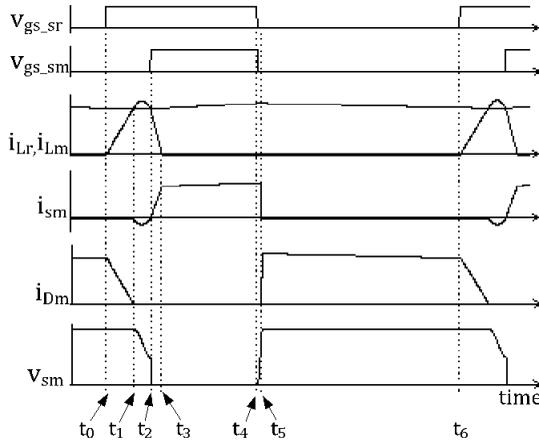


그림 3 ZCT 모드 동작에 대한 각 구간별 동작파형
Fig. 3 Theoretical waveforms at ZCT mode operation

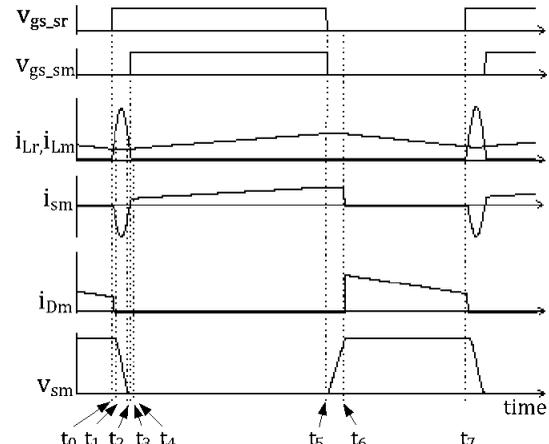


그림 5 ZCZVT 모드 동작에 대한 각 구간별 동작파형
Fig. 5 Theoretical waveforms at ZCZVT mode operation

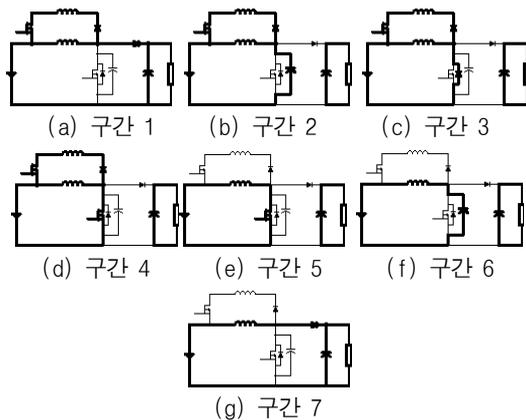


그림 4 ZCZVT 모드 동작에 대한 각 구간별 등가회로
Fig. 4 Equivalent circuits for different operating intervals at ZCZVT mode

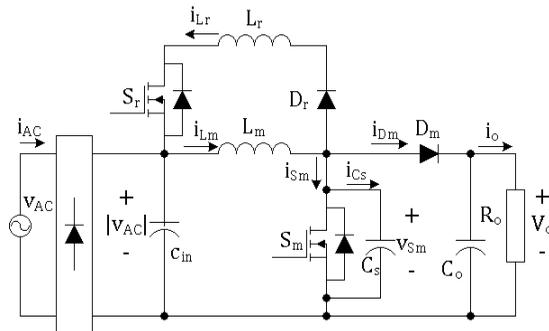


그림 6 제안한 고효율 역률 개선 회로
Fig. 6 Circuit diagram of the proposed circuit

위의 두 식으로부터 i_{Lr} 과 v_{sm} 에 관련된 수식을 초기조건 $i_{Lr}(t_1) = I_{Lm} - \Delta i_{Lm}/2$ 과 $v_{sm}(t_1) = V_o$ 를 이용하여 정리하면 다음과 같다.

$$i_{Lr}(t) = I_{Lm} - \Delta i_{Lm}/2 + (V_o - V_s/Z_r) \sin \omega_r t \quad (3)$$

$$v_{sm}(t) = V_s + (V_o - V_s) \cos \omega_r t \quad (4)$$

여기에서 $Z_r = \sqrt{L_r/C_s}$, $\omega_r = 1/\sqrt{L_r C_s}$ 이다.

전류 i_{Lr} 이 공진하다가 다시 $I_{Lm} - \Delta i_{Lm}/2$ 에 도달하는 순간 주 스위치 양단전압 v_{sm} 은 $2V_s - V_o$ 로 낮아지게 된다. 구간 2는 보조회로를 흐르는 전류가 다시 $I_{Lm} - \Delta i_{Lm}/2$ 에 도달하는 순간에 끝나게 되며 이

때 주 스위치 S_m 이 턴-온 함으로써 영전류 스위칭 조건을 만족하게 된다. 특히 입출력 조건이 $V_o/V_s \geq 2$ 가 되면 주 스위치는 영전류 스위칭과 영전압 스위칭을 동시에 만족시키는 ZCZVT 상태로 턴-온 하게 된다.

구간 3 ($t_2 - t_3$): 주 스위치의 턴-온 이후에 주 스위치를 흐르는 전류는 주 인덕터 L_m 의 전류를 보조회로와 선형적으로 양분하면서 증가하다가 결국 주 인덕터를 흐르는 전류 크기에 도달하게 된다. 이 시점이 곧 보조회로를 흐르는 전류가 영이 되는 시점이므로 이때 보조 스위치를 끄게 되면 보조 스위치는 영전류 턴-오프 조건을 만족하게 된다. 이후의 각 구간에 대한 동작은 기존의 PWM 부스트 회로와 동일하다.

제시한 회로의 ZCT 모드와 ZCZVT 모드의 차이점은 ZCZVT 모드의 공진구간에 해당하는 구간 2의 기간에 대하여 ZCT 모드에서는 공진주기의 절반으로 일정했던 반면 ZCZVT 모드에서는 전압비 V_o/V_s 에 따

라서 변화하게 된다. 즉 다이오드 D_m 의 전류가 영이 되고 난 후 주 스위치를 켜는 시점에서 v_{Sm} 은 ZCT 모드에서는 $2V_s - V_o$ 로 감소하는 것에 반하여 ZCZVT 모드에서는 영전압으로 일정하게 된다.

2.2. 역률 개선 회로 설명 및 동작모드 해석

그림 6은 제안한 고효율 역률 개선 회로를 나타내고 있다. 회로의 구성은 회로의 입력 $|v_{AC}|$ 가 정류된 사인파 형태를 갖는다는 점을 제외하고는 그림 1의 회로와 동일하다. 그림 7은 다음과 같은 조건하에서 동작하는 역률 개선 회로의 파형을 보여주고 있다.

- 입력 전압 : $v_{AC} = 110V, 60Hz$
- 스위칭 주파수 : $f_s = 100KHz$
- 출력 전압 : $V_o = 200V$
- 평균 출력 전류 $I_o = 1A$

그림 7에서 (a)는 입력 전압 v_{AC} 와 입력 전류 i_{AC} 의 파형을 보여주고 있으며 (b)는 정류된 입력전압 $|v_{AC}|$ 와 출력 전압 V_o 의 파형을 보여주고 있다. 그리고 (c)는 주 스위치의 게이트 신호 파형 v_{gs-sm} 과 보조 스위치의 게이트 신호 파형 v_{gs-sr} 을 보여주고 있으며 (d)는 주 인덕터 전류 i_{Lm} 과 보조 인덕터 전류 i_{Lr} 의 파형을 보여주고 있다.

제안한 회로의 주 스위치 S_m 은 3개의 서로 다른 동작 구간을 가진다. 첫 번째는 주 인덕터 L_m 이 전류 불연속 모드로 동작하는 구간으로 전류 불연속 조건으로 인하여 주 스위치는 영전류에서 턴-온이 이루어지게 된다. 이러한 동작 구간은 그림 7의 구간 I에 해당한다. 두 번째는 주 인덕터가 전류 연속 모드로 동작하는 구간 중 입력-대-출력 전압 비율이 $V_o/|v_{AC}| \geq 2$ 인 구간이다. 이 구간에서 평균 출력 전압 V_o 는 200V이고 입력전압 $|v_{AC}|$ 는 100V 이하가 되며 그림에서 구간 II에 해당한다. 이러한 구간 II에서 주 스위치는 앞에서 제시한 그림 4와 그림 5와 같은 ZCZVT 모드로 동작하게 된다. 세 번째는 주 인덕터가 전류 연속 모드로 동작하는 구간 중 입력-대-출력 전압 비율이 $V_o/|v_{AC}| < 2$ 인 구간이다. 이 구간에서 평균 출력 전압 V_o 는 200V이고 입력전압 $|v_{AC}|$ 는 100V 이상이 되며 그림에서의 구간 III에 해당한다. 이러한 구간 III에서 주 스위치는 앞에서 제시한 그림 2와 그림 3과 같은 ZCT 모드로 동작하게 된다.

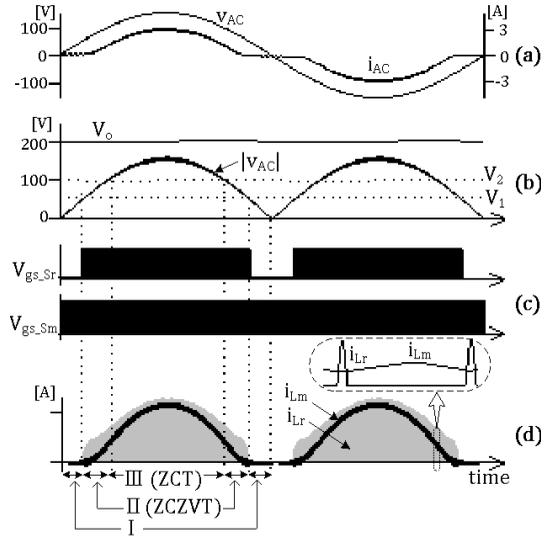


그림 7 제안한 회로의 전반적인 동작에 대한 모의실험

(a) 입력전압과 입력전류 파형 (b) 정류된 입력전압과 평균 출력 전압 파형 (c) 주 스위치와 보조 스위치의 게이트 신호 파형 (d) 주 인덕터와 보조 인덕터의 전류 파형

Fig. 7 Theoretical waveforms of the proposed circuit (a) line current and line voltage (b) rectified input voltage and averaged output voltage (c) gate signals of main and auxiliary switch (d) currents of main and auxiliary inductor

주 스위치의 서로 다른 3가지 동작 구간을 구분하기 위하여 그림 7에 V_1 과 V_2 를 표기하였다. V_1 은 주 인덕터의 전류 연속 모드와 전류 불연속 모드의 경계 지점을 나타내고 있으며 V_2 는 ZCT 모드와 ZCZVT 모드의 경계 지점을 나타내고 있다. ZCT 모드와 ZCZVT 모드는 $V_o/|v_{AC}|=2$ 인 지점에서 구분되므로 평균 출력 전압이 200V일 경우 V_2 는 100V가 된다.

3. 역률 개선 회로 설계

제안한 역률 개선 회로의 유용성을 검증하기 위하여 아래의 설계 조건을 바탕으로 실험을 행하였다.

- 입력 전압 : $v_{AC} = 110V, 60Hz$
- 스위칭 주파수 : $f_s = 100KHz$
- 출력 전압 : $V_o = 200V$
- 평균 출력 전류 $I_o = 0.5A \sim 1.5A$
- 인덕터 리플 전류 % $i_{Lm} = 20\%$
- 효율 $\eta = 0.9$

● 주 인덕터(L_m)의 선정

- 주 스위치의 최소 통류율

$$D_{min} = 1 - \frac{\sqrt{2} v_{AC}}{V_o} \quad (5)$$

- 주 인덕터의 평균 전류

$$I_{Lm,avg} = \frac{V_o I_o}{v_{AC} \eta} \quad (6)$$

- 주 인덕터의 리플 전류

$$\Delta I_{Lm} = \% I_{Lm} \cdot \sqrt{2} I_{Lm,avg} \quad (7)$$

- 주 인덕터

$$L_m = \frac{\sqrt{2} v_{AC} D_{min}}{\Delta I_{Lm} f_s} = 1.21[mH] \quad (8)$$

여기에서 ΔI_{Lm} 은 최소부하에서의 리플전류이다.

● 보조 인덕터(L_r)의 선정

보조 인덕터 L_r 은 주 다이오드 D_m 을 얼마나 빨리 턴-오프 할 것인가를 결정하게 되는데 본 논문에서는 D_m 의 턴-오프 시간을 역회복시간의 3배를 확보할 수 있도록 설계하였다. 소프트 스위칭이 적용되는 전 구간에 대하여 D_m 의 턴-오프 시간을 확보하기 위해서는 D_m 의 턴-오프 시간이 가장 짧게 되는 조건을 기준으로 선정하여야 한다. 그림 8에서 볼 수 있듯이 D_m 의 턴-오프 시간($t_1 - t_0$)은 입력-대-출력의 전압 비율이 가장 클 때 최소가 되므로 L_r 은 다음과 같이 구해질 수 있다.

$$L_r \simeq \frac{3 t_{rr} (V_o - V_{cont})}{I_{Lm,avg} - \Delta i_{Lm}/2} = 15.6[\mu H] \quad (9)$$

여기에서 V_{cont} 는 주 인덕터가 전류 연속모드와 불연속 모드로 동작하는 경계지점에서 $|v_{AC}|$ 의 전압을 의미하며 그림 7의 V_1 에 해당한다. 그리고 $I_{Lm,avg}$ 는 최소 부하조건에서 주 인덕터 L_m 의 평균 전류이다.

● 스너버 커패시턴스(C_s)의 선정

실질적인 스너버 커패시터 C_s 의 값은 주 스위치의

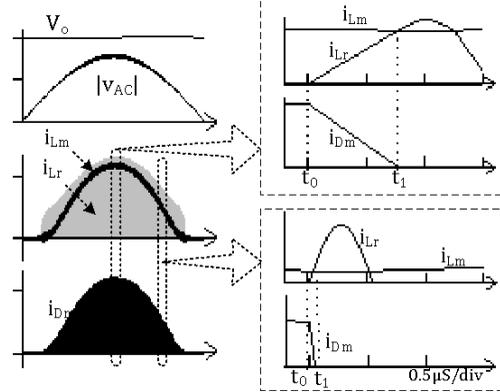


그림 8 입력-대-출력 전압의 비율에 따른 D_m 의 턴-오프 시간

Fig. 8 Turn off times of D_m as input(V_{rect}) with output(V_o) voltage ratio

기생 커패시턴스와 외부에서 병렬로 연결한 커패시터의 합이며 주 스위치의 전압 상승율 dv/dt 와 밀접한 관련이 있다. C_s 의 값은 클수록 S_m 의 턴-온 순간에 커패시터 C_s 를 통하여 스위치 전류 흐름이 전환됨으로써 v_{sm} 의 전압 상승 기울기 dv/dt 가 제한되어 결과적으로 손실을 줄이게 되어 좋으나 과하게 크면 공진기간이 길어져 보조회로 내부의 전도손실이 증가하게 된다. 전류 i_{Lr} 의 첨두 값 $I_{Lr,pk}$ 은 아래와 같이 표현된다.

$$I_{Lr,pk} = I_{Lm,max} - \frac{\Delta i_{Lm}}{2} + \frac{V_o - V_{rect}}{Z_r} \quad (10)$$

$$\text{여기에서 } Z_r = \sqrt{L_r/C_s}$$

식 (10)에서 $I_{Lr,pk}$ 가 특정 값 $(6/5) \cdot I_{Lm,max}$ 를 초과하지 않도록 대입하여 정리하면 C_s 는 다음과 같은 수식으로 유도된다.

$$C_s = \frac{L_r \left(\frac{I_{Lm,max}}{5} + \frac{\Delta i_{Lm}}{2} \right)^2}{(V_o - |V_{AC,avg}|)^2} = 2.91[nF] \quad (11)$$

여기에서 $|v_{AC,avg}|$ 는 정류된 입력전압 $|v_{AC}|$ 의 평균값이며 $I_{Lm,max}$ 는 최대 부하조건에서 주 인덕터의 최대전류이며 다음과 같이 구해진다.

$$I_{Lm,max} = \frac{\pi}{2} I_{Lm,avg} \quad (12)$$

4. 실험결과

그림 9와 그림 10은 3장에서 제시한 설계사양을 적용하여 실험한 결과 파형이다. 표 1은 실험에 사용된 소자 값과 부품 명을 나타내고 있다.

표 1 실험에 사용된 소자 값과 부품 명
Table 1 Components used in prototype

소자	값/모델
Switch(S_m)	STW45NM50
Switch(S_r)	IRF730
Diode(D_m)	STTA2006P
Diode(D_r)	2LUD
Boost inductor(L_m)	1.3mH
Resonant inductor(L_r)	15 μ H
Resonant capacitor(C_s)	3nF
Output capacitor(C_o)	450 μ F
Input capacitor(C_{in})	1 μ F

주 스위치와 보조 스위치의 동작을 위한 전류 드라이버 IC로는 ALPHA사의 AS4420을 사용하였다.

그림 9와 그림 10은 앞서 제시한 그림 7의 결과와 매우 유사함을 알 수 있다. 평균 출력 전압 200V에 대하여, 입력전압 $|v_{AC}|$ 가 50V 이하에서는 전류 불연속 동작을 하며 이는 그림 10의 모드 I에 해당한다. 입력-대-출력 전압 비율이 $V_o/|v_{AC}| \geq 2$ 에 해당하는 입력전압 $|v_{AC}|$ 의 범위는 50V ~ 100V 까지이며 이 모드 II 구간 동안 제안한 역률 개선 회로는 ZCZVT 모드로 동작한다. 이를 그림 11을 통하여 확인할 수 있다. 입력 전압 $|v_{AC}|$ 가 100V 이상인 경우는 모드 III에 해당하며 그림 12에 보인 바와 같은 ZCT 모드 동작을 한다.

이상의 결과로부터 제안한 회로의 ZCT와 ZCZVT 모드에 대한 동작이 이론적인 부분과 일치함을 알 수 있다.

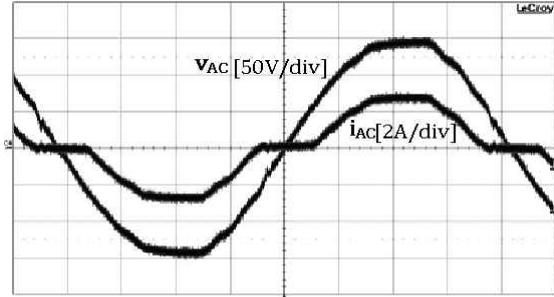


그림 9 입력 전류와 전압에 대한 실험파형(Time : 2mS/div)
Fig. 9 Measured input line current i_{in} and voltage v_{in} (Time : 2mS/div)

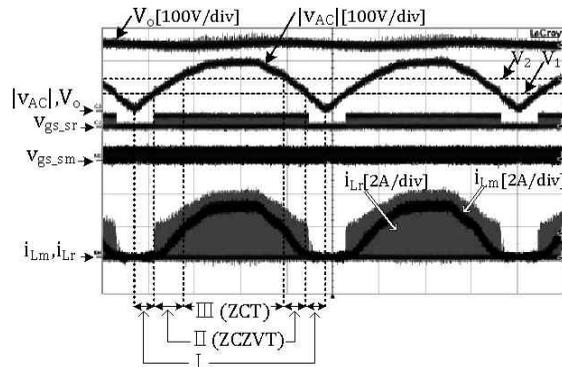


그림 10 제안한 회로의 전반적인 동작에 대한 실험파형 (Time: 2mS/div)
Fig. 10 Measured waveforms of the proposed circuit (Time: 2mS/div)

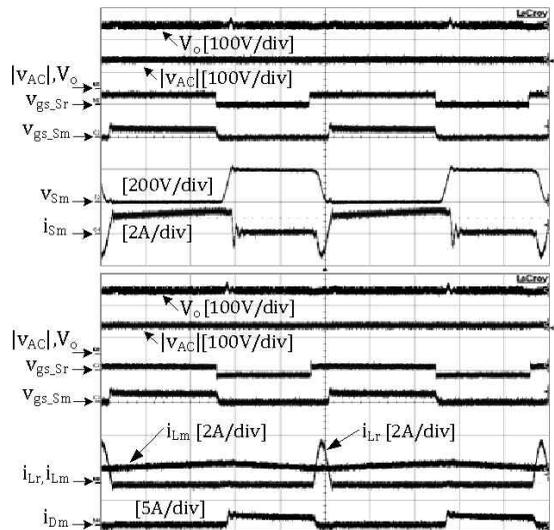


그림 11 ZCZVT 모드에서의 실험파형(Time : 10 μ S/div)
Fig. 11 Measured waveforms of the ZCZVT mode with PFC operation(Time : 10 μ S/div)

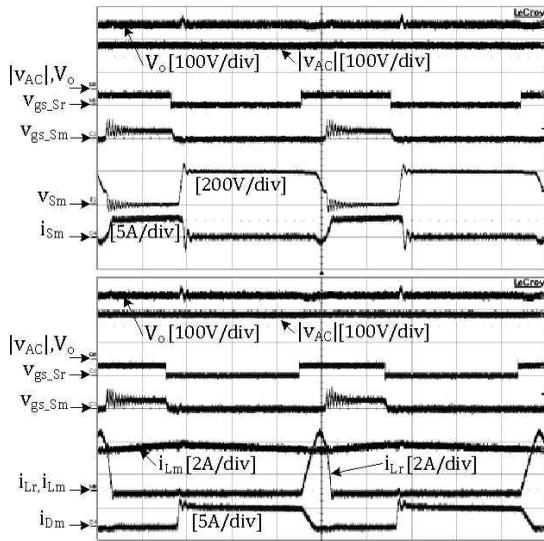


그림 12 ZCT 모드에서의 실험파형(Time : $10\mu S/div$)
 Fig. 12 Measured waveforms of the ZCT mode with PFC operation(Time : $10\mu S/div$)

본 논문에서 제시한 회로의 효율의 우수성을 증명하기 위하여 기존의 부스트 방식 역률 개선 회로와 비교하였으며 이를 그림 13에 나타내었다. 이들 결과를 통하여 제안된 회로가 여러 부하조건에서도 높은 효율을 유지함을 잘 알 수 있다. 그림 14는 다양한 부하조건에서 제안한 회로의 역률을 나타낸 것이다. 부하가 커질수록 역률이 다소 높아짐을 알 수 있다.

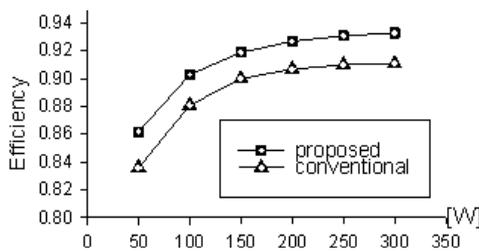


그림 13 기존 회로와의 효율 비교
 Fig. 13 Efficiency comparison between conventional and proposed circuit

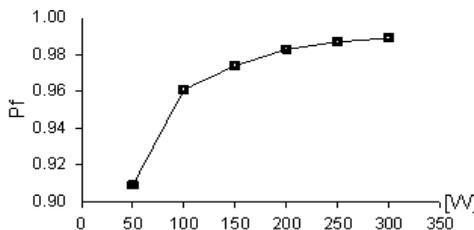


그림 14 제안한 회로의 역률
 Fig. 14 Power factor of the proposed circuit

5. 결 론

본 논문에서는 최근 발표된 천이형 방식의 소프트 스위칭 부스트 회로를 역률 개선 회로에 적용하여 고효율 고역률을 가지는 역률 개선 회로를 제안하였다. 제안한 회로는 기존의 부스트 방식의 역률 개선 회로에 보조회로가 첨가된 형태로서, 스위칭 순간에만 보조회로를 동작시켜 소프트 스위칭이 이루어지기 때문에 전반적인 동작은 기존의 부스트 방식의 역률 개선 회로와 유사하다고 할 수 있다. 제안한 역률 개선 회로는 입력-대-출력 전압의 비율에 따라 3가지의 서로 다른 모드로 동작하게 되며 동작 원리와 함께 설계 방법에 대하여 자세히 기술하였다. 또한 설계 방법에 근거하여 입력 110V 상용전원, 출력 200V, 300W급 역률 개선 회로를 설계하여 실험 결과를 구하였으며, 이를 이론적인 결과들과 비교하여 제안한 회로의 유용성을 입증하였다.

이 논문은 2009년도 인제연구장학재단 교수연구
 년 지원에 의한 연구 결과임

참 고 문 헌

- [1] M. Kocher and R. Steagerwald, "An AC-to-DC Converter with High Quality Input Waveforms", *IEEE Trans. on industry application*, Vol. IA-19, No. 4, pp. 586-599, 1983.
- [2] Robert Erickson and Michael Madigan, "Design of a simple high-power-factor rectifier based on the flyback converter", *APEC'90, Conference Proceedings, 1990, Fifth Annual*, 11-16, March, pp. 792-801, 1990.
- [3] Milivoje Brkovid and Slobodan Cuk, "Input current shaper using Cuk converter", *INTELEC '92, 14th International*, pp. 532-539, 1992.
- [4] Oscar Garcia, Jose A. Cobos, Roberto Prieto, Pedro Alou, and Javier Uceda, "Single phase power factor correction: a survey", *IEEE trans. on power electronics*, Vol. 18, No. 3, pp. 749-755, 2003.
- [5] R. Liu and C.Q. Lee, "Power factor consideration in resonant converters", *IECON'90, 16th Annual*, Vol. 2 pp. 889-894, 1990.
- [6] M.C. Ghanem, et al., "Unity power factor parallel resonant converter UPFPRC", *Electrical and Computer Engineering, Conference Proceedings*, Vol. 1, pp. 97-100, 1994.

- [7] Vijayakumar Belaguli, A.K.S. Bhat, "High power factor operation of discontinuous current mode series-parallel resonant converter", *INTELEC'94, 16th International*, pp. 359-366, 1994.
- [8] P. Gil, J. Sebastian, J.A. Cobos, J. Uceda and F. Aldana, "Analysis of the zero-current-switched quasiresonant converters used as power factor preregulators", *PESC'92*, Vol. 2, pp. 1052-1060, 1992.
- [9] Jia Wu, Fred C. Lee, Dushan Boroyevich, Heping Dai, Kun Xing, and Dengming Peng, "A 100 kW high-performance PWM rectifier with a ZCT soft-switching technique", *IEEE trans. on power electronics*, Vol. 18, No. 6, pp. 1302-1308, 2003.
- [10] Ray L. Lin, Yiqing Zhao, and Fred C. Lee, "Improved soft-switching ZVT converters with active snubber", *APEC'98, Conference Proceedings, Thirteenth Annual*, Vol. 2, pp. 1063-1069, 1998.
- [11] 최현철, "스위칭 손실 없는 보조회로를 이용한 고효율 부우스트 컨버터 설계", *전력전자학회 논문지*, 제11권, 제2호, pp. 149-158, 2006.

저 자 소 개



이효재(李效在)

1977년 12월 25일생. 2005년 인제대 전자공학과 졸업. 2008년 인제대 대학원 전자정보통신공학과 졸업(석사). 2010년~현재 부경대 대학원 메카트로닉스공학과 박사과정.



최현철(崔鉉七)

1964년 5월 25일생. 1989년 경희대 전자공학과 졸업. 1991년 한국과학기술원 전기 및 전자공학과 졸업(석사). 1994년 한국과학기술원 전기 및 전자공학과 졸업(공학박사). 1994년 한국과학기술원 정보전자연구소 연구원. 1995년~1996년 대우전자 모니터연구소 선임연구원. 1997년~현재 인제대 전자지능로봇공학과 부교수.