

단결정 실리콘 태양전지의 도핑 최적화를 위한 확산 온도에 대한 연구

최성진*, 송희은**, 유권종**, 유진수**, 한규민*, 권준영***, 이희덕*

*충남대학교 대학원 전자·전파·정보통신공학과(agape38317@naver.com, han-0909@hanmail.net, hdlee@cnu.ac.kr),
**한국에너지기술연구원(hsong@kier.re.kr, y-gj@kier.re.kr, jsyoo@kier.re.kr),
***충북대학교 대학원 전기공학과(kjy_2k@naver.com)

Optimization of Drive-in Temperature at Doping Process for Mono Crystalline Silicon Solar Cell

Choi, Sung-Jin* Song, Hee-Eun** Yoo, Kwon-Jong** Yoo, Jin-Soo**
Han, Kyu-Min* Kwon, Jun-Young*** Lee, Hi-Deok*

*Dept. of Electronic Eng, Chungnam National University(agape38317@naver.com, han-0909@hanmail.net, hdlee@cnu.ac.kr),
**Korea Institute of Energy Research(hsong@kier.re.kr, y-gj@kier.re.kr, jsyoo@kier.re.kr),
***Dept. of Electrical Eng, Chungbuk National University(kjy_2k@naver.com)

Abstract

In this paper, the optimized doping condition of crystalline silicon solar cells with $156 \times 156 \text{ mm}^2$ area was studied. To optimize the drive-in temperature in the doping process, the other conditions except variable drive-in temperature were fixed. These conditions were obtained in previous studies. After etching $7 \mu\text{m}$ of the surface to form the pyramidal structure, the silicon nitride deposited by the PECVD had $75 \sim 80 \text{ nm}$ thickness and 2 to 2.1 for a refractive index. The silver and aluminium electrodes for front and back sheet, respectively, were formed by screen-printing method, followed by firing in $400 \sim 425 \sim 450 \sim 550 \sim 850 \text{ }^\circ\text{C}$ five-zone temperature conditions to make the ohmic contact. Drive-in temperature was changed in range of $830 \text{ }^\circ\text{C}$ to $890 \text{ }^\circ\text{C}$ to obtain the sheet resistance $30 \sim 70 \Omega/\square$ with $10 \Omega/\square$ intervals.

Solar cell made in $890 \text{ }^\circ\text{C}$ as the drive-in temperature revealed 17.1 % conversion efficiency which is best in this study. This solar cells showed 34.4 mA/cm^2 of the current density, 627 mV of the open circuit voltage and 79.3 % of the fill factor.

Keywords : 개방전압(Open circuit voltage), 확산(drive-in), 저항성 접촉(Ohmic contact), 태양전지(Solar cell)

기 호 설 명

R_s	: 면저항 (Ω/\square)
stdev	: 표준편차 (%)
SiNx	: 질화 실리콘
EQE	: 외부 양자효율(%)
lifetime	: 반송자 수명(μs)

1. 서 론

태양전지란 태양광에너지를 직접 전기에너지로 변화시키는 반도체 소자로써 p-n 접합 형태를 가지는 다이오드와 구조가 비슷하다. p-n 접합 후 생성된 내부전계는 빛에 의해 생성된 과잉 캐리어들을 각각의 전극으로 분리시켜 전류를 발생시킨다.¹⁾ 태양전지 공정은 크게 많은 빛을 흡수하기 위한 표면 조직화 공정, p-n 접합 형성을 위한 도핑 공정, 흡수된 빛을 전지 내에 가두고 passivation을 위한 반사 방지막 형성 공정, 캐리어 수집을 위한 전극 형성 및 소성 공정이 있다. 본 논문에서는 도핑 공정 중 확산 온도를 가변시킴으로써 불순물 농도와 불순물 주입 깊이를 제어하였고 이를 통해 단결정 실리콘 태양전지의 효율 향상을 위한 도핑 최적화를 연구하였다.

2. 본 론

2.1 도핑과 태양전지변환 효율의 관계

태양전지 공정에서 도핑은 p-n 접합을 형성하는 과정으로 공정 조건에 따른 도핑 프로파일이나 면저항을 측정하여 도핑의 특성을 파악한다. 면저항과 태양전지 변환 효율은 밀접한 관계를 가지고 있는데²⁾ 전극 형성 후 저

항성 접촉을 만들기 위한 전극 소성 공정에서 면저항과 소성의 온도 조건이 최적화 되어야만 좋은 변환 효율을 얻을 수 있다.³⁾ 도핑의 깊이에 적합한 소성 조건을 적용해야만 캐리어 수집에 있어서 최대의 효율을 얻을 수 있고 결국 태양전지 변환 효율을 향상시킬 수 있는 것이다. 도핑의 깊이에 비해 지나치게 높은 소성 온도 조건이나 낮은 온도 조건을 적용하였을 경우에는 누설 전류의 발생 또는 직렬 저항의 증가로 인해 캐리어 수집이 감소하게 되어 태양전지 변환 효율을 감소시킬 수 있다.⁴⁾

2.2 확산과 공정 온도의 관계

도핑 공정에 있어 온도 조건은 확산의 속도를 결정지을 수 있어 도핑 공정에서 매우 중요하다. 식 (1)은 Fick의 제 1법칙으로 확산유속밀도 방정식이다. 농도구배를 x축에 따라 변화하는 농도의 편미분 $\partial N/\partial x$ 으로 표현하였으며 3차원으로 표현하면 식 (2)와 같고, 입자의 종류에 따라 열적운동에 대한 온도 의존성이 다르므로 비례상수인 D, 즉 확산계수를 적용한다.⁵⁾

$$J_{diff} = -D \frac{\partial N}{\partial x} \quad (1)$$

$$J_{diff} = -D \left(\frac{\partial N}{\partial x} x_u + \frac{\partial N}{\partial y} y_u + \frac{\partial N}{\partial z} z_u \right) \quad (2)$$

식(3)은 확산계수를 나타내는 식으로써 T는 절대온도, k는 볼츠만 상수, E_A 와 D_0 는 각각 활성화 에너지와 빈도인수이다. 빈도인수는 반도체 물질 및 불순물 원자의 종류에 따라 변화한다. 절대온도 T의 증가는 확산계수의 증가를 뜻하며 식(3)을 식(1),(2)에 적용하

1) 이수홍, 「실리콘 태양전지」, 고분자 과학과 기술지, 17권, 4호, pp. 400~406, 2006

2) Martin A. Green, Andrew W. Blakers, Jiqun Shi, Erik M. Keller, Stuart R. Wenham, High-efficiency Silicon Solar Cells, IEEE Transactions on Electron Devices, Vol. 31, No. 5, pp. 679~683, 1984

3) 이재형, 임동건, 이준신 「태양전지 원론」, 홍릉 과학출판사, pp. 368~369, 2005

4) Dominik M. Huljić, Daniel Biro, Ralf Preu, Cecilia Graff Castillo, Ralf Ludemann, Rapid Thermal Firing of Screen Printed Contacts for Large Area Crystalline Silicon Solar Cells, The 28th IEEE Photovoltaic Specialists Conference, pp. 379~382, 2000

5) 이준신, 김경해, 「태양전지 공학」, 도서출판 그린, pp. 128~134, 2007

면 확산속도의 증가로 이어지게 된다. 따라서 일정한 시간의 공정일지라도 확산 온도의 증가는 확산 속도의 증가에 의해 낮은 확산 온도보다 더 깊은 junction depth를 갖게 되며, 이에 따라 면저항 역시 감소하게 된다.

$$D = D_0 e^{-\frac{E_A}{kT}} \quad (3)$$

2.3 실험 순서와 측정

사용된 기판은 p-type의 단결정 실리콘 웨이퍼이며 0.5~3 Ω·cm의 비저항, 200 μm의 두께, 156×156 mm²의 면적을 가지고 있다.

모든 공정 조건 중 도핑에서의 확산 온도 조건만 5개로 나누어 실험하였고 나머지 공정 조건은 고정하였다. 5개의 확산 온도 조건마다 각각 3장의 웨이퍼를 적용하여 태양전지를 만들었으며 모든 측정은 한국에너지기술연구원의 측정 장비를 이용하였고 3장의 평균값을 기준으로 하였다. 실험 순서와 방법 및 측정 방법은 표 1에 나타냈으며 내용은 다음과 같다.

결정질 실리콘 웨이퍼를 표면 조직화하기 위해 알칼리 용액인 NaOH 1.5 %와 IPA용액을 혼합하여 88도의 온도에서 피라미드 구조의 표면 조직화를 이루었고 한 면당 7 μm를 식각하였다. 표면 조직화 후 Jasco 사의 UV-VIS/NIR spectrophotometer를 이용하여 반사도를 측정하였다.

기판의 표면 조직화 후 p-n 접합을 형성하기 위해 batch 타입의 확산로를 이용하여 도핑 공정을 진행하였다. 선 증착 과정은 공정 온도 790도에서 7분간 진행하였고 도핑 소스인 인(P)이 포함된 POCl₃과 O₂를 800:200 sccm의 비율로 주입하였다. 캐리어 가스인 액화 질소(L-N₂)는 일정하게 3 SLPM을 주입하였다. 본 논문의 중점인 확산 과정에서는 일반적으로 태양전지 양산에 적용되는 면저항 50~55 Ω/□의 값에 ±20 Ω/□의 값을 적용하여 면저

항 30~75 Ω/□의 범위를 가지는 태양전지를 실험하고자 하였다. 면저항 30~75 Ω/□의 범위 내에서 10 Ω/□ 간격의 5가지 조건으로 실험하기 위해 확산 공정 온도 830, 840, 855, 865, 890도로 각각 10분간 진행하였고 이러한 확산 온도는 선행된 도핑 단위 공정 실험의 결과를 기준으로 하였다. 사용된 가스는 O₂와 캐리어 가스인 L-N₂이며 각각 500 sccm, 3 SLPM의 단위로 주입되었다. 도핑 공정 후 PSG (phosphorus silicate glass) 제거를 위하여 10 %의 HF 용액을 이용하였고 Mitsubishi chemical 사의 4 point probe를 이용하여 면저항을 측정하였다.

반사 방지막과 passivation 역할을 동시에 할 수 있는 질화실리콘 막을 증착하기 위해 PECVD(plasma enhanced chemical vapor deposition) 장비를 이용하였고 일반적으로 최적화 조건으로 알려져 있는 두께 750~800 Å과 굴절률 2~2.1을 가지는 질화실리콘 막을 얻기 위해 SiH₄:NH₃:Ar=40:80:1000 sccm의 가스 조건으로 600초 동안 증착하였다. 질화실리콘 막의 두께와 굴절률 측정은 J.A. Woollam 사의 ellipsometer를 이용하였다.

다음의 전극 형성은 스크린 프린팅 방식을 적용하였고 후면 전극물질은 알루미늄(Al) 페이스트(paste)를 사용하였다. 전면 전극물질은 은(Ag) 페이스트(paste)를 사용하였으며 패턴은 핑거(finger) 간격=2.4 mm, 핑거(finger) 폭=100 μm, bus bar 폭=2 mm의 패턴을 사용하여 전면 전극을 형성하였다. 후면 프린팅 후에 후면 건조를 하였고 이후에 전면 프린팅, 전면 건조과정을 거쳤다. 전·후면 전극의 건조는 150도에서 실행되었다.

전극 프린팅 이후에 전극의 저항성 접촉을 만들기 위하여 소성과정을 거치게 된다. 총 5개의 구간에서 온도를 각각 제어할 수 있는 inline belt furnace를 사용하였고 온도 조건은 400-425-450-550-850도이며 벨트 속도는 175 IPM(inch per minute)이다.

Batch 타입의 확산로를 이용한 도핑 방식

으로 인해 웨이퍼의 모든 면이 도핑 되므로 532 nm Q-Switched Nd:YVO₄ 레이저를 사용하여 측면의 p-n 접합을 분리하였다.

태양전지 완성 후 변환효율, 개방전압, 단락전류, 직·병렬저항과 같은 전기적 특성을 분석하기 위해 Pasan 사의 시뮬레이터로 제작된 sun simulator를 사용하였고 외부 양자효율 측정 장비를 통해 300~1200 nm 범위의 파장 영역에서 캐리어 수집 효율을 분석하였다.

표 1. 실험 내용 및 측정 방법

실험 순서	실험 방법	측정 파라미터, 측정 장비
표면 조직화	NaOH 1.5%+IPA, 88도	반사도 (UV-VIS/NIR spectrophotometer), 반송자 수명 (lifetime instrument)
도핑 (POCl ₃)	790도/7분	.
	조건 1 830도/10분	면저항 (4 point probe), 반송자 수명 (lifetime instrument)
	조건 2 840도/10분	
	조건 3 855도/10분	
	조건 4 865도/10분	
조건 5 890도/10분		
반사 방지막 (SiNx)	SiH ₄ :NH ₃ :Ar= 40:80:1000 sccm, 600초, PECVD	두께, 굴절률 (ellipsometer), 반송자 수명 (lifetime instrument)
후면 전극 형성	Ag paste, 스크린 프린팅 방식	.
전면 전극 형성	Al paste, 스크린 프린팅 방식	.
전극 소성	400-425-450-550-850도	.
측면 분리	532nm Q-Switched Nd:YVO ₄ 레이저	.
태양전지의 특성 분석	전기적 특성 측정	변환효율, 개방전압, 단락전류, 직·병렬저항 (sun simulator)
	외부 양자효율 측정	외부 양자효율 (EQE)

2.2 결과 및 고찰

표면 조직화 공정 후 측정된 실리콘 웨이퍼의 반사도는 평균값으로 약 11 %를 기록하였고 측정된 파장의 범위는 300~1200 nm 이다.

표 2는 5개의 확산 온도 조건에 의한 도핑 공정을 마친 후 측정된 면저항을 나타내고 있다. 확산 온도가 높을수록 낮은 면저항 값이 측정되었고 이는 높은 확산 온도를 가지는 도핑조건에서 보다 깊은 p-n 접합을 형성함을 나타내고 있다. 도핑 실험 계획에서의 예상 값과 유사한 데이터를 보여주고 있으며 대략 30~70 Ω/□의 범위에서 각 조건마다 약 10 Ω/□ 간격으로 면저항이 측정되었다.

표 2. 확산 온도에 따른 면저항

확산 온도(°C)	면저항(Ω/sq)
830	71.3
840	63.2
855	52.7
865	41.2
890	31.9

그림 1은 표 2의 확산 온도 조건에 따른 면저항 값과 한 장의 웨이퍼 내에서 측정된 9포인트의 면저항 값들을 표준편차로 환산한 것이다. 5개의 확산 온도 조건에서 도핑된 웨이퍼의 면저항 표준편차는 모든 조건에서 1.5 %미만의 값을 보이고 있고 이는 웨이퍼 내 도핑이 균일하다는 것을 나타낸다.

그림 1에서 볼 수 있듯이 40 Ω/□ 이하의 면저항을 얻기 위해서는 이전에 10 Ω/□ 간격을 만들기 위해 필요했던 온도 차이보다 더 많은 온도 차이가 필요함을 알 수 있다. 71 Ω/□에서 63 Ω/□를 얻기 위한 온도 상승은 10도였지만, 41 Ω/□에서 32 Ω/□를 얻기 위한 온도 차이는 25도였다. 이는 도핑으로 인한 불순물 주입이 깊어질수록 그 속도가 느려져 더욱 높은 공정 온도가 필요하기 때문이다.

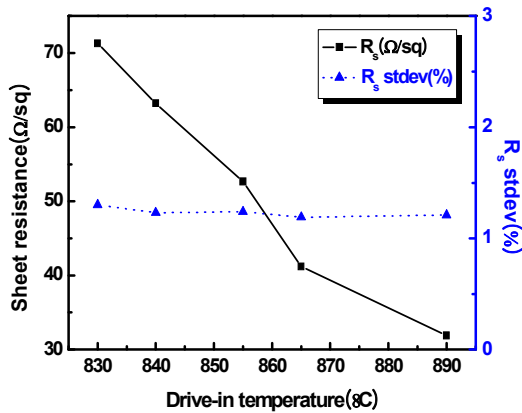


그림 1. 확산 온도 조건에 대한 면저항과 측정된 면저항 값들의 표준편차

그림 2는 태양전지를 만들기 위한 각 공정에서의 lifetime을 나타내고 있다. Lifetime 측정은 QSSPC(quasi steady state photo conductance) 방식으로 Sinton 사의 측정 장비를 이용하였다. Bare wafer에서 표면 조직화 공정까지는 기판의 상태나 실험 조건이 동일하여 5개의 조건에서 거의 같은 lifetime을 보이고 있고 도핑 공정과 반사방지막 형성 공정을 마친 후에는 그 차이가 나타나기 시작하였다. 도핑 공정 후 측정된 lifetime을 보면 전체적으로 모든 확산 온도 조건에서 상승함을 확인할 수 있으며, 특히 확산온도가 높아질수록 캐리어의 수명이 길어짐을 알 수 있다. 반사 방지막

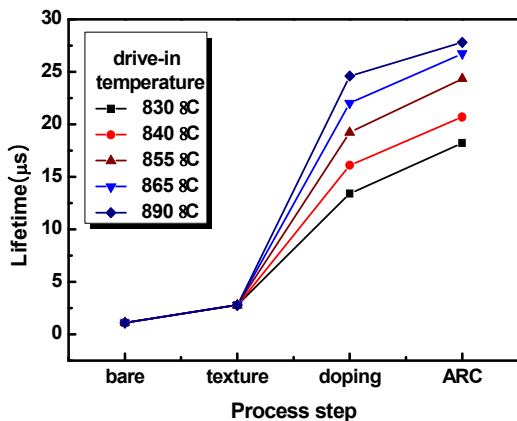


그림 2. 각 공정에서의 반송자 수명

공정 후에도 lifetime이 상승하게 되는데 특정한 조건만 상승하기 보다는 전체적으로 비슷한 상승을 보이고 있으며 이는 표면의 불안정한 결합을 가지고 있는 dangling bond에 대한 passivation 효과로 인한 lifetime의 증가로 판단된다. 5개의 확산 온도 조건에 대해 각각 다른 경향성의 lifetime 변화를 보인 공정은 도핑 공정이며 표면 조직화 공정과 반사방지막 형성 공정에서는 확산 온도 조건에 관계없이 비슷한 lifetime 증가를 보였다.

그림 3은 sun simulator를 이용하여 측정된 R_{series}(직렬저항)과 R_{shunt}(병렬저항) 값이다. 흔히 태양전지의 누설 전류와 전극 소성 과정의 온도와 속도의 적합성을 파악하는데 이용되는 파라미터 값이다. R_{series}은 금속 전극의 저항, 금속 전극과의 접촉저항, 기판 물질을 흐르는 전류에 대한 수직 저항 성분 등이 영향을 미치고 R_{shunt}은 표면 누설, 오염, 불순물, 결함 등에 의해서 영향을 받게 된다.⁶⁾ 그 그래프에서 R_{series}이 면저항 증가에 따라 증가함을 알 수 있다. 이는 소성 온도 조건이 동일하기 때문에 면저항의 증가 즉, 도핑의 깊이가 얕아질수록 n층과 만나는 전면 전극의 면적이 작아짐으로 인한 접촉 저항의 증가로 해석된다. 태양전지 제작 과정에서는 적합한 소성 온도 조건과 속도를 적용하여 도핑의 깊이에 알맞은 전극을 형성하는 것이 중요하다.⁷⁾

반대로 R_{shunt}은 면저항이 증가할수록 반대로 낮아지는 경향을 보이고 있다. R_{shunt} 값이 증가할수록 태양전지 내에서 누설이나 재결합에 의한 손실이 감소함을 의미하는데 그래프에서 면저항이 높아질수록 R_{shunt}이 작아지는 원인은 소성 과정에서의 누설로 보인다. 동일한 기판을 사용하였고 도핑 조건을 제외한 모든 공정에서 같은 조건의 실험을 했으므로

6) DK Schroder, DL Meier, Solar Cell Contact Resistance, IEEE Transactions on Electron Devices, Vol. 31, NO. 5, 1984

7) DH Neuhaus, A Münzer, Industrial Silicon Wafer Solar Cells, Advances in Optoelectronics, pp. 1~15, 2007

로 결함이나 오염, 불순물에 대한 영향은 동일할 것으로 가정하였다. 낮은 면저항은 도핑 깊이가 깊어짐을 의미하는데 그림 3의 그래프에서 가장 낮은 면저항에서 가장 높은 R_{shunt} 값을 보이는 것으로 보아 누설 전류가 가장 적은 것으로 판단된다.

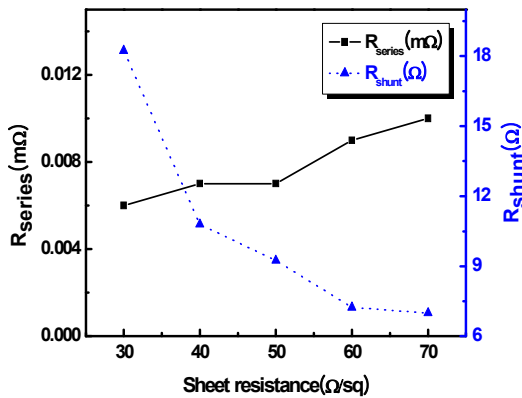


그림 3. 직렬저항과 병렬저항

그림 4는 sun simulator를 이용한 측정을 통해 얻은 FF(fill factor), J_{sc} , V_{oc} , efficiency 값을 나타내고 있다. 면저항이 증가함에 따라서 FF, V_{oc} , Efficiency의 값은 점점 감소하는 경향성을 보이고 있고 J_{sc} 값만이 점점 상승하고 있다. 확산 온도가 가장 높은 30 Ω/□의 면저항이 측정된 태양전지에서 가장 높은 17.1 %의 변환 효율이 측정되었다. 이는 그림 3에서 설명한 직·병렬 저항 값의 변화에 대해서도 영향을 받았음을 알 수 있다. 도핑 깊이에 따라 J_{sc} 와 V_{oc} 는 서로 반비례 관계를 가지고 있다. 그 이유는 V_{oc} 상승을 위해 도핑 깊이를 깊게 하면 표면에서의 재결합이 증가하여 J_{sc} 가 떨어지게 되고 재결합을 줄이기 위해 도핑 깊이를 줄이다 보면 내부전계의 감소로 인해 V_{oc} 가 떨어지기 때문이다. 그래프에서도 서로 반대의 경향성을 보임을 확인할 수 있다.⁸⁾ 따라서 두 요소간의 균형을 갖는 최적 조건을 찾지 못하면 결국 전체적인 변환효율

은 감소하게 된다.

FF(fill factor)는 R_{series} 에 가장 큰 영향을 받는다. 높은 면저항을 가지는 태양전지일수록 R_{series} 이 높아짐을 그림 3에서 확인하였다. 이러한 결과는 결국 FF 값에 직접적인 영향을 미쳐 그림 4와 같은 경향성을 보이게 된다.

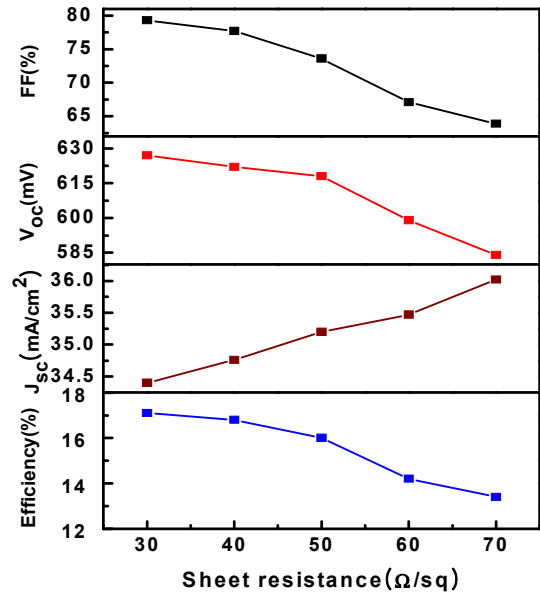


그림 4. 곡선인자, 개방전압, 전류밀도, 변환 효율

그림 5는 5가지 확산 온도 조건에 따라 만들어진 태양전지의 외부 양자효율을 나타낸다. 태양전지 변환 효율과 같은 경향성을 보이고 있으며 장파장 영역보다는 단파장에서의 효율 차이가 두드러지게 나타난다. 5개의 다른 확산 온도 조건은 각각의 다른 도핑 층을 생성시켰고 여기에 동일한 소성 조건을 적용함으로써 각기 다른 단파장영역의 특성을 보인 것으로 보인다. 본 실험에서 수행한 소성 조건이 면저항 30 Ω/□의 태양전지에 가장 적합한 조건으로 보이며 면저항이 그 이상으로 증가하면 R_{series} 이 증가하거나 누설전류

8) A Luque, S Hegedus, Handbook of photovoltaic science and engineering, John Wiley and Sons, pp. 92~98, 2003

가 발생하여 양자효율은 감소하게 된다.

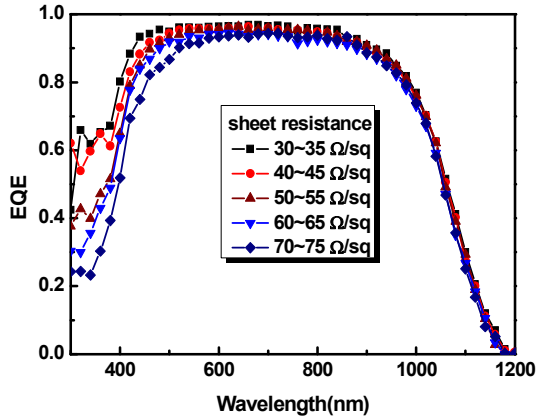


그림 6. 면저항에 따른 외부 양자효율

3. 결 론

본 연구는 동종의 에미터(homogeneous emitter) 층 구조를 가지는 단결정 실리콘 태양전지의 제조 공정 중 도핑 공정에서의 확산 온도 최적화를 위해 실행되었고 결론은 다음과 같다.

- (1) 높은 확산 온도에서 도핑 공정을 진행한 태양 전지일수록 낮은 R_{series} (직렬저항)과 높은 R_{shunt} (병렬저항)을 기록하였고 이에 따라 높은 FF(fill factor)값과 높은 효율을 달성할 수 있었다.
- (2) 외부 양자효율을 측정된 결과, 본 연구에서 적용한 소성 조건은 $30 \Omega/\square$ 의 면저항 영역에 가장 적합함을 단파장 영역에서의 양자효율을 통해 알 수 있었으며 이는 가장 높은 확산 온도 조건에 해당된다.
- (3) 가장 높은 확산 온도 조건에서 도핑 공정을 진행한 태양전지에서 627 mV 의 V_{oc} , 34.4 mA/cm^2 의 J_{sc} , 79.3% 의 FF값을 기록하였고 가장 높은 변환 효율 17.1% 를 달성하였다.
- (4) 확산 온도 가변을 통하여 최적화 된 도핑 공정을 도출하였으며 각각의 확산 온도에 대한 전극 패턴과 소성 조건 가변의 연구가 진행된다면 더욱 향상된 태양전

지 변환 효율을 기대할 수 있음을 확인하여 추후 연구방향에 대한 목표를 얻게 되었다.

참 고 문 헌

1. 이수홍, 「실리콘 태양전지」, 고분자 과학과 기술지, 17권, 4호, pp. 400~406, 2006
2. Martin A. Green, Andrew W. Blakers, Jiqun Shi, Erik M. Keller, Stuart R. Wenham, High-efficiency Silicon Solar Cells, IEEE Transactions on Electron Devices, Vol. 31, No. 5, pp. 679~683, 1984
3. 이재형, 임동건, 이준신, 「태양전지 원론」, 홍릉 과학출판사, pp.368~369, 2005
4. Dominik M. Huljić, Daniel Biro, Ralf Preu, Cecilia Craff Castillo, Ralf Ludemann, Rapid Thermal Firing of Screen Printed Contacts for Large Area Crystalline Silicon Solar Cells, The 28th IEEE Photovoltaic Specialists Conference, pp. 379~382, 2000
5. 이준신, 김경해, 「태양전지 공학」, 도서출판 그린, pp. 128~134, 2007
6. DK Schroder, DL Meier, Solar Cell Contact Resistance, IEEE Transactions on Electron Devices, Vol. 31, NO. 5, 1984.
7. DH Neuhaus, A Münzer, Industrial Silicon Wafer Solar Cells, Advances in Optoelectronics, pp. 1~15, 2007
8. A Luque, S Hegedus, Handbook of photovoltaic science and engineering, John Wiley and Sons, pp. 92~98, 2003