
IMT-Advanced 표준을 지원하는 이중대역 0.13- μm CMOS 송신기 RF Front-End 설계

신상운* · 서영호* · 김창완**

A Dual-Band Transmitter RF Front-End for IMT-Advanced system in 0.13- μm CMOS Technology

Sang-Woon Shin* · Yong-Ho Seo* · Chang-Wan Kim**

이 논문은 2011년도 동아대학교 학술연구비로 연구되었음

요 약

본 논문에서는 IMT-Advanced 시스템에 적용할 수 있는 0.13- μm CMOS 이중대역 송신단 RF Front-End를 제안한다. 제안하는 이중대역 송신단 RF Front-End는 3 세대(802.11), 3.5 세대(Mobile WiMAX), 그리고 4 세대(IMT-Advanced) 시스템 주파수 대역을 모두 지원하기 위해서 2300~2700 MHz와 3300~3800 MHz의 이중 주파수 대역을 지원한다. 본 논문에서 제안하는 이중대역 송신단 RF Front-End는 1.2 V의 공급 전원에서 45mA의 전류를 소모한다. 회로의 성능은 레이아웃 후 검증(Post Layout Simulation)을 통해 검증하였으며, 2 GHz 대역에서 +0 dBm의 출력 파워, 3 GHz 대역에서 +1.3 dBm의 출력 파워를 나타낸다.

ABSTRACT

This paper has proposed a dual-band transmitter RF Front-end for IMT-Advanced systems which has been implemented in a 0.13- μm CMOS technology. The proposed dual-band transmitter RF Front-End covers 2300~2700 MHz, 3300~3800 MHz frequency ranges which support 802.11, Mobile WiMAX, and IMT-Advanced system. The proposed dual-band transmitter RF Front-End consumes 45 mA from a 1.2 V supply voltage. The performances of the transmitter RF Front-End are verified through post-layout simulations. The simulation results show a +0 dBm output power at 2 GHz band, and +1.3 dBm output power at 3 GHz band.

키워드

CMOS, 이중대역, IMT-Advanced, 송신기, 상향주파수변환기

Key word

CMOS, dual-band, IMT-Advanced, transmitter, Up-Conversion Mixer

* 정회원 : 동아대학교 전자공학과 석사과정

접수일자 : 2010. 11. 09

** 정회원 : 동아대학교 전자공학과 조교수 (교신저자, cwkim@dau.ac.kr)

심사완료일자 : 2011. 01. 25

I. 서 론

제 4세대 (4G, 4th Generation) 이동통신[1-2]은 ITU-R (International Telecommunication Union Radiocommunication Sector)에 의해 IMT (International Mobile Telecommunications)-Advanced 라는 공식 명칭으로 명명되었다. 또한, 2007년 11월에 열린 WRC-07 (World Radio Congress 2007)에서 450-470MHz, 698-960 MHz, 1710-2025 MHz, 2110-2200 MHz, 2300-2400 MHz, 2500-2690 MHz, 3400-3600 MHz를 IMT-Advanced 용 주파수 대역으로 결정함에 따라 본격적인 IMT-Advanced 시스템에 최적화된 RF 송수신기 연구가 가속화되고 있다[3]. 또한, IMT-Advanced 단말기 시장의 경쟁력을 확보하기 위해서는 단지 IMT-Advanced 어플리케이션에 국한되지 않고 현재 서비스 되고 있거나 서비스 준비 중인 3세대(WCDMA/HSDPA, DMB, 802.11), 3.5세대(Mobile WiMAX, 3G LTE) 시스템도 동시에 지원하는 범용 Universal Radio 형태의 송수신기 기술 개발이 필요하며 국내에서도 기술 개발이 활발히 진행 중이다[4].

본 논문에서는 2400~2500 MHz의 주파수 대역을 가지는 3세대(802.11), 2300~2700 MHz와 3300~3800 MHz의 주파수 대역을 가지는 3.5세대(Mobile WiMAX), 그리고 4세대(IMT-Advanced) 시스템 주파수 대역중 2300-2400 MHz, 2500-2690 MHz, 3400-3600 MHz의 3가지 주파수 대역을 동시에 지원하기 위해서 2300~2700 MHz와 3300~3800 MHz의 이중 주파수 대역을 지원하는 이중 대역/다중 모드 송신단 RF Front-End를 제안한다.

II. 송신단 RF Front-End 구조

본 논문에서 제안하는 이중대역 송신단 RF Front-End의 블록도를 그림 1에 나타내었다. 그림 1의 제안하는 이중대역 송신단 RF Front-End는 회로의 효율을 높이고 칩 면적을 최소화하기 위해 직접변환방식(Direct-Conversion) 구조를 채택하였다[5]. 제안하는 송신단 RF Front-End는 이중대역 송신 경로를 지원하며, 2 GHz 대역과 3 GHz 대역의 회로 구분 없이 이중대역 송신부 경로를 광대역 또는 Switched Capacitor Array (SCA) 방식

으로 설계하여 동작주파수가 2300~3800 MHz를 포함하도록 설계하였다.

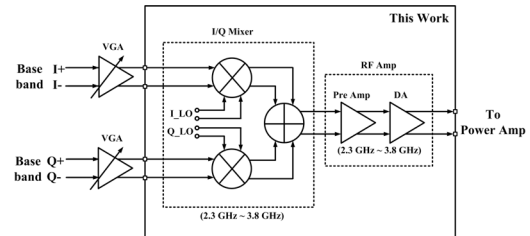


그림 1. 제안하는 이중대역 송신단 RF Front-End 블록도

Fig. 1. Proposed transmitter RF Front-End block diagram

제안하는 이중대역 송신단 RF Front-End는 기저대역 신호를 2300~3800 MHz의 광대역 RF 주파수 대역으로 상향 주파수 변환하고 RF 증폭기(RF-Amplifier)에 일정한 크기의 RF 입력신호를 공급해 주는 상향주파수변환기(Up-Conversion mixer), 그리고 +0 dBm 이상의 출력신호로 만들어주는 RF 증폭기로 구성된다. RF 증폭기는 2 GHz 대역과 3 GHz 대역의 이중대역에서 송신단 전체 출력을 +0 dBm 이상으로 확보하기 위하여 구동증폭기(Driver Amplifier)에 충분히 증폭된 2 GHz 대역과 3 GHz 대역의 RF 신호를 공급해 주는 전치증폭기(Pre-Amplifier)와 +0 dBm 이상의 출력신호로 만들어주는 구동증폭기(Driver-Amplifier) 2단으로 구성하였다. 또한, 1.2 V의 낮은 공급 전원으로로부터 +0 dBm의 높은 출력 파워를 만들고, 높은 주파수 대역에서 본딩-와이어의 기생 인덕턴스(Bonding-Wire inductance)로 인한 문제점을 해결하기 위해서 전류 소모가 증가하더라도 차동 구조(differential topology)로 설계하였다.

III. 송신단 RF Front-End 설계

3-1. 상향주파수 변환기(Up-Conversion Mixer)

송신단에 사용된 I/Q 상향주파수변환기를 그림 2에 나타내었다. 송신단에 사용된 I/Q 상향주파수변환기는 국부 발진 신호의 누설을 최소화하기 위해서 더블밸런스 주파수변환기 회로를 이용하여 SSB (Single-Side Band) 주파수변환기로 구현하였다.

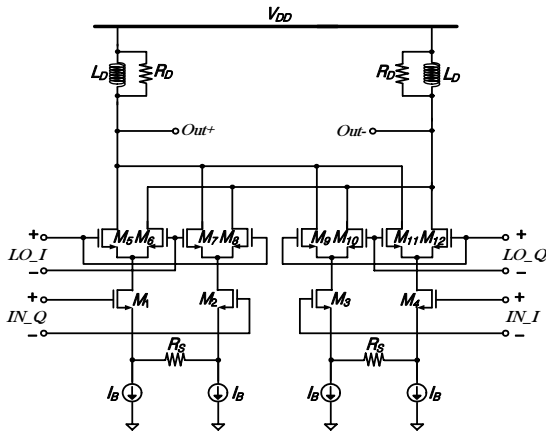


그림 2. 상향주파수변환기의 회로도
Fig. 2. Up-Conversion mixer schematic

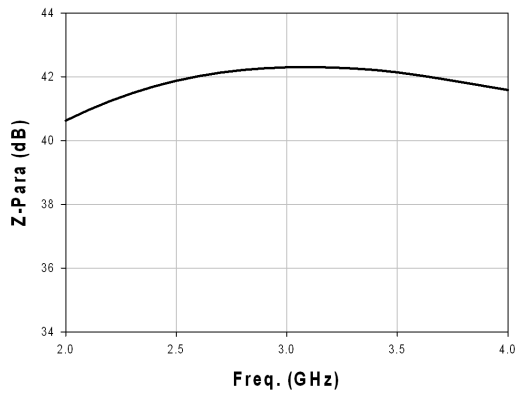


그림 3. 상향주파수변환기 부하 주파수응답특성
Fig. 3. S-para. response of Up-Conversion mixer load

SSB 주파수변환기는 실제로 동일한 2개의 주파수변환기로 구성되어 있고, 기저 대역 입력신호와 국부 발진기 신호 모두 IQ 신호 형태로 SSB 주파수변환기에 공급된다. 송신단에서 출력신호의 EVM을 높이기 위해 상향주파수변환기의 선형성은 매우 중요한 요소이기 때문에 소스 감쇄 저항(Source Degeneration Resistor) RS를 이용하여 선형성을 높였다. 상향주파수변환기의 부하에서는 RLC 공진부하를 이용하여 그림 3과 같이 2300~3800 MHz의 광대역에서 광대역 주파수 응답특성이 나타나도록 설계하여 주었다. 그림 2의 상향주파수변환기는 1.2V 공급 전원에서부터 11 mA의 전류를 소모한다.

3-2. 전치증폭기(Pre-Amplifier)

그림 4는 구동증폭기에 충분히 증폭된 신호를 제공하여 주는 Class A 전치증폭기를 보여 준다. 전치증폭기는 상향주파수변환기로부터 공급되는 RF 입력신호의 크기가 200 mVPP 정도로 작기 때문에 1.2 V의 공급전원에 대하여 전압 마진이 충분하다. 따라서 입출력단 간의 격리(isolation) 특성을 향상시킬 수 있고, 출력 임피던스가 큰 캐스코드 구조(cascode topology)로 설계하였다[6]. 전치증폭기의 부하는 상향주파수변환기와 마찬가지로 간단한 RLC 공진부하를 이용하여 광대역특성을 구현하려고 하였으나, 구동증폭기 입력단에서 사용한 3 V RF 입력 MOSFET으로 인해 기생 커패시턴스가 매우 커지는 문제점이 존재하였다. 이와 같은 문제점을 해결하고, 2300~2700 MHz와 3300~3800 MHz의 이중 대역에서 전류 소모를 줄이면서 높은 출력 신호를 얻기 위해

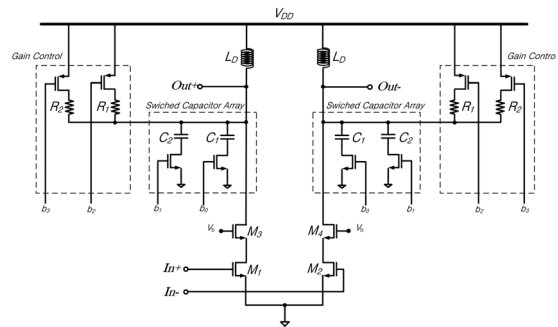


그림 4. 전치증폭기의 회로도
Fig. 4. Pre-Amplifier schematic

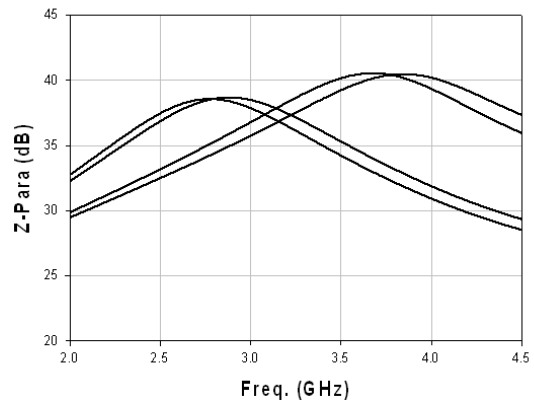


그림 5. 전치증폭기 부하 주파수응답특성
Fig. 5. S-para. response of Pre-Amplifier load

커패시터와 MOSFET 스위치를 이용하여 개방 또는 단락 시킴으로써 커패시턴스를 조절하는 Switched Capacitor Array (SCA)를 사용한 LC 공진 부하를 구성하였다[7]. 본 논문에서는 예상치 못한 추가적인 기생커패시턴스 성분으로 인한 공진 주파수 변화에 대비하고 2300 MHz 부터 3800 MHz까지의 대역에서 일정하고 높은 이득을 얻기 위해서 출력 부하단에 인덕터와 함께 2-비트의 Switched Capacitor Array를 사용하였으며 이를 통해 주파수 제어가 가능하도록 설계하여 그림 5와 같이 2700 MHz, 2900 MHz, 3700 MHz, 3900 MHz의 4개의 공진 주파수를 가지도록 설계하였다. 그리고, 측정 시 신호 보상을 위해서 그림 4의 전치증폭기는 2-비트 이득 제어가 가능하도록 설계되었는데 이것은 저항 R1, R2를 MOSFET 스위치와 각각 직렬로 연결하여 +0, +2, +4, +6 dB의 이득 조절이 가능하게 구현하였다. 제안하는 전치 증폭기는 1.2 V 전압으로부터 12 mA의 전류를 소모한다.

3-3. 구동증폭기(Driver-Amplifier)

RF 증폭기에 사용된 구동증폭기를 그림 6에 나타내었다. 높은 고속 데이터 전송과 높은 PAPR(peak to average power ratio)의 OFDMA 변조방식을 지원하기 위하여, 구동증폭기는 Class A 구조로 설계하였다. 구동증폭기의 출력단은 부하 로드에서 최대 전력이득을 제공하기 위해서 로드-풀(load-pull) 기법을 적용하여 전력 정합(power-matching)을 하려고 하였으나, 2 GHz 대역과 3 GHz 대역의 전력 정합점이 다르고, 전력 정합 기법 이용 시 사용될 오프-칩(off-chip) 인덕터와 오프-칩 커패시터의 사용으로 인한 신호 손실의 문제점 때문에 이득 정합(gain-matching) 기법을 이용하여 설계하였다. 전치증폭기로부터 350 mVPP의 충분히 증폭된 입력신호와 1 VPP의 큰 출력신호를 다루어야 하는 구동증폭기는 전압 마진 부족으로 인해 3 V용 RF MOSFET을 이용하여 공통-소스(Common-Source)구조로 설계하였다. 이에 따라, 입력 트랜지스터의 사이즈가 커짐으로 인해서 구동증폭기의 출력단에서 기생 커패시턴스가 증가하여 LC 공진 회로를 부하로 적용했을 경우 공진회로의 quality factor (Q)가 낮아서 높은 이득을 얻기가 어려워지는 단점이 발생된다. 또한, 구동 증폭기의 출력단에서는 고주파 대역에서 본딩 와이어 기생 인덕턴스 성분의 영향이 크게 나타나서 출력 정합 특성을 나쁘게 하는 문제점 역시 발생되었다.

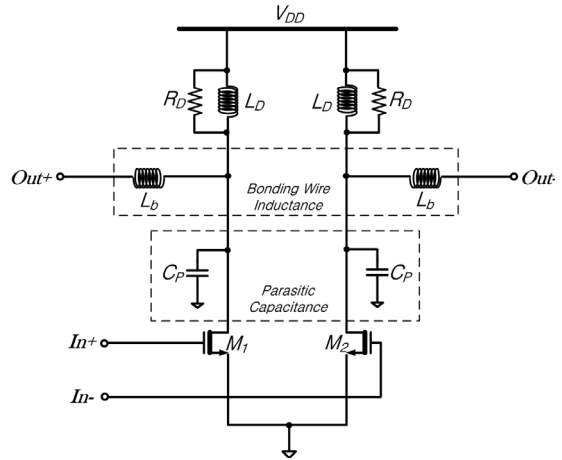


그림 6. 구동증폭기의 회로도
Fig. 6. Driver-Amplifier schematic

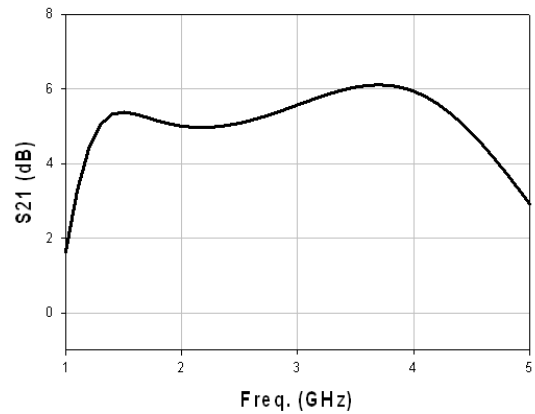


그림 7. 구동증폭기 부하 주파수응답특성
Fig. 7. S-para. response of Driver-Amplifier load

본 논문에서는, 이와 같은 문제점들을 극복하기 위해, 본딩 와이어의 기생 인덕턴스 성분, 출력단에 생기는 기생 커패시턴스 성분, 부하의 온-칩 인덕터, 그리고 공진 회로의 Q값을 조정하기 위한 저항 RD를 이용하여 그림 7과 같이 2300~3800 MHz의 광대역 부하 주파수 응답 특성을 제공할 수 있는 RLC 대역통과필터(BPF)를 구현하였다. 고주파 대역에서 예상치 못한 기생 커패시턴스에 의해 출력 레벨 감소를 고려하여 3 GHz 대역에 대해 마진을 두어 대역통과필터를 설계하였다. 제안하는 구동증폭기는 1.2 V 공급전압으로부터 22 mA 전류를 소모한다.

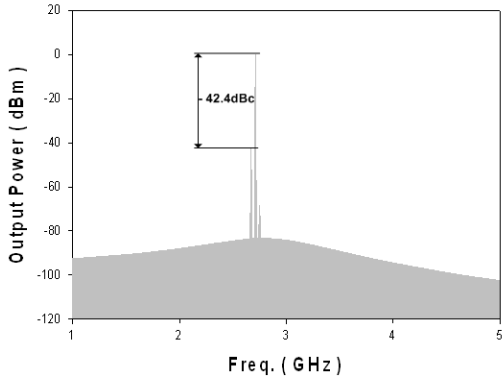


그림 8. 2 GHz 대역 송신단 출력신호 모의실험 결과
Fig. 8. Output power @ 2 GHz band

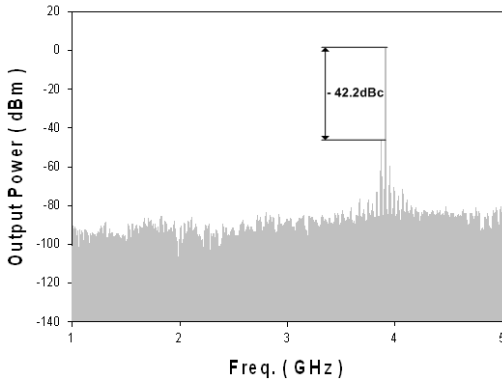


그림 9. 3 GHz 대역 송신단 출력신호 모의실험 결과
Fig. 9. Output power @ 3 GHz band

IV. 모의실험결과

본 논문에서 제안하는 이중대역/다중모드 송신단 RF Front-End는 0.13- μm CMOS 공정을 이용하여 설계되었으며, Spectre RF 시뮬레이터를 이용하여 레이아웃 후 성능 검증(Post Layout Simulation)을 하였다. 기저대역 10 MHz 입력 신호에 대해 설계된 송신단 RF Front-End의 2 GHz 대역 송신단 출력 신호를 그림 8에 나타내었다. +0 dBm의 출력 파워를 나타냄을 확인할 수 있으며, LO-IF 성분과 -42.4 dBc의 차이를 나타냄을 확인할 수 있다. 그림 9에서는 기저대역 10 MHz 입력 신호에 대해 3 GHz 대역 송신단 출력 신호를 나타내었다. 약 +1.3 dBm의 출력 파워를 나타냄을 확인할 수 있으며, LO-IF 성분과 -42.2

dBc의 차이를 나타냄을 확인할 수 있다. 고주파 대역에서 예상치 못한 기생 커패시턴스에 의해 출력 레벨 감소를 고려하여 3 GHz 대역 출력 레벨에 대해 마진을 두어 설계하였다. 설계한 이중대역/다중모드 송신단 RF Front-End는 1.2 V의 공급 전압을 사용하여 상향주파수 변환기에서 11 mA, 전치증폭기에서 12 mA, 그리고 구동 증폭기에서 22 mA로 총 45 mA의 전류를 소모한다.

표 1. 성능 요약
Table 1. Performance summary

Operating Frequency	2300~3800 MHz	
Output Power	+ 0 dBm / + 1.3 dBm	
Output matching	< -4 dB	
Sideband Rejection	> 42.2 dBc	
Layout Size	1973 × 1135 μm^2	
CMOS technology	0.13 μm	
DC Power consumption	54 mW @ 1.2 V	
	Up-Mixer	11 mA
	Pre-Amp	12 mA
	DA	22 mA

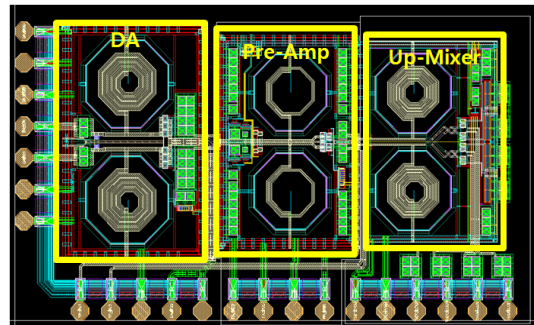


그림 10. 송신단 RF Front-End의 레이아웃
Fig. 10. Layout of transmitter RF Front-End

설계한 이중대역/다중모드 송신단 RF Front-End의 Layout을 그림 10에 나타내었다. 사용된 면적은 패드를 포함하여 1973 × 1135 μm^2 이다. 다중대역 송신단 RF Front-End의 레이아웃 후 검증 결과를 표 1에 정리하였다. 본 결과는 2300~2700 MHz, 3300~3800 MHz의 넓은 주파수 대역을 지원함으로써 3 세대(802.11b, g), 3.5 세대(Mobile WiMAX), 그리고 4 세대(IMT-Advanced) 시스템을 모두 지원할 수 있다.

V. 결 론

3 세대(802.11b, g), 3.5 세대(Mobile WiMAX), 그리고 4 세대(IMT-Advanced) 시스템을 동시에 지원하는 이중 대역/다중 모드 송신단 RF Front-End를 0.13- μm CMOS 공정을 이용하여 설계하였다. 설계된 다중대역 송신단 RF Front-End는 1.2 V 공급전원에서 45 mA의 전류를 소모하며, 2 GHz 대역에서 +0 dBm의 출력과 위와 3 GHz 대역에서 약 +1.3 dBm의 출력과 위를 나타낸다.

참고문헌

- [1] Y. Kim and P. Prasad, "4G roadmap and emerging communication technologies," Boston, Artech House, 2006.
- [2] B. G. Evans and K. Baughan, "Vision of 4G," Electronics & Communication Engineering Journal, Vol. 12, pp 203-213, Dec. 2000.
- [3] 윤상보, 황성수, 이주현, 이재근, 김기호, "차세대 이동통신 시스템 (IMT-Advanced System) 표준화 동향 및 Trial System 연구 개발 현황," 차세대 이동통신 시스템 및 요소기술, pp. 5-13, Dec. 2007.
- [4] 한국전자통신연구원, "차세대 IMT-Advanced 시스템 기술," Jan. 2008.
- [5] H. Kuo, Y. Li, Y. Pang, "A 0.13 μm CMOS Transmitter with 72-dB RF Gain Control for Mobile WiMAX/WiBro Applications," IEEE Radio Frequency Integrated Circuits Symposium, pp. 105-108, Jun. 2008
- [6] T. Lee, The Design of CMOS Radio Frequency Integrated Circuits, Cambridge Univ. Press, 1998.
- [7] H. Song, H. Kim, K. Han, J. Choi, C. Park, and B. Kim, "A Sub-2 dB NF Dual-Band CMOS LNA for CDMA/WCDMA Applications," IEEE Microwave and Wireless Components Letters, vol. 18, no. 3, pp. 212-214, Mar. 2008.



신상운(Sang-Woon Shin)

2009년 2월 동아대학교
전자컴퓨터공학부
전자공학과(공학사)
2009년 3월 ~ 현재 동아대학교
전자공학과 석사 과정

※ 관심분야 : CMOS RF/Analog IC



서영호(Yong-Ho Seo)

2009년 2월 동아대학교
전자컴퓨터공학부
전자공학과(공학사)
2009년 3월 ~ 현재 동아대학교
전자공학과 석사 과정

※ 관심분야 : CMOS RF/Analog IC



김창완(Chang-Wan Kim)

1997년 2월 경북대학교
전자공학과(공학사)
2003년 2월 한국정보통신대학교
전자공학과(공학석사)

2006년 2월 한국정보통신대학교 전자공학과
(공학박사)
2006년 2월 ~ 2007년 2월 한국전자통신연구원
선임연구원
2007년 2월 ~ 현재 동아대학교 전자공학과 조교수
※ 관심분야: CMOS RF/Analog IC