

X-대역 GaN HEMT Bare-Chip 펄스-전압 펄스-RF 수동 로드-풀 측정

Pulsed-Bias Pulsed-RF Passive Load-Pull Measurement of an X-Band GaN HEMT Bare-chip

신석우* 김형종** 최길웅** 최진주*** 임병옥**** 이복형****
(Suk-Woo Shin) (Hyoung-Jong Kim) (Gil-Wong Choi) (Jin-Joo Choi) (Byeong-Ok Lim) (Bok-Hyung Lee)

요약

본 논문에서는 GaN HEMT (Gallium Nitride High Electron Mobility Transistor) bare-chip을 이용하여 X-대역에서 수동 로드 풀(Passive load-pull)을 수행하였다. 열로 인한 특성 변화가 최소화 된 동작 조건을 얻기 위해 드레인 바이어스 전압과 입력 RF 신호를 펄스로 인가하였다. 전자기장 시뮬레이션과 회로 시뮬레이션을 병행하여, 와이어 본딩 효과를 고려하여 드레인 경계면에서의 정확한 임피던스 정합 회로를 구현하였다. 임피던스를 변화시키기 위해 마이크로스트립 라인 스테리브의 길이가 조절 가능한 회로를 설계하였다. 펄스 로드 풀 실험 결과 8.5 GHz에서 9.2 GHz 대역에서 최대 42.46 dBm의 출력 전력을 얻었으며, 58.7%의 드레인 효율 특성을 얻었다.

Abstract

In this paper, a passive load-pull using a GaN HEMT (Gallium Nitride High Electron Mobility Transistor) bare-chip in X-band is presented. To obtain operation conditions that characteristic change by self-heating was minimized, pulsed drain bias voltage and pulsed-RF signal is employed. An accuracy impedance matching circuits considered parasitic components such as wire-bonding effect at the boundary of the drain is accomplished through the use of a electro-magnetic simulation and a circuit simulation. The microstrip line length-tunable matching circuit is employed to adjust the impedance. The measured maximum output power and drain efficiency of the pulsed load-pull are 42.46 dBm and 58.7%, respectively, across the 8.5-9.2 GHz band.

Key words : Passive load-pull, pulsed load-pull, GaN HEMT bare-chip, X-band amplifier, pulse amplifier.

1. 서론

현재 무선 통신 시스템 또는 레이더 시스템의 송신기에는 트랜지스터를 사용한 전력 증폭기가 널리

사용되고 있다. 트랜지스터를 이용한 전력 증폭기의 출력 전력과 효율 특성은 매우 중요한 요소이다. 출력 전력의 경우 최대 통신 거리를 결정하며, 효율 특성은 시스템 운용비용 및 송신기의 수명과 관련

† 본 논문은 삼성탈레스의 연구비 지원을 받아 수행된 연구임.

* 주저자 및 교신저자 : 광운대학교 전자공학과 박사과정

** 공저자 : 광운대학교 전자공학과 박사과정

*** 공저자 : 광운대학교 전자융합공학과 교수

**** 공저자 : (주) 삼성탈레스(레이더연구소)

† 논문접수일 : 2011년 1월 21일

† 논문심사일 : 2011년 2월 15일

† 게재확정일 : 2011년 2월 20일

이 있다. 전력 증폭기의 출력 전력과 효율 특성은 소스와 부하 임피던스에 의해 결정된다. 따라서 설계 사양에 따라 최적의 임피던스를 찾는 것이 중요하다. 통상적으로 소스 임피던스는 전력 이득을 위해 반도체 소자의 입력 임피던스에 대해 복소 정합 (Conjugate matching)을 하는 반면에 부하 임피던스는 최대 출력 전력 또는 최대 효율 특성을 위해 로드 풀 (Load-pull)을 통해 최적의 임피던스를 찾는다. 기본 주파수에서의 임피던스는 전력 증폭기의 특성에 가장 큰 영향을 주기 때문에, 대부분의 전력 증폭기에서는 기본 주파수에 대해서만 로드 풀을 수행했다. 하지만 최근에는 전력 증폭기의 효율 특성을 개선하기 위해 고조파 (Harmonic) 주파수에서의 임피던스 조건을 고려한 고조파 로드 풀에 대한 연구도 활발히 진행되고 있다[1-4].

최근 트랜지스터에 대한 연구도 활발히 진행되어 높은 출력 전력과 효율 특성을 얻을 수 있는 트랜지스터들이 발표되고 있다. 그 중에서 GaN HEMT (Gallium Nitride High Electron Mobility Transistor)가 대표적이다[5]. GaN HEMT 소자는 GaAs (Gallium Arsenide) 또는 Si LDMOS (Laterally Diffused Metal Oxide Semiconductor) 트랜지스터에 비해 넓은 Band-gap energy를 가지며, 높은 항복 전계와 열전도 특성을 갖기 때문에 높은 출력 전력이 필요한 전력 증폭기에 적합하며, 높은 전자 포화 속도 (Electron saturated velocity) 특성을 갖기 때문에 높은 주파수에서도 동작 가능한 전력 증폭기를 설계할 수 있다. 또한 높은 전력 밀도 특성을 갖기 때문에 시스템의 크기를 크게 줄일 수 있는 장점을 갖고 있다. 하지만 트랜지스터의 온도 상승과 게이트 주변에서의 전자의 갇힘(Trapping)에 의한 드레인 전류가 감소하는 단점이 있다.

따라서 본 논문에서는 트랜지스터의 온도 상승을 최소화하고 실제 동작 특성을 얻기 위해 드레인 전압과 입력 RF를 펄스로 인가하여 GaN HEMT bare-chip의 펄스 전류-전압 곡선 측정과 펄스 로드 풀 실험을 수행하였다. 또한 전자기장 시뮬레이션 코드와 회로 시뮬레이션 코드를 이용하여, 드레인 경계면에서의 정확한 임피던스를 얻을 수 있었다.

펄스 로드 풀 실험 결과 X-대역에서 펄스로 동작하는 12 W AB급 전력 증폭기를 설계 및 제작하였다.

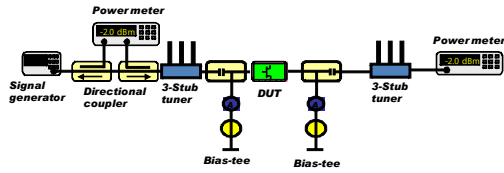
II. GaN HEMT Bare-chip 로드 풀

1. 펄스 로드 풀 측정 시스템 구현

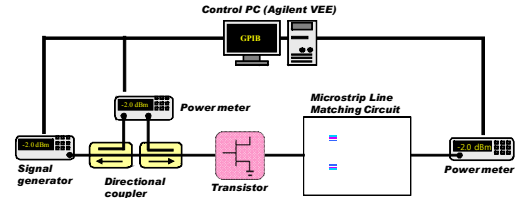
본 논문에서는 GaN HEMT bare-chip을 이용한 전력 증폭기를 설계 및 제작하기 위한 펄스 로드 풀 시스템을 구현하였다. GaN HEMT bare-chip은 TriQuint 사의 TGF-2023-02 소자를 사용하였다. TGF-2023-02 소자의 재원은 <표 1>에 정리하였다. 통상적으로 로드 풀은 시뮬레이션 코드를 이용하거나, 실험을 통해 수행된다. 트랜지스터를 이용한 전력 증폭기는 포화 영역에서 동작할 때 트랜지스터의 비선형 (Non-linear) 동작으로 인해 정확한 결과를 예측하기 어렵기 때문에 정확한 로드 풀 결과를 얻기 위해서는 전력 증폭기에 사용되는 트랜지스터의 비선형 특성이 고려되어야 한다. 따라서 시뮬레이션 코드를 이용해서 로드 풀을 수행할 경우, 트랜지스터의 비선형 특성이 포함된 모델을 이용해야 한다. 하지만 위의 소자와 같이 비선형 모델을 제공하지 않는 트랜지스터는 시뮬레이션 코드를 이용한 전력 증폭기 설계는 불가능하기 때문에, 실험을 통해 트랜지스터가 실제 동작하는 상태에서 임피던스를 변화시켜가며 전력 증폭기의 최적의 임피던스를 찾아야 한다. 따라서 로드 풀 측정 시스템을 구현하여 전력 증폭기를 설계하였다. 로드 풀 시스템은 시스템 구현의 편의성을 위해 기본 주파수에 대해서만 수행하였으며, 트랜지스터의 온도 상승에 따른

<표 1> TGF2023-02 재원
<Table 1> Specification of TGF2023-02

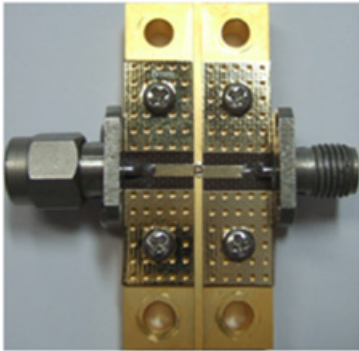
포화 출력 전력	41 dBm
동작 주파수	DC - 18 GHz
전력 이득	9.4 dB
드레인 바이어스 전압	28 - 35 V
칩 크기	0.82 x 0.92 x 0.1 mm
게이트 길이	2.5 mm



<그림 1> 광대역 3-스터브 튜너를 이용한 수동 로드-풀 실험 구성도
<Fig. 1> Block diagram of passive load-pull test using broadband 3-stub tuner



<그림 3> 마이크로스트립 라인 정합 회로를 이용한 로드-풀 실험 구성도
<Fig. 3> Block diagram of load-pull test using microstrip line matching circuit



<그림 2> 로드-풀 실험을 위한 트랜지스터 캐리어 사진
<Fig. 2> Photograph of transistor carrier for load-pull measurement

특성 변화를 최소화하기 위해 드레인 전압과 입력 RF를 펄스로 인가하였다.

초기 임피던스를 설정하기 위해 우선 광대역 3-스터브 임피던스 튜너를 이용하여 로드-풀 실험을 수행하였다. <그림 1>은 광대역 3-스터브 임피던스 튜너를 이용한 로드-풀 실험 구성도를 나타낸다. 하지만 임피던스 튜너는 삽입 손실이 크기 때문에, 출력 전력이 감소되어 출력 전력과 효율 특성이 저하되는 문제가 있다. 따라서 높은 출력 전력을 갖는 트랜지스터의 로드-풀 실험에는 적합하지 않다. 본 논문에서는 정합 회로의 손실을 줄이기 위해 마이크로스트립 라인 정합 회로를 이용하였다.

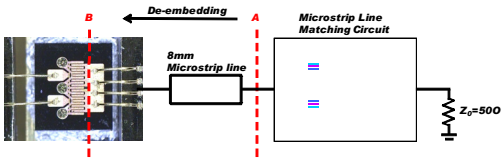
로드 풀 실험을 위해서는 트랜지스터를 고정하고 외부에 임피던스 정합 회로를 연결하기 위한 캐리어 (Carrier)가 필요하다. 테스트 캐리어는 트랜지스터에서 발생하는 열을 효과적으로 배출하기 위해 15:85 비율의 CuW로 제작하였으며, GaN HEMT bare-chip의 유택틱 본딩 (Eutectic bonding)을 위해 표

면은 소프트 도금처리 하였다. GaN HEMT bare-chip은 9:1 비율의 AuSn을 이용하여 캐리어에 유택틱 본딩하였다. GaN HEMT bare-chip의 게이트와 드레인 패드는 와이어 본딩을 이용하여 외부의 마이크로스트립 라인에 연결하였다. 1 mil 직경의 와이어를 이용하였으며, 마이크로스트립 라인은 TACONIC 사의 TLX-7 ($\epsilon_r=2.6$, $\tan\delta=0.0022$, $h=0.504\text{mm}$)을 이용하여 제작하였다. <그림 2>는 GaN HEMT bare-chip과 마이크로스트립 라인이 부착된 캐리어의 사진을 나타낸다.

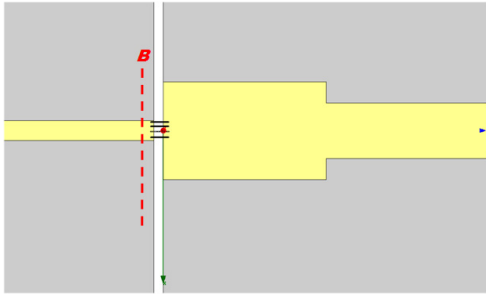
로드 풀 측정 구성도는 <그림 3>에 나타내었다. 모든 측정 장비들은 GPIB 케이블로 연결되어 측정 자동화 시스템 소프트웨어인 Agilent 사의 VEE 프로그램을 통해 실시간으로 제어된다. 또한 본 논문에서는 펄스로 동작하는 전력 증폭기에 대한 로드 풀을 수행하였기 때문에, 펄스 발생기를 이용하여 측정 장비들을 동기화하였다.

2. 정합 회로 모델링

본 논문에 사용된 소자는 비선형 모델을 사용할 수 없기 때문에 데이터시트에서 제공해주는 임피던스를 기초로 하여 정합 회로를 구현하였다. 데이터시트에서 제공해주는 임피던스는 트랜지스터의 드레인 경계면을 기준으로 측정된 결과이기 때문에, 트랜지스터 외부의 패드, 와이어 본딩과 패키징에 의한 영향을 고려하여 정합 회로를 설계해야 정확한 결과를 얻을 수 있다. 따라서 정합 회로의 기준을 드레인 경계면으로 옮기는 작업이 필요하다. 본 논문에서는 간단하면서도 정확한 정합 회로를 구현하기 위해 <그림 4>와 같이 임피던스 기준면을



〈그림 4〉 측정 임피던스를 이용한 드레인 임피던스 계산
 〈Fig. 4〉 Calculation of drain impedance using measured impedance

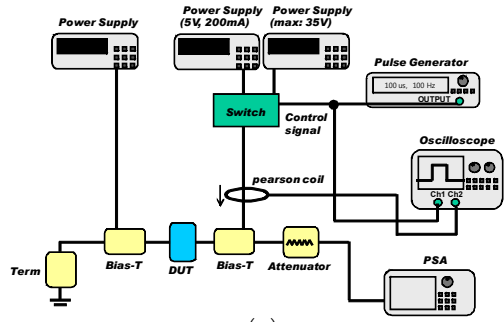


〈그림 5〉 와이어 본딩을 포함한 캐리어 HFSS 모델
 〈Fig. 5〉 HFSS model of carrier including wire-bonding

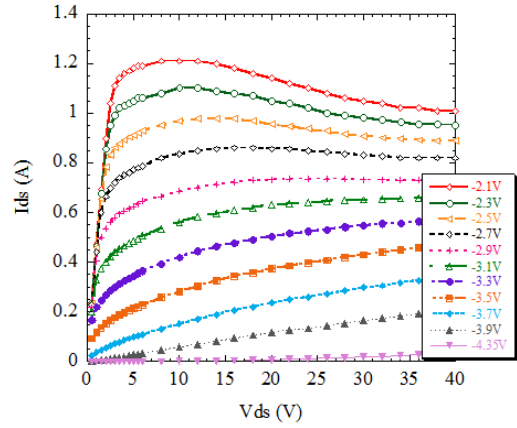
설정하였다. A면은 캐리어와 외부 정합 회로 사이의 경계면이고, B면은 실제 GaN HEMT bare-chip의 부하 임피던스 기준면이다. A면 이후는 마이크로스트립 라인을 이용한 정합 회로가 위치하는 부분이고, A면과 B면 사이의 와이어 본딩과 8 mm의 마이크로스트립 라인을 포함한 캐리어는 직접 측정할 수 없기 때문에 <그림 5>와 같이 와이어 본딩을 포함한 실제 캐리어의 치수를 실측하여 전자기장 시뮬레이션 코드인 Ansoft사의 HFSS를 이용하여 해석한 후 해석 결과의 De-embedding을 통해 제작된 임피던스 정합 회로의 실제 임피던스를 찾는 방식을 채택하였다. 임피던스 정합 회로 설계도 동일한 방식으로 HFSS 시뮬레이션 결과를 Agilent사의 ADS로 불러들여, 최적의 임피던스를 갖도록 정합 회로를 설계하였다. 또한 주변 임피던스에서의 특성을 분석하기 위해 정합을 위한 스타터브의 길이를 조절할 수 있도록 설계하였다.

3. 펄스 로드 풀 실험 결과

AB급 전력 증폭기에는 B급 전력 증폭기와는 다



(a)

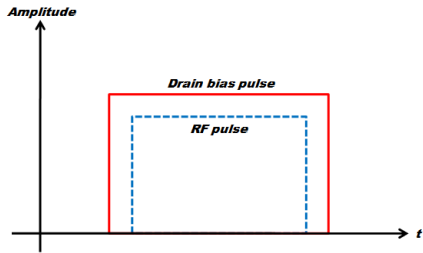


(b)

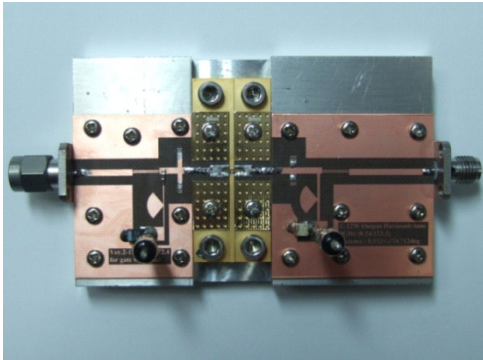
〈그림 6〉 펄스 전류-전압 곡선 측정 (a)구성도 (b)결과
 〈Fig. 6〉 Pulsed I-V curve measurement
 (a) block diagram (b) results

르게 지속적으로 대기 전류가 공급된다. 이 때, 트랜지스터에 공급된 전력은 소모되어 트랜지스터의 온도를 상승시키게 되고, 결과적으로 트랜지스터의 특성을 변화시킨다. 따라서 본 논문에서는 온도에 의한 영향을 배제하기 위해, 트랜지스터에 펄스 발생기와 스위치를 이용하여 펄스로 전압을 인가하여, 트랜지스터의 전류-전압 곡선을 측정하였다. 전류는 Pearson 코일을 이용하여 오실로스코프로 측정하였으며, 발진 테스트를 위해 스펙트럼 분석기를 이용하였다. 측정된 결과를 통해 트랜지스터의 동작점을 결정하였다. <그림 6> (a)와 (b)는 펄스 전류-전압 곡선 측정을 위한 구성도와 측정 결과를 각각 나타낸다. PRF 100 Hz, duty 1%의 펄스 조건으로 측정하였다.

측정 결과를 이용하여 9 GHz에서 드레인 전압

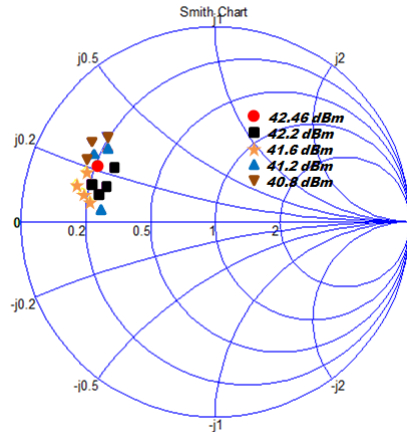


<그림 7> 드레인 바이어스 펄스와 RF 펄스 타이밍도
<Fig. 7> Timing diagram of drain bias pulse and RF pulse

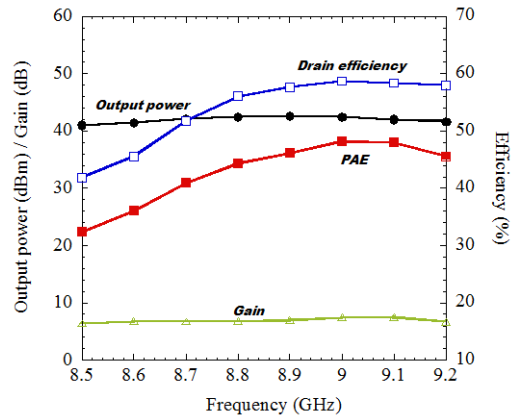


<그림 8> 마이크로스트립 라인 정합 회로를 이용한 펄스 로드-풀 회로 사진
<Fig. 8> Photograph of load-pull circuit using microstrip-line matching circuit

30 V, 드레인 전류 250 mA를 동작점으로 설정한 후 RF 펄스 조건 PRF 10 Hz, duty 0.01%로 동작하는 AB급 전력 증폭기에 대한 로드 풀 실험을 수행하였다. GaN HEMT 소자의 특성상 드레인 바이어스 전압이 인가되기 전에 게이트 바이어스 전압이 인가되어야 한다. 따라서 게이트 바이어스 전압은 미리 인가된 상태에서 드레인 바이어스 전압만 스위치를 통해 펄스로 인가하였다. 또한 위의 RF 펄스 조건에서 정확한 측정을 위해서는 RF 입력 신호가 인가되기 전에 트랜지스터에 바이어스가 인가되어야 한다. 따라서 <그림 7>과 같이 스위치에 인가되는 펄스 신호의 펄스폭과 지연시간을 조절하여 RF 펄스가 인가되기 전에 미리 트랜지스터를 동작시키고, RF 펄스가 종료된 후 트랜지스터의 동작을 종료하도록 설정하였다. 출력 전력은 펄스 출력 전력을 측정할 수 있는 Agilent사의 E4417을 이용



<그림 9> 마이크로스트립 라인을 이용한 펄스 로드-풀 측정 결과
<Fig. 9> Measurement results of pulsed load-pull



<그림 10> 최적 임피던스에서의 주파수에 따른 측정 결과
<Fig. 10> Measured results as a function of frequency at optimum impedance

하여 측정하였으며, 드레인 전류는 pearson 코일과 오실로스코프를 이용하여 측정하였다. <그림 8>은 마이크로스트립 라인 정합 회로를 이용한 로드 풀 회로 사진을 나타낸다. 정합 회로는 TACONIC사의 TLX-7 ($\epsilon_r=2.6$, $\tan\delta=0.0022$, $h=0.504\text{mm}$)을 이용하여 제작하였다. 임피던스는 스텐브까지 라인의 길이와 스텐브의 길이를 이용하여 변화시켰다. 소스 임피던스는 입력 반사 손실이 최소가 되도록 설정하였다. <그림 9>은 출력 전력에 대한 로드-풀 결과를 나타낸다. 측정 결과 최적의 임피던스는 9 GHz에서 $10.259 + j10.99 \Omega$ 이고, 42.46 dBm의 출력 전

력과 7.46 dB의 전력 이득을 얻을 수 있었다. 전력 부가 효율과 드레인 효율은 각각 48.2%와 58.7%였다. <그림 10>는 최적의 임피던스에서의 주파수에 따른 측정 결과를 나타낸다. 측정 결과 8.5-9.2 GHz 대역에서 41 dBm이상의 출력 전력과 40%이상의 드레인 효율을 얻었다.

III. 결 론

본 논문에서는 X-대역에서 12 W GaN HEMT bare-chip의 수동 펄스 로드-풀 실험을 수행하였다. 드레인 전압과 입력 RF 신호를 펄스로 인가하여 온도에 의한 트랜지스터의 특성 변화를 최소화하였다. 또한 정확한 정합 회로 설계를 위해 와이어 본딩에 의한 영향을 전자기장 시뮬레이션 코드인 HFSS를 이용하여 해석한 후, 그 결과를 회로 시뮬레이션 코드인 ADS로 불러들여 설계하였다. 그 결과, 트랜지스터 드레인 경계면에서의 임피던스를 구할 수 있었다. 로드 풀 실험 결과 9 GHz에서 최대 42.46 dBm의 출력 전력과 58.7%의 드레인 효율을 얻을 수 있었다. 만약 고조파 성분 제어 기법이 적용된다면, 효율 특성이 개선될 것으로 판단된다.

참 고 문 헌

- [1] J. Hoversten, M. Roberg and Z. Popovic, "Harmonic load pull of high-power microwave devices using fundamental-only load pull tuners," *75th ARFTG*, pp.1~4, 28 May 2010.
- [2] 김형중, 최진주, 김동윤, 나형기, "고조파 제어 회로를 이용한 X-대역 전력 증폭기의 효율 개선에 관한 연구," *한국전자과학회논문지*, 제21권, 9호, pp.987~994, 2010. 9.
- [3] G. Simpson, "A comparison of harmonic tuning methods for load pull systems," Maury Microwave Corporation, Ontario, California, Available at: <http://www.maurymw.com>, Jul. 2009.
- [4] Z. Aboush, J. Lees, J. Benedikt and P. Tasker, "Active harmonic load-pull system for characterizing highly mismatched high power transistors," *IEEE MTT-S Int. Microwave Symp. Dig.*, pp.1311~1314, Jun. 2005.
- [5] U. K. Mishra, P. Parikh and Y. Wu, "AlGaIn/GaN HEMTs- An overview of device operation and applications," *Proc. of the IEEE*, vol.90, no.6, pp.1022~1031, Jun. 2002.

저자소개



신 석 우 (Shin, Suk-Woo)

2008년 3월 ~ 현재 : 광운대학교 대학원 전파공학과 박사과정
2008년 2월 : 광운대학교 전자공학부 학사



김 형 중 (Kim, Hyung-Jong)

2006년 3월 ~ 현재 : 광운대학교 대학원 전파공학과 박사과정
2006년 2월 : 광운대학교 전자공학부 학사



최길웅 (Choi, Gil-Wong)

2007년 3월 ~ 현재 : 광운대학교 대학원 전파공학과 박사과정
2006년 2월 : 광운대학교 대학원 전파공학과 석사
2004년 2월 : 광운대학교 전자공학부 학사



최진주 (Choi, Jin-Joo)

1997년 9월 ~ 현재 : 광운대학교 전자융합공학과 교수
1991년 5월 ~ 1997년 8월 : 미국 Naval Research Laboratory(NRL) 연구원
1991년 8월 : 미국 University of Michigan 공학박사
1985년 8월 : 미국 Georgia State University 물리학과 석사
1983년 8월 : 서울대학교 물리교육학과 학사



임병옥 (Lim, Byeong-Ok)

2010년 10월 ~ 현재 : (주)삼성탈레스(레이더연구소)
2009년 5월 ~ 2010년 9월 : 한국전자통신연구소
2002년 3월 ~ 2009년 2월 : 동국대학교 전자공학과 박사
2000년 3월 ~ 2002년 2월 : 동국대학교 전자공학과 석사



이복형 (Lee, Bok-Hyung)

2006년 10월 ~ 현재 : (주)삼성탈레스(레이더연구소)
2001년 3월 ~ 2005년 2월 : 동국대학교 전자공학과 박사
1999년 3월 ~ 2001년 2월 : 동국대학교 전자공학과 석사