

펄스 변조 및 전원 스위칭 방법을 혼용한 X-대역 50 W Pulsed SSPA 설계 및 제작

Design and Fabrication of X-Band 50 W Pulsed SSPA Using Pulse Modulation and Power Supply Switching Method

김효종 · 윤명한* · 장필식** · 김완식*** · 이종욱

Hyo-Jong Kim · Myoung-Han Yoon* · Pil-Sik Chang** · Wan-Sik Kim*** · Jong-Wook Lee

요 약

본 논문에서는 레이더 시스템에 적용이 가능한 50 W 출력을 가지는 X-대역 pulsed SSPA(Solid State Power Amplifier)를 설계 및 제작하였다. SSPA를 펄스 모드로 동작시키는 방법으로 펄스 변조 방법과 전원 스위칭 방법을 혼용한 방법을 제안하였다. SSPA는 구동 증폭기, 고출력 증폭기, 펄스 변조기로 구성되며, 충분한 이득과 출력 크기를 얻기 위해 25 W GaAs FET 4개를 병렬 구조로 구성하였다. 측정 결과 1.12 GHz 대역폭에서 출력 50 W, 이득 44.2 dB의 성능을 가졌다. 또한, pulse droop은 1 dB 이하로 설계 목표를 만족하였으며, 12.45 ns 이하의 상승/하강 시간을 가졌다. 제작된 X-대역 pulsed SSPA 크기는 150×105×30 mm³로 매우 작은 크기를 가졌다.

Abstract

In this paper, a X-band 50 W pulsed solid state power amplifier(SSPA) is designed and fabricated for radar systems. The SSPA consists of a driver amplifier, a high power amplifier, and a pulse modulator. The high power stage employs four 25 W GaAs FET to deliver 50 W at X-band. To meet the stringent target specification for the SSPA, we used a new hybrid pulse switching method, which combine the advantage of pulse modulation and bias switching method. The fabricated SSPA shows a power gain of 44.2 dB, an output power of 50 W over a 1.12 GHz bandwidth. Also, pulse droop < 1 dB meet the design goals and a rise/fall time is less than 12.45 ns. Fabricated X-band pulsed SSPA size is compact with overall size of 150×105×30 mm³.

Key words : Pulsed SSPA, Pulse Modulator, Drain Pulse Control Circuit, Pulse Operation, GaAs FET

I. 서 론

Pulsed SSPA(Solid State Power Amplifier)는 airport surveillance, weather, marine, military 등의 민군용 레이더 시스템 및 전파를 이용해 영상을 촬영하는 항공용 및 인공위성용 SAR(Synthetic Aperture Radar) 등

에 주로 사용된다^{[1]-[3]}. 고출력을 얻기 위하여 TW-TA(Traveling Wave Tube Amplifier), klystron, magnetron 등의 각종 진공관 형태의 증폭기가 주로 사용되었으나, 고출력 반도체 기술이 발전함에 따라 반도체 소자 형태의 전력증폭기로 대체되고 있다. 반도체 소자를 이용한 전력증폭기는 진공관 형태의 증

경희대학교 전자·전파공학과(Department of Electronics and Radio Engineering, Kyung Hee University)

*국방과학연구소(Agency for Defense Development)

**단암시스템즈(주)(Danam Systems Inc.)

***LIG 넥스원(LIG Nex1 Co., Ltd.)

· 논문 번호 : 20101108-162

· 교신저자 : 이종욱(e-mail : jwlee@khu.ac.kr)

· 수정완료일자 : 2011년 3월 2일

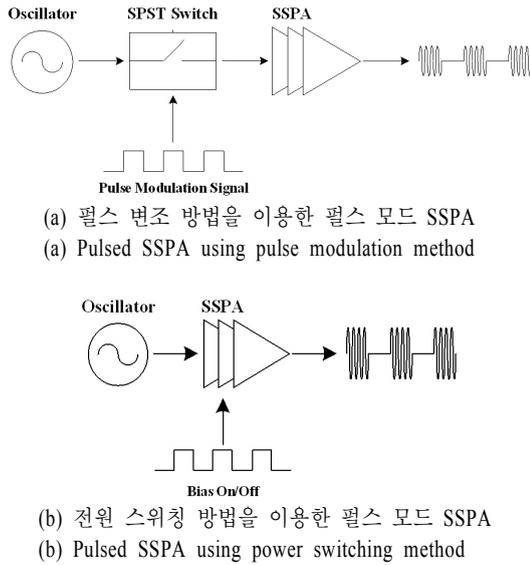


그림 1. 펄스 모드 SSPA 방법
Fig. 1. A method of pulsed SSPA.

폭기에 비해 낮은 출력을 가지지만 소형화, 경량화, 낮은 동작 전압, 광대역 특성, 긴 수명, 유지 보수의 편리함 등의 여러 장점을 가지고 있다^[4].

앞에서 제시한 레이더 응용에 사용되는 SSPA는 주로 펄스 모드로 동작하는데, 입력 신호를 변조한 후 변조된 RF 펄스 신호를 C급 증폭기로 증폭하는 방법이 가장 많이 사용되고 있다. 이 방법은 상승/하강 시간이 느려져 좁은 펄스 신호를 증폭하기가 어렵다. 이러한 특성을 개선하는 방법으로 입력 신호를 펄스로 변조하여 증폭기에 직접 입력하는 방법과 증폭기 전원을 스위칭시키는 방법 등이 주로 사용되고 있다^[5].

그림 1(a)는 SSPA의 입력 신호가 펄스 변조된 신호로 SSPA는 신호를 증폭하는 역할만 수행하는 것으로 펄스를 변조하기 위한 변조 모듈과 SSPA로 구성된다. 펄스 변조 모듈은 발진기와 SPST(Single Pole Single Throw) 스위치로 구성되며, 스위치를 on/off하여 펄스 변조한다. 증폭기에 항상 전원이 공급되므로 선형적인 증폭이 가능하다. 증폭기 출력 펄스의 상승/하강 시간은 변조 모듈의 SPST 스위치 특성에 절대적으로 의존하므로 매우 빠른 상승/하강 시간을 얻기 위해서는 이에 상응하는 특성을 가지는 SPST 스위치가 필요하다. 또한, 입력 신호가 없을

경우에도 증폭기가 동작하기 때문에 효율이 낮은 단점이 있다.

그림 1(b)는 증폭기 전원을 스위칭하여 펄스 증폭기를 구현하는 방법을 나타낸 것이다. 이 방법은 증폭기에 입력되는 CW 신호가 증폭 소자의 바이어스 전압에 의해 펄스 변조되는 방법으로, 그림 1(a)의 방법에 비하여 회로가 간단한 장점이 있다. 또한, 입력 신호가 들어올 때만 증폭기의 전원을 인가하므로 잡음 레벨이 낮고 효율이 높은 장점이 있다. 그러나 증폭기 출력 펄스의 상승/하강 시간과 펄스 모양은 전원 스위칭 회로 특성에 절대적으로 영향을 받는 단점이 있다.

본 논문에서는 SSPA를 펄스 모드로 동작시키는 새로운 방법으로 앞에서 서술한 두 가지 방법을 혼용한 방법을 제안한다. 제안 방법은 펄스 변조 방식의 가장 큰 단점인 효율이 낮은 것은 증폭기 전원을 스위칭하는 방법으로 개선하고, 전원 스위칭 방법의 단점인 출력 펄스 특성 저하는 변조 모듈을 사용하여 개선한 구조를 가진다. 이 방법을 적용하여 레이더 시스템에 적용이 가능한 50 W X-대역 pulsed SSPA를 설계하고 제작하였다. 설계 목표는 동작 주파수 X-대역, 펄스폭 10 μ s, duty cycle 5 %, 출력 크기 50 W이다. 논문의 II 장에서는 SSPA를 펄스 모드로 동작시키는 새로운 방법과 X-대역 pulsed SSPA에 대한 전반적인 설계에 대하여 서술하였고, III 장에서는 제작 및 측정 결과를 제시하였다.

II. Pulsed SSPA 설계

본 논문에서는 앞서 제시한 두 가지 방법의 장점을 동시에 구현할 수 있는 방법으로 두 가지 방법을 혼용한 방법을 그림 2에 제시하였다.

전원 스위칭 방법에서 전원을 스위칭하는 소자로 power MOSFET을 주로 사용한다. 현재 시장에서 판매되고 있는 power MOSFET 소자 대부분은 상승/하강 시간이 수 십 ns 정도의 특성을 가지며, power MOSFET을 구동시키기 위한 회로에 의하여 상승/하강 시간이 더 길어지게 된다. 따라서 이 방법으로는 20 ns 이하의 빠른 상승/하강 시간 특성을 구현하기에는 기술적인 어려움이 있다. 또한, 증폭기 출력 펄스의 모양은 power MOSFET에서 생성되는 펄스 모

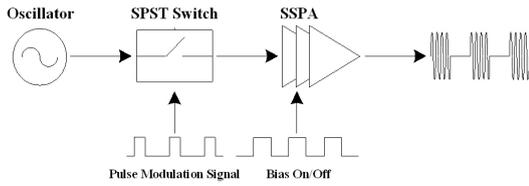


그림 2. 제안한 pulsed SSPA
Fig. 2. Proposed pulsed SSPA.

양에 절대적으로 의존하므로 원하지 않는 펄스 특성을 가질 수 있게 된다.

이를 개선하기 위하여 변조 모듈을 그림 1(b)의 SSPA 앞단에 추가하였다. PIN 다이오드를 이용한 SPST 스위치는 보통 10 ns 근처의 상승/하강 시간을 가지므로 매우 빠른 특성을 얻을 수 있게 된다.

그림 1(b)의 증폭기 전원을 스위칭하는 방법에는 증폭 소자의 게이트 전원을 스위칭하는 방법과 드레인 전원을 스위칭하는 방법이 있다. 게이트 전원을 스위칭하는 방법은 FET의 게이트 전압을 펄스로 제어하는 방법으로 수 A 이상의 전류가 흐르는 드레인을 직접 제어하는 것보다 간단하지만, 지속적인 스위칭으로 인한 FET의 손상이 발생할 가능성이 있다. 드레인 전원을 스위칭하는 방법은 FET의 드레인 전압을 제어하는 방법으로 게이트 전원을 스위칭하는 방법에 비하여 높은 펄스 출력, 낮은 상승/하강 시간, 넓은 펄스폭 및 높은 duty cycle을 가지는 장점이 있지만, 수 A 이상의 전류를 순간적으로 공급해야 하므로 회로가 커지는 단점이 있다^{[6],[7]}. 두 방법의 장단점을 고려하여 본 논문에서는 여러 가지 장점을 가지는 드레인 전원 스위칭 방법을 선택하였다.

그림 3에 SSPA 바이어스를 스위칭하기 위한 신호(enable signal)와 SPST 스위치의 펄스 변조 신호(rf pulse signal)의 관계를 나타내었다. 출력 신호 왜곡을 방지하기 위하여 스위칭 신호는 펄스 변조 신호보다 넓은 펄스폭을 가지도록 하였다.

그림 4는 증폭기 전원 스위칭 방법 중 드레인 전원 스위칭 방법의 회로를 도시한 것으로, 전원을 스

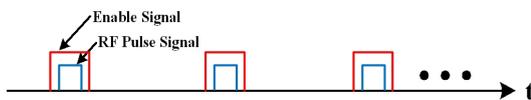


그림 3. 바이어스 스위칭 신호 및 변조 신호
Fig. 3. Enable signal and rf pulse signal.

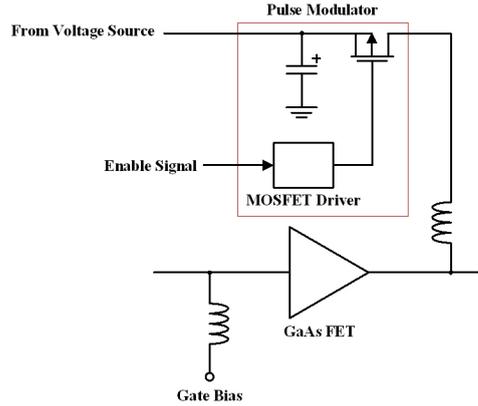


그림 4. 드레인 전원 스위칭 회로
Fig. 4. Drain switching circuit.

위칭하는 power MOSFET 소자와 power MOSFET 소자를 구동하기 위한 MOSFET driver, 순간적으로 매우 높은 전류를 공급하기 위한 충전 커패시터로 구성된다. Power MOSFET 소자는 첨두 전류 용량을 고려하여 Vishay社의 P-채널 MOSFET인 SUD50P04-13L을 사용하였다. 충전 커패시터의 용량이 충분하지 않으면 SSPA의 출력 펄스는 매우 큰 pulse droop을 가지게 되므로 적절한 설계가 이루어져야 한다. 펄스 파형을 유지하기 위한 충전 커패시터의 용량은 식 (1)을 이용하여 구할 수 있다.

$$C = \frac{I_P \times T_P}{dV} \quad (1)$$

여기에서, I_P 는 첨두 전류, T_P 는 펄스폭, dV 는 전압 변화량을 나타낸다. 펄스에서 최대 전압 9 V, pulse droop 1 dB, 첨두 전류 15 A, 펄스폭 10 μ s로 가정하여 충전 커패시터의 값을 계산하면 약 168 μ F이 된다. 계산된 충전 커패시터 값은 이상적 상태에서의 값으로 실제 적용에는 마진을 고려하여 400 μ F으로 결정하였다.

III. Pulsed SSPA 제작 및 측정 결과

본 논문에서 제안한 새로운 하이브리드 변조 방법을 사용하여 개발한 X-대역 pulsed SSPA 구성도를 그림 5에 도시하였다. 그림 5에서 보는 바와 같이 X-대역 pulsed SSPA는 구동 증폭기, 고출력 증폭기 및 드레인 전원을 스위칭하는 펄스 변조기로 구성된다. 구동 증폭기는 3단 증폭기, 고출력 증폭기는 2단 증

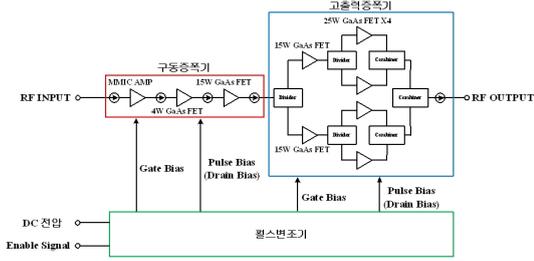


그림 5. 50 W pulsed SSPA 구성도
Fig. 5. Block diagram of 50 W pulsed SSPA.

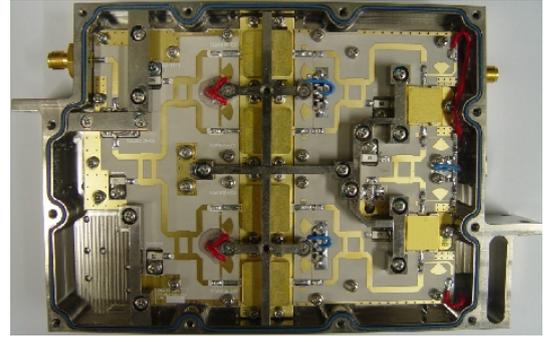


그림 7. 제작된 고출력 증폭기
Fig. 7. Fabricated high power amplifier.

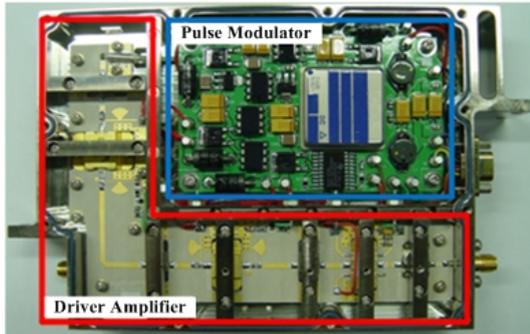


그림 6. 제작된 구동 증폭기 및 펄스 변조기
Fig. 6. Fabricated driver amplifier and pulse modulator.

폭기 구조로 설계하였다.

구동 증폭기는 Eudyna社의 GaAs 소자인 2 W 출력의 FMM5061VF, 4 W 출력의 FLM0910-4F, 15 W 출력의 FLM0910-15 F로 구성하였으며, 각 증폭 소자의 보호와 증폭기의 안정성을 위하여 증폭 소자 사이에 아이솔레이터를 사용하였다. 그림 6은 제작된 구동 증폭기 및 펄스 변조기 사진이다.

고출력 증폭기는 3개의 2-출력 전력분배기와 2개의 15 W GaAs FET(Eudyna社의 FLM0910-15F), 4개의 25 W GaAs FET(Eudyna社의 FLM0910-25F) 및 1개의 4-출력 전력합성기로 구성되어 있다. 단일 증폭 소자의 고장시에도 증폭 기능을 유지하고, 고출력 요구 성능을 충족시키기 위해 병렬 구조로 설계하였다. 그림 7은 제작된 고출력 증폭기의 사진이다.

그림 8은 pulsed SSPA 측정을 위한 장비 구성을 나타낸 것이다. RF 신호 발생을 위한 신호발생기, 펄스 변조를 위한 SPST 스위치, 펄스 변조 신호와 드레인 바이어스 스위칭 신호 발생을 위한 함수발생기, 전원을 공급하기 위한 전원공급기, 증폭기 출력 특성을 측정하기 위한 peak power meter로 측정 장비

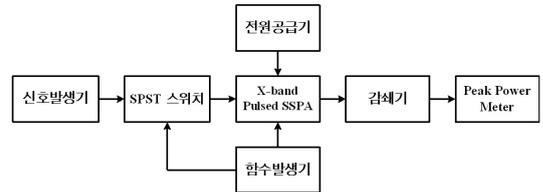


그림 8. 측정 장비 구성도
Fig. 8. Measurement equipment setup.

를 구성하였다. SPST 스위치는 Pacwave사의 PSW1-0218-23을 이용하였다.

그림 9는 중심 주파수가 f_c 일 때 입력 크기에 따른 출력 크기를 측정된 것으로 최대 출력 크기 +48.35 dBm, 이득 44.2 dB의 특성을 가졌으며, 이때 효율은 약 15.8 %이다. Peak power meter를 이용하여 측정된 파형을 그림 10에 나타냈다.

그림 11은 입력 크기 +5 dBm일 때 주파수에 따

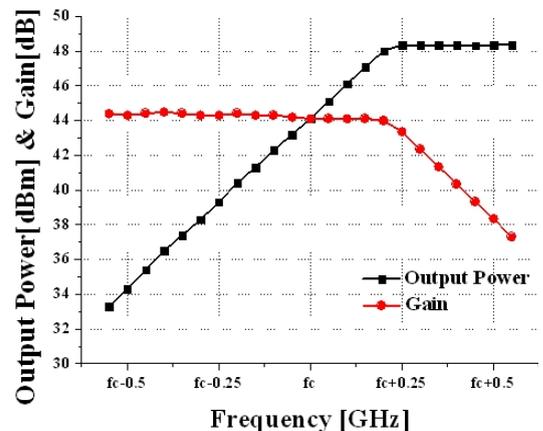


그림 9. 입력에 따른 출력 특성
Fig. 9. Output power characteristics vs. input power.

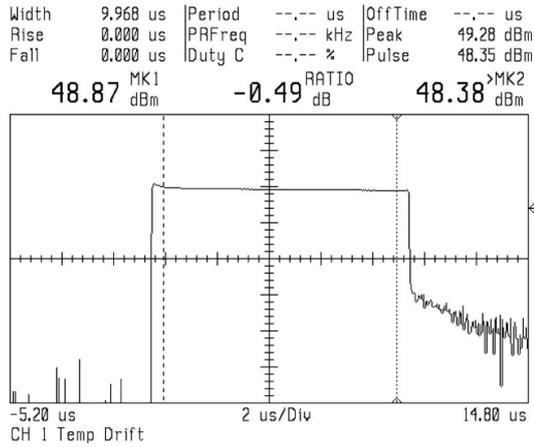


그림 10. Peak power meter 측정 파형
Fig. 10. Measurement waveform of peak power meter.

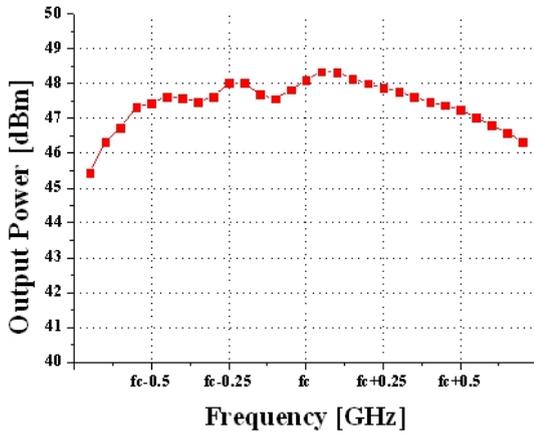


그림 11. 주파수별 출력 크기 특성
Fig. 11. Output power characteristics vs. frequency.

른 출력 크기를 측정한 것으로 대역폭 1.12 GHz 에서 50 W(+47 dBm) 이상의 크기를 가졌다. 주파수 대역에 따른 출력 특성 차이는 본 논문에서 사용한 GaAs FET와 병렬 구조에서의 branch-line coupler의 주파수 특성에 기인한 것이다.

그림 12는 입력 크기 +5 dBm일 때 주파수에 따른 pulse droop를 측정한 것으로 설계 목표 주파수에서 1 dB 이하의 값을 가졌다.

그림 13은 입력 크기 +5 dBm, 중심 주파수 f_c 일 때 증폭기 출력 펄스의 주파수에 따른 상승/하강 시간을 측정한 것으로 12.45 ns 이하의 특성을 가졌다. 상승/하강 시간 특성은 pulsed SSPA에는 직접적 영향을 받지 않고 SPST 스위치 특성에 절대적 영향을

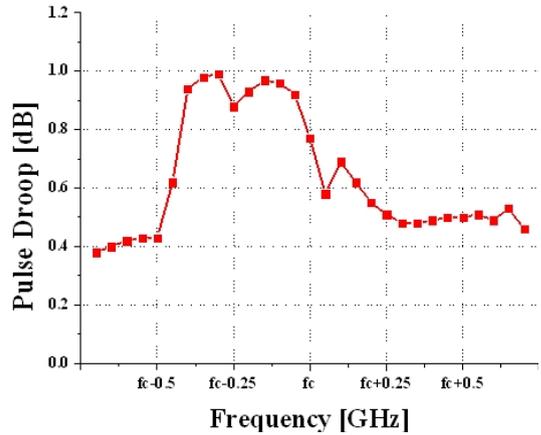


그림 12. 주파수별 pulse droop 특성
Fig. 12. Pulse droop characteristics vs. frequency.

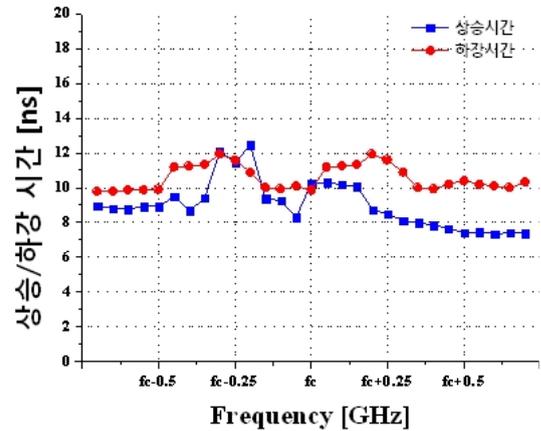


그림 13. 주파수별 상승/하강 시간 특성
Fig. 13. Rise/fall time characteristics vs. frequency.

받으므로, 본 논문에서 제안한 방법을 사용하였을 경우 매우 빠른 상승/하강 시간 특성을 가짐을 알 수 있다.

제작된 X-대역 pulsed SSPA의 특성을 요약하면 표 1과 같다.

IV. 결 론

본 논문에서는 SSPA를 펄스 모드로 동작시키는 새로운 방법에 대하여 제안하였으며, 이를 이용하여 50 W급 X-대역 pulsed SSPA를 설계 및 제작하였다. SSPA는 구동 증폭기, 고티출력 증폭기, 펄스 변조기로 구성되며, 충분한 이득과 출력 크기를 얻기 위해 고티출력 증폭기에서는 25 W GaAs FET 4개를 사용하는

표 1. X-대역 50 W pulsed SSPA 특성
Table 1. Performance summary of X-band 50 W pulsed SSPA.

항목	단위	특성
주파수 대역폭	GHz	1.12
출력 크기	W	50
펄스폭	μs	10
Duty cycle	%	5
Pulse droop	dB	< 1
전체 이득	dB	44.2
상승/하강 시간	ns	7.35~12.45
크기	mm ³	150×105×30

병렬 구조로 설계하였다. 측정 결과, 1.12 GHz 대역폭에서 50 W 출력, 이득 44.2 dB의 성능을 가졌다. 또한, pulse droop은 1 dB 이하로 설계 목표를 만족하였으며, 12.45 ns 이하의 매우 빠른 상승/하강 시간을 가졌다. 제작된 X-대역 pulsed SSPA는 150×105×30 mm³로 매우 작은 크기를 가졌다.

본 논문에서 제작된 50 W급 X-대역 pulsed SSPA는 레이더 시스템에 적용하여 성공적인 결과를 얻었으며, 출력 크기를 높인다면 여러 응용 분야에 적용이 가능할 것이다. 특히 본 논문에서 제안한 SSPA를 펄스 모드로 동작시키는 방법은 여러 대역의 고풍력 펄스 증폭기 시스템에도 적용할 수 있을 것으로 기대된다.

김 효 중



1997년 2월: 경희대학교 전자공학과 (공학사)
1999년 2월: 경희대학교 전자공학과 (공학석사)
1999년 1월~현재: 단암시스템즈 기술연구소 수석연구원
2005년 9월~현재: 경희대학교 전자공학과 박사과정

[주 관심분야] 초고주파 회로 및 시스템, 주파수 합성기, SSPA, 레이더

참 고 문 헌

- [1] Merrill I. Skolnik, *Introduction to Radar Systems*, 3rd Edition, McGraw-Hill, 2001.
- [2] M. Wada, J. Horikomi, and F. Mizutani, "Development of solid-state weather radar", *IEEE Radar Conference*, 2009.
- [3] C. A. Wiley, "Synthetic aperture radars", *IEEE Transactions on Aerospace and Electronic Systems*, vol. 21, no. 3, pp. 440-443, May 1985.
- [4] Merrill Skolnik, *Radar Handbook*, 3rd Edition, McGraw-Hill, pp. 8.1-8.44, pp. 11.1-11.36, 2008.
- [5] 이희민, 홍성용, "Pulsed power amplifier를 위한 고속 스위칭 회로 설계", *한국전자과학회논문지*, 19(2), pp. 174-180, 2008년 2월.
- [6] J. Dhar, R. K. Arora, S. K. Garg, M. K. Patel, and B. V. Bakori, "Performance enhancement of pulsed solid state power amplifier using drain modulation over gate modulation", *International Symposium on Signal, Circuits and Systems*, 2009.
- [7] J. Dhar, S. K. Garg, R. K. Arora, B. V. Bakori, and S. S. Rana, "Spaceborne C-band pulsed solid state power amplifier", *Applied Electromagnetics Conference*, 2009.

윤 명 한



1986년 2월: 경북대학교 전자공학과 (공학사)
1988년 2월: 경북대학교 전자공학과 (공학석사)
1988년 2월~현재: 국방과학연구소 책임연구원
[주 관심분야] 안테나 이론, 초고주파 수동 회로

장 필 식



1977년 2월: 서강대학교 전자공학과 (공학사)
1988년 8월: 충남대학교 전자공학과 (공학석사)
1977년 3월~2010년 3월: 국방과학연구소 책임연구원
2010년 3월~현재: 단암시스템즈 기술연구소 연구소장

[주 관심분야] 초고주파 회로 설계, 안테나, 통신 시스템

이 중 욱



1993년 2월: 서울대학교 전자공학과 (공학사)
1997년 2월: 서울대학교 전자공학과 (공학석사)
2003년 12월: Purdue University at West Lafayette, USA (공학박사)
2004년~현재: 경희대학교 전자·

전파공학과 부교수
[주 관심분야] 밀리미터파 CMOS 회로 설계, RFID 태그 칩 설계, 무선 전력 전송 및 충전 회로 설계

김 완 식



1991년 2월: 건국대학교 전자공학과 (공학사)
1993년 2월: 건국대학교 전자공학과 (공학석사)
2004년 2월: 건국대학교 정보통신공학과 (공학박사)
1992년 11월~2001년 11월: (주)대

우전자 선임연구원
2001년 12월~2005년 7월: 고등기술연구원 책임연구원
2005년 8월~현재: (주)LIG넥스원 수석연구원
[주 관심분야] 초고주파 회로 설계, 밀리미터파 시스템 및 MMIC, 레이더 및 각종 센서 시스템