

# 중간간격을 갖는 교류형 플라즈마 디스플레이 표시기의 소거파형 연구

논 문
60-5-14

## Design of Erase Waveform for Stabilizing Reset Discharge in Mid-gap AC Plasma Display Panels

윤수한\* · 서정현†  
(Su-Han Yoon · Jeong-Hyun Seo)

**Abstract** - In this paper we suggest new criteria for the classification of the electrode gap between common and scan electrodes. The electrode gap is categorized as a short, middle, and long gap according to the criteria. Among these structures, we focus on the erase waveform of a mid-gap structure. we report an unstable discharge arising from the erase ramp period in a mid-gap structure. Based on the  $V_t$  close curve, we analyze the unstable discharge at various conditions. Our analysis reveals that the unstable discharge is ignited between surface electrodes and caused by un-erased wall charges accumulated on the outer edges of electrodes. By reducing the voltage level of the last sustain pulse, the problem is solved.

**Key Words** : Mid-gap, Discharge, Reset, Plasma display

### 1. 서 론

PDP(Plasma Display Panel)의 효율 개선은 수십 년간 지속적으로 연구되어 온 주제이다. 그 동안 괄목할만한 개선이 있어 왔으나, 주변 환경의 변화로 효율의 향상은 여전히 PDP 연구의 핵심주제가 되고 있다. 특히 최근에 미국과 유럽에서의 에너지 소비규제의 강화로 소비전력을 줄이는 것이 더욱 시급한 현실이 되었다.[1] 소비전력의 저감은 패널의 무효전력을 줄이는 것과 유효전력을 줄이는 두 가지 접근방법이 있다. 이 중에서 유효전력을 줄이는 것은 패널의 발광 효율을 높임으로써 가능하고, 무효전력은 패널의 커패시턴스를 저감함으로써 달성될 수 있다. 유효전력과 무효전력 두 가지를 모두 줄이는 방법으로 패널의 방전 유지 전극의 간격을 넓히는 구조가 있다.[2] 전극의 간격을 넓게 하면 방전효율이 향상될 뿐만 아니라 전극의 간격이 멀어짐으로써 패널의 커패시턴스가 줄어드는 효과가 있다. 그러나 전극간격을 멀게 하는 것도 한계가 있으며, 지금까지 연구결과로는 두 개의 면전극간의 거리가 220  $\mu\text{m}$  정도가 효율향상을 위한 가장 긴 거리이며, 그 이상의 거리에서는 어드레스 전극과의 방전문제 등으로 기대한 성과가 나오지 못한다고 보고되었다.[3] 이러한 긴 전극간격을 갖는 구조는 장점이 있는 반면에 고주파수 구동에서 효율이 감소되는 문제와 안정적으로 방전을 제어하기 어렵다는 단점이 있다. 고주파영역에서의 효율저하문제는 최근에 여러 가지 개선연구가 발표되었으나, 아직 구동안정성에 대한 연구는 부족한 현실이

다.[4~6]

안정적인 PDP의 구동을 위한 파형으로는 Weber가 제안한 램프(ramp) 파형이 주류를 이루고 있다.[7] 그러나 일반적인 램프 파형을 전극간격이 먼 구조에 적용할 때에는 예기치 않은 방전의 불안정성이 관측된다. 본 논문에서는 구동의 관점에서 전극의 구조를 좁은 간격(short gap), 중간간격(mid-gap), 긴 간격(long-gap)으로 분류하는 분류 방법을 제시하고, 이중에서 효율 개선에 효과가 있는 중간간격 구조의 방전 안정성을 위한 소거 파형의 설계에 대해서 논의하고자 한다.

### 2. 본 론

#### 2.1 실험 장치 및 구성

그림 1은 본 실험의 개략적인 구성도이다. 구동파형설계 소프트웨어인 VDS(Versatile Driving System)를 사용하여 파형을 설계하고, PC상에서 설계된 파형 정보를 임의파형출력기(AWG1000)로 송신하게 된다. 임의파형출력기에서는 수신된 정보를 토대로 세 개의 전극에 인가할 파형을 출력하고, 출력된 파형이 패널에 인가된다. 방전의 발광현상을 측정하기 위하여 가시광에서 적외선까지 넓은 영역의 광을 측정할 수 있는 광프로브(Hamamatsu사의 C6386모델)를 사용하였고, 구동파형과 광 파형을 측정할 수 있도록 300MHz의 대역폭을 갖는 Tektronix사의 TDS-3034B모델의 오실로스코프를 사용하였다. 사용된 패널의 사양은 3전극 면방전의 구조를 가지고 있고, 방전 유지 전극간격은 200 $\mu\text{m}$ 로 중간 전극 간격을 가지는 패널에 속하고, 격벽의 높이는 125 $\mu\text{m}$ 이다. ITO 전극의 폭은 300 $\mu\text{m}$ , 가스는 Xe(5%)-Ne(500torr)인 혼합 가스를 사용하였다.

\* 비 회 원 : 인천대 공대 전자공학과 석사과정

† 교신저자, 정회원 : 인천대 공대 전자공학과 부교수

E-mail : pdpsunya@incheon.ac.kr

접수일자 : 2011년 2월 7일

최종완료 : 2011년 3월 17일

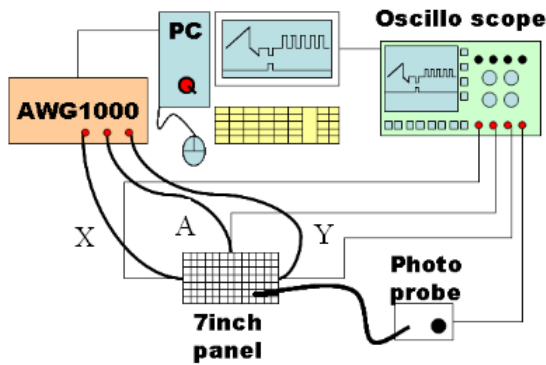


그림 1 실험장치의 개략도  
Fig. 1 Schematic diagram of experimental set-up.

2.2 구동 특성에 따른 전극의 분류

전극의 간격을 분류하는 데는 지금까지 특별한 기준은 없었다. 본 논문에서는 구동 방법(리셋방법)을 기준으로 전극을 분류하고자 한다. 현재 PDP는 모두 Weber가 고안한 램프 구동을 기본으로 방전 셀을 구동하고 있다. 그림 2는 초기에 Weber에 의해 제안된 램프 구동의 기본 파형이다. Y 전극(스캔전극)에 매우 높은 전압의 램프 파형을 인가하여 X 전극(공통전극) 혹은 A 전극(어드레스전극)과 방전을 발생시키면서 벽전하를 전극에 축적하고, 다시 하강 램프를 인가하여 벽전하를 지우면서 방전셀들 간의 전압산포를 해결한다. 그러나 먼전극간의 거리를 증가시키면 기본 램프 파형으로 구동을 할 시에 문제점들이 발생하게 된다.[8]

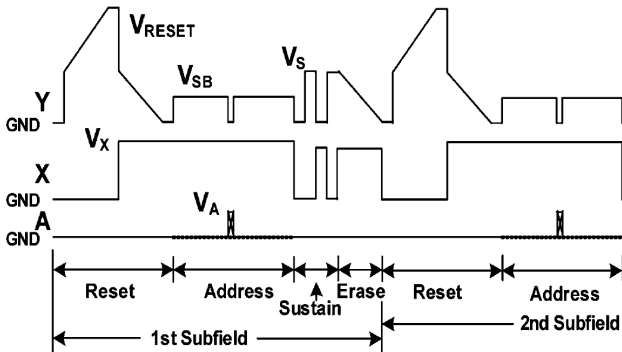


그림 2 기본적인 램프 리셋 파형도  
Fig. 2 Basic form of ramp reset waveform.

그림 3은 3 전극 면방전 구조의  $V_t$ -close 곡선을 나타낸다. 이 곡선은 3 전극 간에 방전이 발생하는 전압 관계를 도시한 그림으로써, 일반적인 좁은 간격 구조에서는 육각형의 형상을 갖는다(그림 3의 실선). 가로축과 나란한 두 개의 선은 어드레스 전극(A)과 Y 전극과의 방전개시 전압을 나타내고, 세로축과 나란한 두 선은 X-Y 간의 방전개시 전압을 나타낸다. 그리고 대각선 방향의 나란한 두 선은 A 전극과 X 전극간의 방전개시 전압을 나타낸다. X 전극과 Y 전극의

간격을 증가시키면, 어드레스와의 관계는 변함이 없이 X-Y 간의 방전개시전압이 증가하므로 육각형의 형상은 가로 방향으로 확장된다. 전극간격을 더 증가시키면, X-Y간에 방전이 발생하기 전에 어드레스와 방전이 먼저 발생하게 된다. 이렇게 되면, 육각형은 그림에서처럼 마름모의 형상을 가지게 된다.

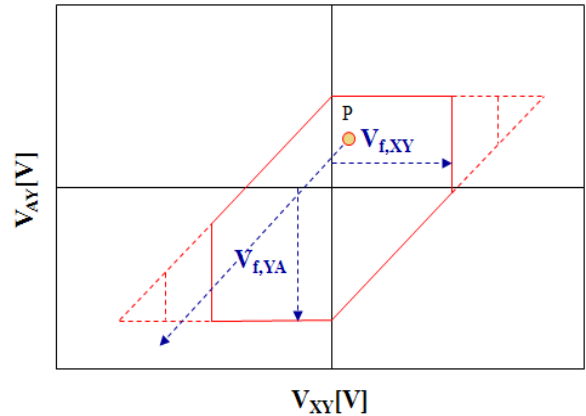


그림 3  $V_t$ -close 곡선의 개념도.  
Fig. 3 Conceptual diagram of  $V_t$ -close curve.

초기 벽전하의 상태를 점 P(그림 3)로 표시하면, Y 전극에 그림 2와 같은 램프 파형이 인가될 경우에 전압 벡터는 그림 3에서와 같이 대각선 하방으로 움직이게 된다. 이 때 벡터가  $V_t$ -close 곡선과 만나는 조건에서 약방전이 시작되게 된다. 그림 3에서 보여주듯이 좁은 간격 구조의 경우에는 X-Y 방전면과 벡터가 만나기 때문에 램프 구간에서 X-Y 간에 방전이 발생하게 된다. 반면에 중간 간격의 경우에는 X-Y전극 간에 방전이 발생하는 선이 있기는 하지만 그 구간이 짧기 때문에 벡터는 Y-A 방전면과 만나게 된다. Y-A 방전면은 어드레스 전극이 음극이고 Y 전극이 양극인 방전으로 약방전이 매우 불안정하게 되어 정상적인 구동이 불가능하게 된다(형광체가 음극인 경우 불안정한 방전이 발생함). 그러나 초기 벽전하의 위치를 적절히 조정해 주거나 벡터의 방향을 조정해 주면 X-Y 면과 벡터가 만나도록 할 수 있기 때문에 어느 정도는 안정적인 약방전이 발생하도록 할 수가 있다. 하지만 긴 간격의 경우에는 항상 어드레스와의 방전이 먼저 발생하기 때문에 어떤 조건을 설정하더라도 램프 상승 구간에서 안정적인 약방전이 발생하도록 할 수가 없다. 따라서 기본 램프리셋 파형을 인가하여 발생하는 위의 세 경우를 각각 좁은 간격, 중간 간격, 긴 간격으로 분류하였다. 표 1은 초기 벽전하가 없는 경우를 가정하고, Y 전극에 상승 램프를 인가하였을 때에 세 경우로 분류되기 위한 필요충분조건을 나타낸 것이다. 현재 제품에 사용되는 패널기준으로 대략 X-Y 전극간격이  $160\mu m$  이하이면 좁은 간격에 해당하고,  $160\mu m \sim 220\mu m$  정도는 중간간격, 그 이상은 긴 간격 구조가 된다. 그러나 이러한 기준은 대향방전(어드레스전극과의 방전) 과 면방전간의 상호관계에 의해 결정되기 때문에 절대적인 전극 간격은 달라질 수 있다.

표 1 전극 간격의 분류와 구동 특성

Table 1 Classification of electrode gap and their driving features.

분류	좁은 간격	중간 간격	긴 간격
조건	$V_{f,YA} > V_{f,YX}$	$V_{f,YA} \leq V_{f,YX}$	$V_{f,YA} + V_{f,AY} \leq V_{f,XY}$
특징	-기본 리셋 파형으로 안정적인 방전 발생.	-상승 램프 구간에서 형광체와 방전. -전위 관계 조정으로 안정 방전 가능.	-상승 램프구간에서 형광체와 방전. -항상 불안정 방전

( $V_{f,YA}$ : Y-A 전극간의 방전개시전압, 앞에 첨자는 양극, 뒤에 첨자는 음극을 나타냄)

좁은 간격 구조는 기본 리셋 파형으로 안정적인 방전이 발생하기 때문에 구동하는데 전혀 문제가 없다. 긴 간격 구조는 기존 파형으로는 안정적인 리셋 방전이 불가능하기 때문에 전혀 새로운 파형이 요구된다. Larry Weber는 특허에서 긴 간격 구조의 구동 방법을 제시하고 있으나 실제 구동을 해 보면 많은 문제가 있고, 구동 자체도 쉽지 않다. 긴 간격 구조를 구동하기 위한 또 다른 논문으로는 S.Kim이 발표한 논문이 있다.[9] 중간 간격 구조의 구동에 대해서도 이전에 발표된 논문이 있다. 그 논문에서는 램프파형의 상승구간에서 발생하는 어드레스와의 불안정한 방전을 피하기 위한 방안들이 제시되고 있다.[8] 실제로 실험을 해보면 램프 상승 구간에서의 문제를 해결하더라도 문제가 전혀 없을 것 같은 하강 구간에서도 문제가 발생하게 된다. 현재까지의 연구결과를 보면 서론에서도 이야기 했듯이 긴 간격 구조는 현실적으로 적용 가능성이 거의 없다고 볼 수 있고, 중간 간격 구조의 경우에도 적용이 쉽지는 않겠지만 구동적인 문제를 해결하여야만 가능성이 있다고 할 수 있다.

2.2 중간 간격 구조의 소거방전시의 방전 불안정성

그림 4는 200 $\mu$ m의 중간간격 구조에서 유지방전 후에 선택적 소거 파형이 인가되었을 때 구동파형과 그 때에 IR(Infra-Red) 광 파형을 나타낸 것이다. 마지막 유지방전에서 Y 전극은 220V의 유지전압이 인가되어 방전이 끝나고, 소거구간에서는 220V에서 -100V까지 완만한 경사(0.74V/us)로 감소한다. 소거구간에서 X 전극과 어드레스 전극은 각각 130V,0V로 유지된다. 하강 램프 구간에서는 Y 전극이 음극이 되어 어드레스나 X 전극과 방전이 발생하게 된다. 통상적으로 우리가 알고 있는 바로는 음극이 MgO로 이루어져 있는 경우에는 안정적인 약방전이 발생하는 것으로 알고 있었다. 그러나 방전의 초기에는 예상하는 바와 같이 안정적인 약방전이 발생하였으나 후반부로 갈수록 불안정한 약방전이 관측되었다. 이러한 불안정한 약방전은 벽전하의 상태를 예측할 수 없게 함으로써 어드레스 구간에서 안정적인 방전이 발생하는데 장애요소로 작용하게 된다.

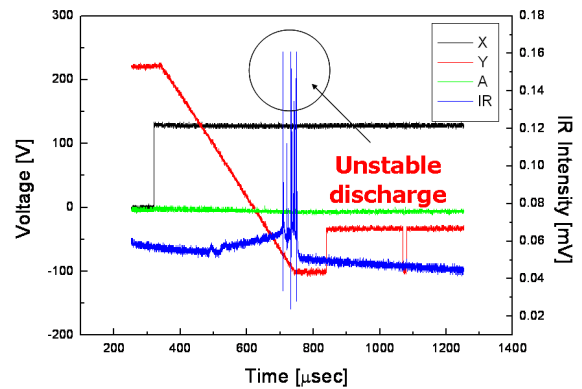


그림 4 중간 간격 구조에서 소거 구간의 불안정한 방전.  
Fig. 4 Unstable discharge of erase period in mid-gap structure.

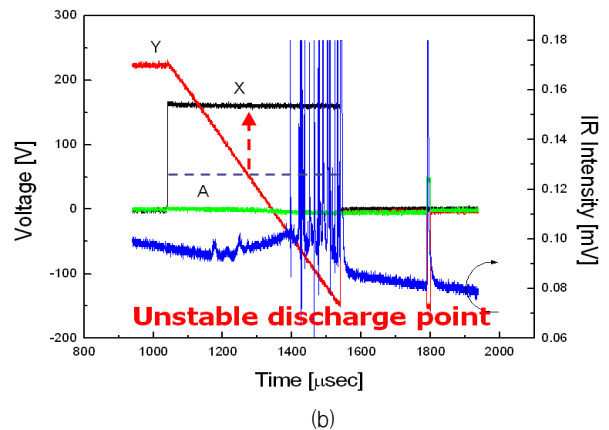
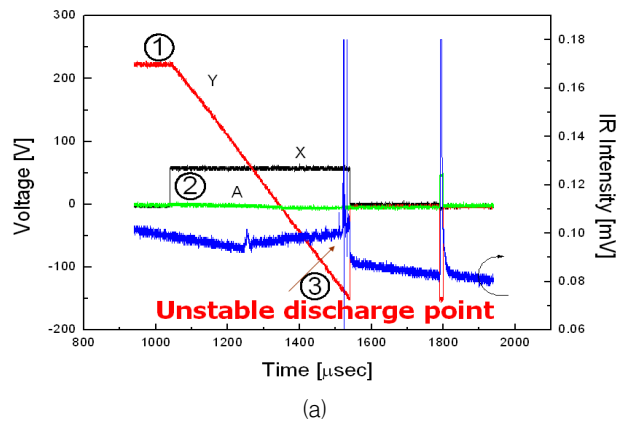


그림 5 소거구간에서 X 전위에 따른 방전 불안정성 (a) X=70V (①: Y전극에 유지전압이 인가된 상태, ②: 램프구간에서 X전극에 전압이 증가한 상태, ③: Y전극 전압이 램프형태로 하강하는 상태), (b) X=160V

Fig. 5 Variation of unstable discharge in the erase period with X bias. (a) X=70V (①: Voltage of Y is maintained at 220V, ②: Voltage of X is increased to 70V, ③: Voltage of Y is decreased to the lowest level with ramp shape ), (b) X=160V

불안정한 방전의 원인을 찾기 위하여 소거구간에서 X전극이나 어드레스 전극의 전위를 가변하는 실험을 수행하였다. 불안정한 방전이 발생하는 지점은 어드레스 전위의 변화에는 거의 변화가 없었고, X전극의 전위에 따라서 변화가 관측되었다. 그림 5는 X전극의 전위를 변화시키면서 방전의 안정성을 측정 한 결과이다. 그림 5의 (a)는 X전위가 70V 일 때에 결과이다. 이 결과에서는 그림4의 결과에 비해 훨씬 늦게 불안정한 방전이 발생하였다. 반면에 그림5(b)와 같이 X 전위를 160V로 하였을 때는 그림4 (X 전위가 130V)의 결과에서보다 훨씬 더 불안정한 방전이 크게 발생하고 방전이 발생하는 시점이 앞 당겨짐을 확인할 수 있다. 이와 같은 결과는 불안정한 방전이 A-Y 간의 방전 보다는 X-Y 간의 방전에서 주로 발생한다는 것을 나타낸다. 그러나 X-Y 방전은 MgO가 음극인 방전이기 때문에 항상 안정적인 방전이 발생한다는 일반적인 결과와는 배치된다. 따라서 본 실험에서는 다양한 조건에서 불안정한 방전이 발생하는 상태를 Vt close 곡선 위에 표시하여 불안정한 방전이 발생하는 조건을 살펴보고자 하였다.

그림 6은 그림 5의 각 전위 조건에서 벽전압과 셀 내부의 전위변화를 Vt close 곡선 위에 나타낸 것이다. Vt close 곡선 위에서 점선은 벽전압의 변화를 나타낸 것이고, 실선은 외부 인가된 전압과 벽전압이 더해진 셀 내부의 전위변화를 나타낸 것이다. 그림 6(a)에서 점 P는 마지막 유지방전이 끝난 직후에 벽전압을 표시한다. 유지전압이 220V 인가하였을 때에 A-Y 간에는 대략 200V의 벽전압이 설정되었고, X-Y 간에도 대략 유사한 벽전압이 설정되었다. A-Y 간에 설정된 벽전압은 A-Y 방전 개시전압 보다는 높기 때문에 Y 전극의 전위가 0V로 떨어진다 면 즉각적으로 자기소거 방전이 발생할 수 있는 정도이다. 그림 5(a)에서 ①은 Y 전극에 220V의 유지전압이 인가된 상태인데, 그림 6(a)의 Vt closed 곡선 위에서는 벽전압과 220V의 외부전압이 더해진 상태인 셀 내부의 전위를 ①로 나타내었다. 그림 5(a)의 ②는 X 전위가 70V로 바뀌는 것을 나타내고, 이때에는 방전이 없이 전위만 변화하기 때문에, 그림 6(a)에서는 벽전압 상태는 변화하지 않고, 셀 내부 전위 상태만 ②인 지점으로 바뀌게 된다. 그림 5(a)의 ③은 Y 전극의 전위가 220V에서 -160V까지 변화하는 과정이다. 이 구간에서는 그림 6(a)에서 셀 내부전위의 변화를 나타내는 전위벡터가 ②에서 ③의 위치로 변해 가는데, 도중에 Vt-close 곡선과 전위벡터가 만나는 지점에서 방전이 발생하기 시작한다. 그림 6(a)의 경우에는 A-Y 방전을 나타내는 변과 벡터가 만났기 때문에 주로 A-Y 방전이 발생하면서 벽전압이 변화하게 되고, 셀 내부의 전위는 안정적인 방전이 발생한다면, Vt close 곡선의 윗변을 따라서 오른쪽 모서리 지점(R)으로 이동하게 된다. 일단 셀 내부 전위가 R 지점으로 이동하면 A-Y 방전과 X-Y 방전이 동시에 발생하면서 셀 내부 전위는 R 지점에 있으면서 X-Y와 A-Y 모두의 벽전압 만이 변화하게 된다. 실제 방전이 안정적으로 끝났을 때에 벽전압의 위치는 그림 6(a)에서 Q점이 되고 셀 내부의 전위는 R인 지점에 위치하게 된다. ②에서 ③으로 전위가 변화할 때에 셀 내부의 전위변화는 전위벡터와 Vt close 곡선이 만나는 지점에서 Vt close 곡선을 따라서 R지점으로 이동하는 것으로 그려야 하지만, 본 논문에서 이야기 하고자 하는 바를 위해서 전체 전위변

화를 그대로 나타내었다. 그림 6(a)에서 열린원(O)으로 그려진 지점은 불안정한 방전이 발생하기 시작하는 세 전극의 전위의 위치를 나타낸 것이다. 그림 6(b)에서는 X 전극의 전위를 다르게 하였을 때에 불안정한 방전이 발생하는 위치들을 나타내었다. 그림 상에서 (1)과 (2)는 X 전위가 0V,130V 일 때에 벽전압과 셀 내부 전위변화를 샘플링하여 나타낸 것이다. 열린원(O)으로 나타낸 지점은 각 조건에서 불안정한 방전이 발생하는 전위조건을 표시한 것이다. 표시된 지점들을 보면 조건이 달라지더라도 셀 내부의 X-Y 간의 전압차가 대략 400V를 넘어서는 지점들에서 불안정한 방전들이 발생하는 것을 볼 수 있고, A-Y 간의 전압 차에 따라서는 별 차이가 없음을 알 수 있다.

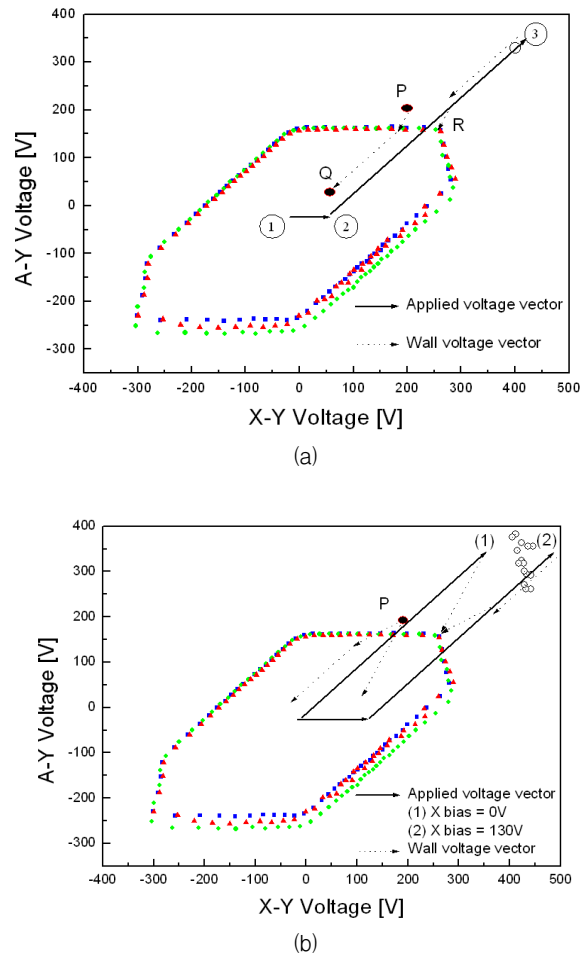


그림 6 소거구간에서 벽전압과 셀 내부 전위의 변화 곡선 (a) X=70V(①: 마지막유지방전 직후에 셀 내부전위, ②: 램프구간에서 X전극에 전압이 증가한 후에 셀 내부전위, ③: Y전극 전압이 램프형태로 하강할 때에 셀내부 전위변화), (b) X=0~160V

Fig. 6 Variation of wall and cell voltage vectors in the erase period. (a) X=70V(①: Cell voltage after the last sustaining discharge, ②: Cell voltage after raising the voltage of X, ③: Variation of cell voltage during ramp falling period ), (b) X=0~160V

그림 7은 X-Y간에 불안정한 강방전이 발생하는 원인에 대한 개념도를 그린 것이다. 일반적으로 소거구간에서 발생하는 약방전은 X와 Y 전극의 안쪽 가장자리 부근과 어드레스와 Y 전극의 안쪽에서 주로 발생한다. [10] 200 $\mu\text{m}$  구조의 경우에는 전극의 간격이 멀기 때문에 특히 전극의 안쪽 부근에서만 벽전하가 소거되고, 바깥쪽 전극의 경우에는 벽전하가 소거되지 않을 가능성이 크다. 바깥쪽 전하가 소거되지 않은 상태에서 X-Y 간의 전위차는 하강램프효과가 인가되는 동안에 계속 커지기 때문에 어느 순간에 바깥쪽 전극 간의 방전개시전압을 넘어서는 전압에 도달되면 매우 강한 방전이 발생하는 것으로 생각된다.

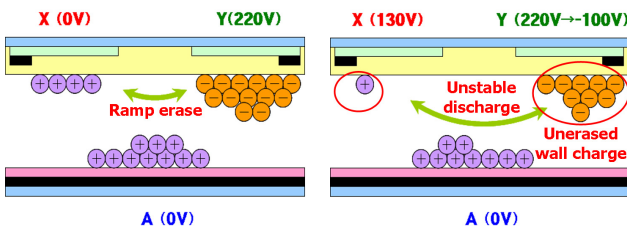
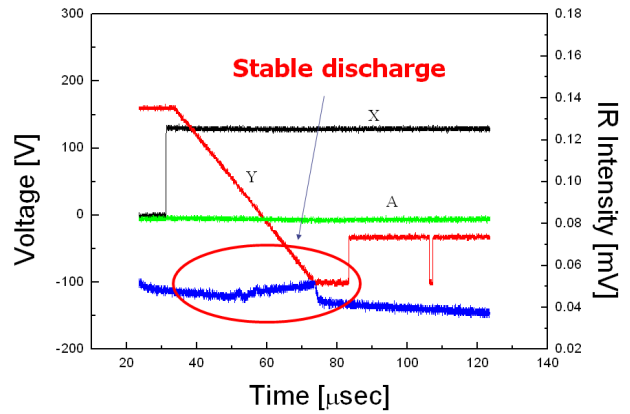


그림 7 불안정한 방전 원인에 대한 개념도  
 Fig. 7 Conceptual diagram for the explanation of unstable discharge.

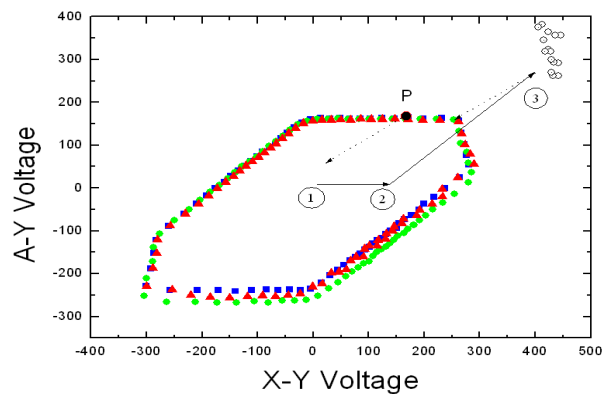
이러한 문제를 해결하기 위해서 램프 소거 구간에서 소거되지 않는 바깥쪽 벽전하를 어떻게 소거 할 것인가 보다 소거되지 않는 벽전하를 쌓지 않을 것인가에 초점을 두었다. 마지막 유지방전에서 벽전하가 쌓이지 않도록 하기 위해서 마지막 유지 파형의 Y 전극 전압을 낮게 원래 사용되는 값보다 낮은 전압을 사용하였다. 낮은 전압을 사용하면 일종의 벽전하를 소거하거나 벽전하 양을 줄이는 효과를 얻을 수가 있다. 실험결과 대략 마지막 유지전압이 40V~160V 정도로 설정되면 리셋구간에서 안정적인 방전이 발생하고 다음 어드레스 방전에서 충분한 마진이 확보되는 것을 확인하였다. 그림 8(a)는 마지막 유지전압을 160V로 낮추었을 때 소거램프 구간에서의 약방전을 보여주고 있고, 그림 8(b)는 벽전압과 셀 내부 전압이  $V_t$  close 곡선 위에서 변화하는 과정을 보여주고 있다. 마지막 유지방전의 구동전압이 낮기 때문에 유지방전 후의 벽전압 상태인 P점이 그림 6(a) 보다 낮은 전압으로 이동되어 있고, ③의 전압벡터의 길이가 (Y 전압이 160V에서 -100V까지 변함으로) 짧아져 있기 때문에 불안정한 방전이 일어나는 영역에 미치지 못함을 알 수 있다.

### 3. 결론

본 논문에서는 램프 구동파형을 사용하는 것을 기준으로 방전전극 간격을 구분하는 새로운 방법을 제안하고, 이 중에서 중간 간격에 해당하는 전극 구조에서 안정적인 소거 방전을 할 수 있는 방안을 제시하였다. 중간 간격 구조는 어드레스와의 간격은 기존과 동일하지만, 면 전극 간의 거리가 멀어지면서 전극의 바깥쪽에 분포하는 벽전하들에 의해 램프 약방전의 불안정성이 발생하는 것으로 예상되었다. 본



(a)



(b)

그림 8 마지막 유지전압을 낮춘 경우에 (a) 소거방전과 (b) 벽전압과 셀 내부전압의 변화(①: 마지막유지방전 직후에 셀 내부전위, ②: 램프구간에서 X전극에 전압이 증가한 후에 셀 내부전위, ③: Y전극 전압이 램프형태로 하강할 때에 셀내부 전위변화)

Fig. 8 After lowering the last sustaining voltage (a) erase discharge (b) Variation of wall and cell voltage vectors (①: Cell voltage after the last sustaining discharge, ②: Cell voltage after raising the voltage of X, ③: Variation of cell voltage during ramp falling period)

실험에 사용된 전극구조와 가스 조건에서는 약 400V이상의 셀 내부 전압이 인가되면 불안정 방전이 유발되었고, 이 전압은 전극구조와 가스조건에 따라서 달라질 수 있다. 램프 소거에서의 문제점을 해결하기 위해서 본 논문에서는 마지막 유지방전의 구동전압을 낮춤으로써 전극에 쌓이는 벽전하 양을 줄여 문제를 해결하였다.

### 감사의 글

본 논문은 2009년도 인천대학교 교내 연구비 지원에 의해 수행되었음.



참 고 문 헌

[1] 화면크기에 따른 전력규제, [http://www.energystar.gov/index.cfm?c=tv\\_vcr.pr\\_crit\\_tv\\_vcr](http://www.energystar.gov/index.cfm?c=tv_vcr.pr_crit_tv_vcr).

[2] L. F. Weber, "Positive Column AC Plasma Display", IDRC 03, pp. 119-124.

[3] K. C. Choi, N. H. Shin, K. S. Lee, B. J. Shin, and S.-E. Lee, "Study of various coplanar gap discharges in AC plasma display panel", IEEE Trans. Plasma Sci., vol. 34, no. 2, pp. 385-389, Apr., 2006.

[4] H. Kim and H.-S. Tae, "New sustain waveform for improving luminance efficiency in wide-gap plasma-display panel", IEEE Trans. Electron Devices, vol. 55, no. 5, pp. 1129 - 1136, May, 2008.

[5] 최낙원, 민충식, 정동철, 서정현, "중간간격을 갖는 교류형 플라즈마 디스플레이 표시기의 효율향상을 위한 연구", 대한전기공학회 논문지, Vol.58, No.5, pp.982-988, May, 2009

[6] B.J. Shin, C.-S.Min,J.-H. Seo, "New sustain waveform for improving luminous efficacy in AC PDPs having 200- $\mu$ m electrode gap", IEEE Trans. Plasma Sci., vol. 39, no.2, pp.695-699, Feb., 2011.

[7] L.F.Weber, "Plasma display device challenges", Asia Display 98, pp.15-27,1998

[8] Ki-Hyung Park, Heung-Sik Tae, Jeong-Hyun Seo, "Analysis of reset discharge characteristics in AC-plasma display panel with various sustain gaps using  $V_t$  close-curve", IEEE Transactions on Electron devices, vol.55, No.9, pp. 2329-2337, Sept., 2008

[9] Sun Kim, Seok-Hyun Lee, Jeong-Hyun Seo, Ho-Young So, "New reset waveform for a large-sustain-gap structure in an alternating current plasma display panel", IEEE Transactions on Electron devices, vol.55, No.12, pp. 3389-3395, Dec., 2008

[10] J.C.Jeong, D.C.Jeong, K.W.Whang, "Three-dimensional emission characteristics of a plasma display panel", IEEE Trans. Plasma Sci., vol.33, no.2, pp. 512-513, Apr., 2005

저 자 소 개



윤수한 (尹秀漢)

1981년 12월 15일생. 2007년 인천대 전자공학과 졸업. 2009년 동대학원 전자공학과 졸업(공학석사). 2011년~현재 삼성전자 LCD사업부 연구원.

Tel : 032-770-4342

Fax : 032-764-2371

E-mail : younsh1215@naver.com



서정현 (徐正炫)

1971년 7월 12일생. 1993년 서울대 전기공학과 졸업. 2000년 동 대학원 전기공학부 졸업(공학박). 2000년 9월~2002년 8월 삼성 SDI PDP 개발센터 과장. 2002년 9월~현재 인천대학교 전자공학과 부교수.

Tel : 032-770-8442

Fax : 032-764-2371

E-mail : pdpsunya@incheon.ac.kr