

논문 2011-48TC-4-1

# 고속 UWB SoC의 MAC 시스템 설계

## ( A MAC System Design for High-speed UWB SoC )

김도훈\*, 위정욱\*\*, 이충용\*\*\*

(Dohoon Kim, Jeongwook Wee, and Chungyong Lee)

### 요약

본 논문은 MBOA UWB SoC의 MAC 시스템 설계에 관한 것이다. 구현된 MBOA MAC 알고리즘은 일반적으로 널리 사용되고 있는 중앙의 마스터가 네트워크를 관리하는 방식이 아니라, 모든 디바이스가 네트워크를 구성하고 관리할 수 있는 분산 방식을 사용하고 있다. 따라서 MAC이 분산 네트워크를 구성하고 관리를 하기 때문에 메쉬 네트워크 구성이 용이하다. 시스템은 데이터 처리 속도를 최대화하기 위해서 캐쉬가 내장된 ARM926EJ를 내장하였고, 재사용 및 시스템 설계가 용이한 AMBA 버스를 사용하였다. 또한, 칩의 소모 전력을 최소화하기 위해 시스템 클럭 제어 알고리즘을 구현하였다. 그리고, 시스템 메모리 버퍼와 MAC 하드웨어간의 데이터 이동을 위하여 MAC 전용 DMA를 설계하였으며, Host와 시스템 메모리 버퍼간의 고속의 데이터 이동을 위하여 USB 2.0 블록의 전용 DMA를 사용하였다.

### Abstract

We present the implementation of MAC system for MBOA UWB SoC. The implemented MBOA MAC algorithm is not master control mechanism, but distributed network mechanism. Therefore, mesh network can be easily constructed because MAC consists of distributed network and administrates network. The ARM926EJ with cache is adopted for high performnace and AMBA bus is applied for system design and reuse. In addition, the system operating clock management algorithm is implemented for low power consumption. The dedicated DMA for MAC is designed between the system memory buffer and MAC hardware, and the dedicated DMA for USB 2.0 is also implemented between system memory buffer and host for high data transaction.

**Keywords :** UWB, MAC, MBOA, AMBA

## I. 서론

Ultra-wideband (UWB)는 낮은 전력으로 초고속 통신을 실현하는 근거리 무선통신기술로써 수백 Mbps 속도로 고속의 영상 데이터를 전송할 수 있다. UWB 전

송방식 중의 하나인 multi-band orthogonal frequency division multiplexing (MB-OFDM) 시스템은 앞서 설명한 전송 특성을 만족하는 시스템으로써 사무실이나 가정과 같은 작은 공간에서 10m정도의 근거리에 있는 가전 및 통신 기기를 연결하는 무선 근거리 통신 기술로 개발이 활발히 진행되고 있다. MAC은 PHY와 달리 표준에 따라서 구현을 하더라도 시스템의 최적화 및 소프트웨어 동작 방식에 따라서 성능이 많이 차이가 나게 된다. 따라서 하드웨어 스펙을 필요이상으로 높이지 않으면서도 최고의 성능을 얻기 위해서는 하드웨어 및 소프트웨어의 구현 방식을 잘 설계하고 및 동작 알고리즘을 최적화 해야한다<sup>[1~2]</sup>. 본 논문에서는 초고속 통신을 위한 UWB SoC의 Medium Access Control (MAC) 시

\* 정회원, 연세대학교 전기전자공학부,  
전자부품연구원 통신네트워크센터  
(School of Electrical and Electronic Engineering  
Yonsei University)

\*\* 정회원, 전자부품연구원 모바일 단말센터  
(Korea Electronics Technology Institute)

\*\*\* 정회원, 연세대학교 전기전자공학부  
(School of Electrical and Electronic Engineering  
Yonsei University)

접수일자: 2011년1월20일, 수정완료일: 2011년4월14일

스택의 동작 알고리즘과 설계 구조, 데이터 처리 속도를 최대화하기 위한 DMA, 암호화/복호화 파트의 설계 구조를 보여준다. 또한 칩의 소모 전력을 최소화 하기 위해 구현된 마스터 클럭 제어 알고리즘도 제안한다.

본 논문은 다음과 같이 구성되어 있다. 먼저 II장에서는 multi-band OFDM alliance (MBOA) MAC의 기본적인 개념과 기능을 설명하고, III장에서는 MBOA MAC 시스템의 구현결과를 IV장에서는 SoC의 소모전력 최소화를 위한 시스템 클럭 제어 알고리즘을 보여준다. 그리고 V장에서는 본 논문의 결론을 맺는다.

## II. MBOA MAC

개발된 UWB SoC에서 구현된 MAC은 MBOA에 제안된 표준에 따라서 구현되었는데, 중앙의 Master가 네트워크를 관리하는 방식이 아니라, 모든 디바이스가 네트워크를 구성하고 관리할 수 있는 분산 방식을 사용하고 있다. 이와 같이 분산 네트워크를 구성하기 위하여 모든 디바이스는 자신이 파악하고 있는 네트워크의 상태를 비콘 프레임에 실어서 송신하게 되며, 그와 동시에 수신되는 다른 비콘으로부터 상대방들이 파악하고 있는 네트워크의 상태를 알게 된다. 따라서, 각각의 디바이스는 자신의 RF통신 거리밖에 있는 디바이스의 상태도 인접한 디바이스의 비콘을 수신함으로써 파악할 수 있게 된다. 만약 디바이스간의 충돌이 일어나면, 가능하면 자신이 먼저 양보하는 메커니즘을 사용하게 된다. 이와 같이 유연한 방법을 사용함으로써, MBOA MAC은 분산 네트워크를 구성하고 관리할 수 있으며, mesh 네트워크 구성이 용이해진다. 비콘은 자신이 파악하고 있는 비콘 구간에 대한 정보와 현재의 슈퍼프레임에서 자신이 통신하고자 하는 시간을 할당 받았다면 그 정보를 비콘에 실어 보낸다.

MAC 프레임 통신의 기본적인 타이밍 구조는 그림 1에 나타난 바와 같이 슈퍼프레임이다. 슈퍼프레임은 256개의 media access slot(MAS)로 구성이 되며, MAS

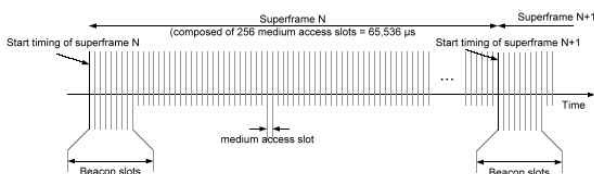


그림 1. MAC 슈퍼프레임 구조  
Fig. 1. MAC superframe structure.

는 256 usec의 길이를 가진다. 각각의 슈퍼프레임은 비콘 구간에서 시작이 되는데, 그 시작시간을 beacon period start time (BPST)라고 한다. 비콘 구간은 여러개의 비콘 슬롯들로 구성이 되는데, 각각의 디바이스는 여러개의 비콘 슬롯중에서 사용되지 않는 비콘 슬롯을 통해 상대방에게 비콘을 보낸다.

MBOA MAC은 동기식 슈퍼프레임 구조를 가지며 비콘이라는 브로드캐스트 프레임을 사용한다. 그리고, 제한된 무선 자원들을 다수의 MAC entity들이 효율적으로 사용하기 위하여 time division multiple access (TDMA)나 enhanced carrier sense multiple access/collision detect (CSMA/CA) 등의 액세스 방식을 사용한다. 또한, 최적의 전송속도를 실현하기 위하여 가변전송속도, 조각내기/모음, 다양한 수신확인 프레임, 재전송, 버스트 모드, Aggregation 등의 기법들을 사용하며, 칩이 고속으로 동작하면서 그에 따른 소비 전력을 줄이기 위한 기법과 보안에 대한 대비책을 제공한다.

## III. MBOA MAC 시스템 구현

MAC을 구현하기 위하여 MAC의 각각의 기능들중어떤 기능을 하드웨어나 드라이버(소프트웨어) 그리고 펌웨어로 구현할지를 결정하여야 한다. 여기서 하드웨어는 register transfer level (RTL)로 구현되는 부분을 말하며, 펌웨어는 칩에 내장되는 임베디드 central processing unit (CPU)상에서 수행되는 프로그램을 지칭한다. 그리고, 드라이버는 Host에서 수행되는 프로그램을 가리킨다. 일반적으로 시간에 민감한 기능(동기화, CSMA/CA 알고리즘, TDMA 알고리즘, 송수신 관련 Baseband 제어, 수신확인 프레임 처리 등)과 계산량이 많은 연산(암호화/복호화), 시간이 오래 걸리는 데이터 처리등은 하드웨어로 구현을 한다. 그러나, 시간에 덜 민감하지만, 하드웨어의 도움을 필요로 하는 제어 기능들은 펌웨어로 구현을 한다. 마지막으로, 시간에 민감하지 않은 관리 기능들은 일반적으로 드라이버에서 구현을 한다.

MAC 시스템 파트는 Cache를 내장한 ARM926EJ CPU를 사용하여 시스템 성능을 높였고, 재사용 및 시스템 설계가 용이한 advanced microcontroller bus architecture (AMBA) 버스를 사용하였다. 그리고, 시스템 메모리 버퍼와 MBOA MAC 하드웨어간의 데이터 이동을 위하여 MAC 전용의 DMA를 설계하였으며,

표 1. AHB Bus 점유 예측 시나리오  
Table 1. AHB Bus occupation estimation scenario.

항목	값	Clocks
Superframe 길이	64 msec	
Beacon 길이	200 bytes	77
Beacon rate	53.3 Mbps	
Beacon duration	45 usec	
비콘의 개수	10 ea	
Data length	4000 bytes	1386
Data rate	480 Mbps	
Data duration	80 usec	
데이터 개수	600 ea	
Throughput	300 Mbps	

표 2. 버스 점유율  
Table 2. Bus occupation ratio.

	Clocks for a superframe
Beacon	$77 \times 10 = 770$
Data	$1,386 \times 600 \times 2 = 166,3200$
Total	$64,000 \times 133 = 851,2000$

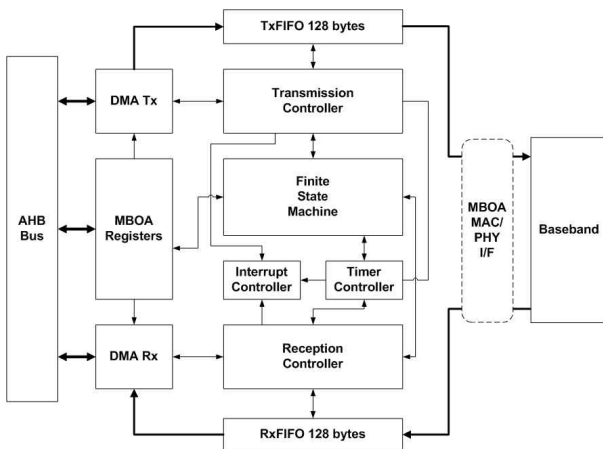


그림 2. MAC 하드웨어 블록도  
Fig. 2. MAC hardware structure.

Host와 시스템 메모리 버퍼간의 데이터 이동을 위하여 USB2.0 블록의 전용 DMA를 사용하였다. 이 설계를 바탕으로 전체 AHB 버스 점유율을 예측하여 설계의 유효성을 판단하였다. 다음 표 1은 AHB Bus 점유율을 예측하기 위한 시나리오이다.

표 2는 시스템 버스 클럭을 132 MHz로 사용할 경우의 버스 점유율을 나타내고 있다. 데이터 이동에 사용되는 버스 점유율은 20%이며 나머지 80%는 펌웨어에서 MAC 프로토콜을 처리하는데 사용할 수 있다.

그림 2는 MAC 하드웨어 블록도를 보여준다. MBOA Registers 블록은 MAC기능 분류에 따라 MAC

하드웨어와 MAC 펌웨어의 인터페이스를 정의하고 있다. 이 레지스터를 통해 MAC 펌웨어는 MAC 하드웨어를 제어하고, MAC 하드웨어는 실행 결과들을 MAC 펌웨어에게 전달하게 된다. 그리고, 수행시간이 오래 걸리고, 버스 점유율이 높은 데이터 복사를 위해서 MAC 전용 DMA를 RTL로 설계하였다. 데이터 송신시 펌웨어는 DMA 관련 레지스터(송신할 데이터 버퍼의 위치, 송신 크기)들을 설정한 후, MAC 하드웨어에서 전송이 시작되길 기다리다가, 전송이 시작되면 DMA Tx 블록이 지정된 위치에서 설정된 크기만큼의 데이터를 first-in first-out (FIFO)를 통해 전송하게 된다. 이와 유사하게 수신시에는 펌웨어에서 먼저 수신 버퍼의 위치를 설정하고 데이터가 수신되기를 기다린다. 이 상태에서 실제 데이터가 수신 FIFO를 통해 DMA블록으로 전달되면, 이 블록은 미리 설정된 위치로 수신된 패킷의 헤더에 있는 크기만큼의 데이터를 전달하게 된다. 이렇게 전용 DMA를 사용함으로써, 적은 크기의 FIFO를 사용하여 실시간으로 데이터 송.수신이 가능하게 되었다. Finite state machine (FSM) 블록에서는 전체적인 MAC 하드웨어의 상태전이 (Scanning, Synchronizing, Transmission, Reception)를 관리하며, 다른 블록들을 제어하게 된다. 또한 Timer Controller는 MBOA MAC 스펙에 규정된 Superframe 관련 타이밍을 처리한다. Transmission Controller는 FSM의 제어를 받으며, Baseband Transmission 인터페이스 신호를 제어하여 데이터 송신과 수신확인 프레임 수신 등에 관련된 기능을 처리한다. Reception Controller도 FSM의 제어를 받으며, Baseband Reception 인터페이스로부터 수신한 데이터와 신호를 통해 데이터 수신과 수신확인 프레임 송신 등에 관련된 기능을 처리한다. Interrupt Controller는 MAC 하드웨어로부터 발생한 인터럽트를 관리하며 이 인터페이스를 통해 MAC 펌웨어는 시간에 민감한 기능들을 소프트웨어로 처리할 수 있게 된다.

MAC/PHY 인터페이스의 구조는 WiMedia에서 규정한 MBOA MAC/PHY 인터페이스 신호 규정들을 준수하여 구현을 하였다. 여기서 중요한 사실은 대부분의 MAC/PHY 인터페이스 신호들은 PCLK(66 MHz)에 동기되어 사용되고 있다는 것이다. 따라서, MAC자체에서 사용하는 클럭(132 MHz)과 MAC/PHY 인터페이스 클럭이 비동기가 되므로 클럭 Crossing 문제가 발생하게 된다. 이를 해결하기 위하여 MAC 하드웨어는 PHY와

의 인터페이스 신호를 Flip-Flop을 이용하여 안정화된 신호를 만들어 사용하였으며 서로 다른 클럭 도메인에서 동작하는 데이터 통신을 하기 위하여 비동기 FIFO를 사용하였다. 비동기 FIFO는 파운더리 업체에서 제공하는 FIFO 라이브러리 대신 직접 RTL을 작성하여 FIFO 크기 최적화나 재사용성을 강화하였다.

### III. 시스템 클럭 제어 알고리즘

저전력 소비를 구현하기 위하여 본 설계에서는 그림 3의 다이어그램과 같이 파워 모드를 분류하여 구현하였다<sup>[5]</sup>. POR 상태에서 파워가 ON되면 외부에서 입력되는 기본 클럭으로 동작을 하고 시스템 초기화 및 모뎀 초기화 과정을 수행한다. 초기화 과정을 마치면 송수신 가능한 READY 상태로 천이하게 되며 이때 내부 PLL은 안정화되어 132Mhz를 baseband 블록에 인가한다. 그러나 전력소비가 많은 analog front-end (AFE) 블록에서의 RX/TX Data Path는 OFF 되어 소비전력을 최소화 한다. READY상태에서 데이터 송신을 위해서는 TX 상태로 천이 되고 이때 AFE의 RX Data Path는 OFF되어 잉여 소비를 최소로 하고, 수신을 위해서는 RX 상태로 천이 되어 AFE의 TX Data Path를 OFF하여 전력소비를 최소화 하였다. TX상태 및 RX 상태

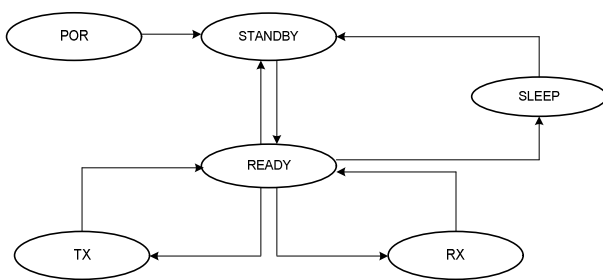


그림 3. 파워모드 상태 천이도  
Fig. 3. State transition diagram of power mode.

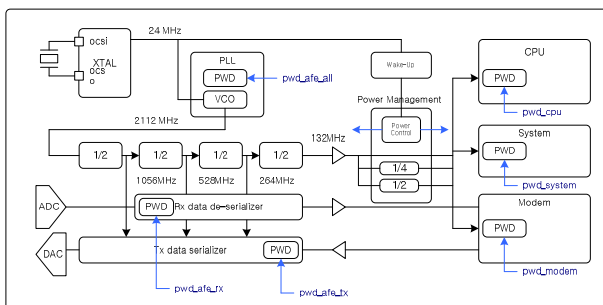


그림 4. Power 및 Clock 관리 블록도  
Fig. 4. Block diagram of power and clock management.

에서의 동작을 완료하면 READY상태로 복귀하고 전송이 없으면 SLEEP 상태로 천이된다. SLEEP 상태에서는 Wake-up 로직 및 AFE의 XTAL 블록을 제외하고는 모두 OFF 되어 Dynamic current 소비를 최소화 한다.

Dynamic current 소비를 최소화하기 위해 본 설계에서는 Clock scheme 을 세분화 하여 그림 4와 같이 구현하였으며 기능별로 블록화하여 각각의 블록을 Power Management 모듈에서 관리하도록 처리되어 있다. 즉 Power Management 는 마스터와의 스케줄링 결과에 따라 적절한 모드로 동작을 수행하기 위한 로직을 컨트롤한다.

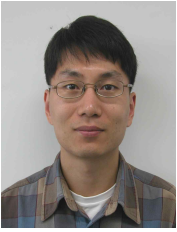
### IV. 결 론

본 논문에서는 MB-OFDM UWB SoC의 MAC 시스템 설계 결과를 소개하였다. 설계된 회로는 90nm CMOS 공정으로 제작되어 테스트 되었다. 논문에서 제안한 MAC 하드웨어와 소프트웨어의 Co-design과 MAC 전용 DMA 설계 부분은 앞으로의 무선 통신 칩 설계에 쉽게 적용할 수 있으며, 시뮬레이션과 에뮬레이션을 병행함으로써, 개발 기간을 단축할 수 있다.

### 참 고 문 헌

- [1] Distributed Medium Access Control(MAC) For Wireless Network, Release 1.0, MBOA, WiMedia Alliance, 2005.
- [2] MAC-PHY Interface Specification, Release 1.0, MBOA, WiMedia Alliance, 2005.
- [3] Sangjae Lee, Youngae Jeon, Sangsung Choi, "Enhanced Micro-Scheduling and Hardware Acceleration Architecture for High Rate WPAN MAC," Vehicular Technology Conference, VTC-2007 Fall, pp. 1654-1658, 2007.
- [4] J. Pavon, Sai Shankar N, V. Gaddam, K. Challapali, and Chun-Ting Chou, "The MBOA-WiMedia specification for ultra wideband distributed networks," *Communications Magazine*, IEEE, vol. 44, 2006, pp. 128-134.
- [5] D. H. Kim, K. M. Kang, and C. Lee, "A Multi-band OFDM Ultra-wideband SoC in 90 nm CMOS Technology," submitted to *IEEE Trans. Consumer Electron.*, Dec. 2010.

저 자 소 개



김도훈(정회원)  
1998년 POSTECH 전자전기  
공학과 학사 졸업.  
2000년 POSTECH 전자전기  
공학과 석사 졸업.  
2010년~연세대학교 전기전자  
공학부 박사과정.

2005년~현재 KETI 통신네트워크센터  
선임연구원  
<주관심분야 : 통신신호처리, OFDM, UWB>



위정욱(정회원)  
1999년 중앙대학교 전기공학과  
학사 졸업.  
2001년 중앙대학교 전기공학과  
석사 졸업.  
2006년~중앙대학교 전자전기  
공학부 박사과정.

2001년~현재 KETI 모바일단말연구센터  
선임연구원  
<주관심분야 : 디지털 신호처리, 차세대 무선 통  
신 시스템, 디지털 방송 시스템>



이충용(정회원)  
1987년 연세대학교 전자공학과  
학사 졸업.  
1989년 연세대학교 전자공학과  
석사 졸업.  
1995년 Georgia Tech.  
전자공학과 박사 졸업.

1996년~1997년 삼성전자 선임연구원  
1997년~현재 연세대학교 전기전자공학부 교수  
<주관심분야 : 통신 신호처리, MIMO, 협력통신  
시스템>