

우수한 출력 평탄도를 갖는 초광대역 주파수발생기의 구현

Implementation of UWB Frequency Generator with Excellent Output Flatness

김인선*

In-Seon Kim

김장표*

Jang-Pyo Kim

Abstract

In this paper, we present methods to improve output flatness of Ultra-wideband($f_1 \sim 80f_1$) Frequency Generator (UFG) with variable output function. That include optimal structure and output ripple calibration algorithm to realize good flatness. The UFG was manufactured by our methods, then experiments were performed. The flatness of band 1~3 and band 4 are within $\pm 2\text{dB}$, $\pm 4\text{dB}$ respectively. These results are very excellent in view of ultra-wideband including millimeter wave band. From this results, we can confirm the validity of our methods.

Keywords : Frequency Generator, Variable Output, Flatness, Amplitude Calibration

1. 서론

본 연구는 Fig. 1과 같이 적 전자파 방사체에 대한 자료를 수집, 분석하는 전자정보수집체계(이하 “시스템”) 중 항공탐재장비의 수신기에 필요로 하는 주파수 신호를 제공하는 초광대역 주파수발생기에 관한 것이다.

일반적으로 주파수발생기(또는 주파수합성기)는 내부의 정밀한 신호원(기준신호 발전기)을 이용한 PLL 합성방식(간접방식)과 콤-발생기(comb-generator) 또는 주파수 체배기를 이용해 다수의 출력 주파수를 얻는 방식(직접방식)이 사용된다^[1~3]. 이런 방식은 정밀한 주파수 합성, 저 위상잡음 등 다양한 측면의 장점을 갖

지만, 광대역 구현을 위해서는 구성이 복잡해지고 부피가 커지므로 항공 탐재용과 같은 소형·경량의 장비 구현이 현실적으로 어렵다.

본 연구에서는 내부의 신호원을 이용하여 주파수를 합성하는 기존의 일반적인 주파수발생기 또는 주파수 합성기(이하 “주파수발생기”)와 달리, Fig. 1과 같이 시스템 내 이미 다른 용도로 사용되고 있는 고대역(Ka

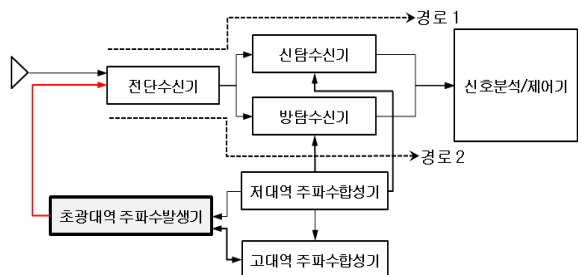


Fig. 1. 전자정보수집체계(항공 탐재장비 구성)

* 2011년 8월 23일 접수~2011년 11월 4일 게재승인

* 국방과학연구소(ADD)

책임저자 : 김인선(naechon@add.re.kr)

대역) 주파수합성기, 저대역(UHF 대역) 주파수합성기 신호를 입력 받아 적절히 혼합하여 초광대역(C~Ku 대역)에서 적은 출력 리플 특성을 얻을 수 있는 새로운 주파수 발생 방식을 제안한다⁴⁾.

제안한 초광대역 주파수발생기는 다음과 같은 주요한 기능을 갖는 장치이다.

첫째, 안테나로 수신된 UHF~Ka 대역신호를 Fig. 1의 전단수신기에서 C~Ku 범위의 대역으로 주파수를 변환하도록 하는 국부발진(LO) 신호를 제공한다.

둘째, Fig. 1에서 경로 1, 경로 2의 자체점검(BIT)을 위한 점검 신호를 제공한다.

셋째, 경로 2에서 안테나로 수신된 신호의 정확한 방향탐지를 위해 신호 세기에 따른 온-라인(On-Line) 보정용 신호를 제공하는 기능을 수행한다.

시스템에서 본 주파수발생기가 정상적인 기능을 수행하려면 80:1 대역비($f_1 \sim 80f_1/2.5\text{MHz}$ 간격)에서 운용 가능해야 하며, 출력 레벨의 가변(-60~0dB/2dB 간격) 기능을 보유하고, 우수한 출력 평탄도 특성을 제공할 수 있어야 한다.

본 연구에서는 초광대역 주파수발생기의 구성 및 출력 평탄도 개선 방법, 제작, 실험결과에 관해 상세히 기술하고, 측정결과를 통해 제안 방법의 타당성을 보인다.

2. 본론

가. 구성

일반적으로 개별 소자(discrete component)를 이용하여 주파수발생장치를 구현할 경우, 소형·경량 구현이 어렵고, 소자 사이의 연결 케이블이 불가피하게 추가됨으로서 그들과 관련된 반사 및 손실의 증가로 결국 출력 평탄도 특성이 저하된다. 따라서 본 연구에서는 구현 가능한 단위로 대표적인 세 개의 모듈을 만들고, 그 모듈들을 상호 직접 연결하는 구성을 갖도록 하였다. Fig. 2는 모듈 구성의 개략도이다.

신호합성/제어모듈의 단측파대변조판에서 SSM(Single-Sideband Mixer)^{5~8)}은 시스템의 주파수 탐색 시나리오에 따라 Fig. 1의 저대역 주파수합성기 출력 신호와 고대역 주파수합성기 출력 신호를 Fig. 2의 ①로 입력 받아 USB/LSB로 구분하여 C~Ka(2.5 MHz 간격) 대역 신호로 주파수를 변환하며 또한 원치 않는 신호(측파대역 및 국부발진신호)를 억압(suppression)하는 역할

도 수행한다. 리미팅 증폭기는 출력세기를 특정 레벨로 증폭 제한하므로 평탄도를 개선하고 리미팅 증폭기 고유의 기능(높은 레벨의 신호는 많이 증폭시키고 낮은 레벨의 신호는 적게 증폭시키는 특성)에 따라 원하는 신호와 원치 않는 신호의 편차를 더욱 증가시킴으로서 불요신호의 억압 성능을 개선하는 부수적인 효과도 얻을 수 있다. 리미팅 증폭기 후단의 필터뱅크는 SSM 및 리미팅 증폭기에서 발생된 고조파 및 스퓨리어스 신호를 제거한다.

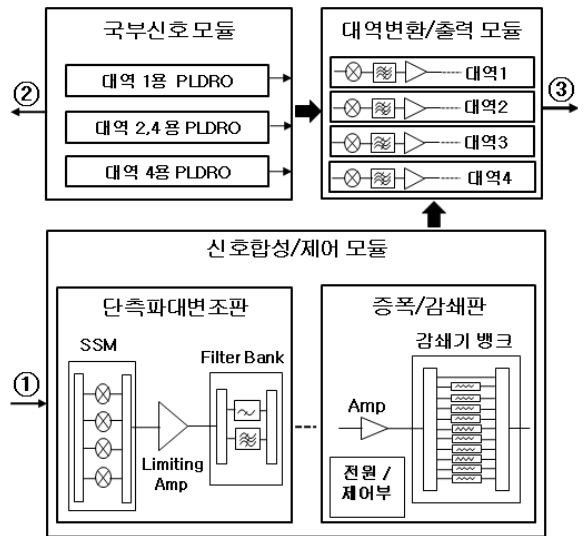


Fig. 2. 주파수발생기 구성도

증폭/감쇄판의 감쇄기 बैं크(Attenuation Bank)는 Fig. 3과 같이 큰 단위(10dB)의 감쇄값을 갖는 감쇄기 बैं크와 작은 단위(1dB)의 감쇄값을 갖는 감쇄기 बैं크를 종속(cascade) 연결하여 구성한다.

이 감쇄값은 각각 출력 세기 가변 조정, 출력 리플 보정, 진폭 등화(equalization)에 적절히 분배하여 사용된다.

전원/제어부는 주파수발생장치에 필요한 전원제공, 사용된 각종 스위치 제어, 보정데이터 장입 기능을 수행한다.

대역변환/출력모듈은 신호합성/제어모듈에서 출력된 C~Ku 대역 범위의 신호와 국부신호모듈의 PLDRO들의 출력을 서로 혼합하여 UHF~Ka 대역 범위의 80:1 대역비로 주파수 범위를 확장하고 각각 4개의 대역(대역 1: $f_1 \sim 4f_1$, 대역 2: $4f_1 \sim 12f_1$, 대역 3: $12f_1 \sim 36f_1$, 대역 4: $36f_1 \sim 80f_1$)으로 주파수를 분리한다.

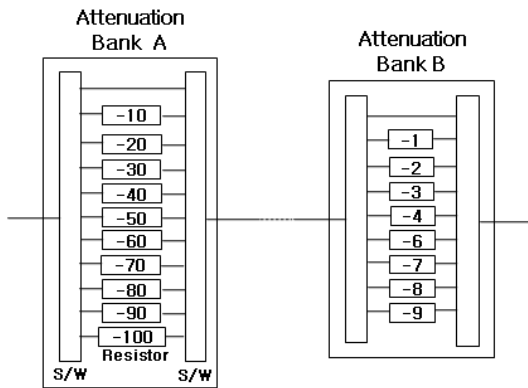


Fig. 3. 감쇄기 뱅크 개념도

국부신호모듈의 PLDRO들은 Fig. 1에서 전단수신기 내부의 각 대역별 믹서의 국부발진 신호로 제공되어 안테나를 통해 들어온 $f_1 \sim 80f_1$ 의 넓은 신호를 수신기 구현 및 신호처리가 용이한 $f_2 \sim 3f_2$ 로 주파수 변환 될 수 있도록 한다.

상기에서 살펴본 바와 같이 본 주파수발생기의 주요 용도는 ②, ③으로 출력되는 안정적인 신호를 생성하는 것이다. 여기서 국부신호모듈의 PLDRO는 자체 제작이 아닌 국내 전문업체를 통해 구입한 소자로서 매우 안정적이고 균일한 특성을 제공한다. 따라서 ②는 특별한 처리과정 없이 PLDRO의 출력 자체를 그대로 이용하면 된다. 반면에 출력 ③은 입력으로부터 상당히 긴 경로를 갖고, 그 경로는 다수의 고주파 능·수동 소자로 구성되며 또한 매우 넓은 동작 주파수 범위를 갖는다. 일반적으로 출력 평탄도는 소자 내부 및 소자 간 접속에서 발생하는 임피던스 부정합 등의 특성에 의해 발생하는 진폭 리플의 정도를 의미한다. 특히 광대역의 경우 이 성능은 더욱 저조한 경향을 나타낸다. 따라서 본 주파수발생기 곳곳에 이득 등화기(gain equalizer)를 배치하였지만 출력은 매우 불균일한 평탄 특성을 보인다. 따라서 시스템의 용도에 적합한 주파수 신호를 제공하기 위해서 Fig. 2 ③의 출력은 하드웨어적인 구성만으로는 전체 대역에 걸쳐 균일한 신호를 제공하는 것은 불가능하며 주파수발생기 자체의 출력 리플 보정 과정을 통한 출력 평탄화 과정이 필수적으로 수행되어야 한다.

나. 출력 리플 보정

출력 신호의 평탄도를 개선하기 위해 본 연구에서는 다음과 같은 방법을 설계 및 제작에 적용하였다.

첫째, 주파수가 광범위할 경우 적은 리플의 출력 평탄도 구현이 어렵다. 따라서 본 연구에서는 출력범위를 주파수 분할하여 평탄도 개선을 시도하였다. 좁은 주파수 범위에서 주파수 정합에 의한 평탄도 성능의 개선이 훨씬 용이하기 때문이다. Fig. 2에서 단축과대 변조판 SSM 내부의 믹서를 4개의 대역으로 구성한 것도 그런 이유에서다.

둘째, 긴 경로손실에 의한 출력특성은 선형적인 경사 형태로 감쇄한다. 특히 주파수가 높아질수록 이런 경향은 심화된다. 이를 개선하기 위해 경로상의 곳곳에 분산하여 선형 이득 등화기를 배치하였을 뿐 아니라 경로의 길이를 단축하기 위해 제작 과정에 HMIC 공정 및 모듈간 플러그-인(plug-in) 형태의 커넥터 직접 연결방식을 적용하였다.

셋째, SSM 뒷단에 리미팅 증폭기를 사용하였다. 리미팅 증폭기는 입력 신호를 일정 레벨로 증폭 제한하는 소자이므로 주파수에 따른 감쇄 슬롭(slope)도 보상할 뿐 아니라, SSM에서 출력된 적지 않은 리플을 리미팅 증폭기에서 허용하는 리플 범위로 좁혀지게 한다. 따라서 평탄도 성능을 상당 부분 개선할 수 있다.

상기와 같이 소자의 적절한 사용으로 상당 부분 출력 특성을 개선시킬 수 있다. 그러나 주파수별 리플 특성의 경우 불규칙(random)한 형태로 나타나기 때문에 전체 대역에서 평탄화를 이루기 위해서는 주파수별 정밀등화(FGE : Fine-Grain Equalization)가 필요한데, 현실적으로 이렇게 넓은 초광대역에서 특정 소자를 이용한 정밀등화는 불가능하다.

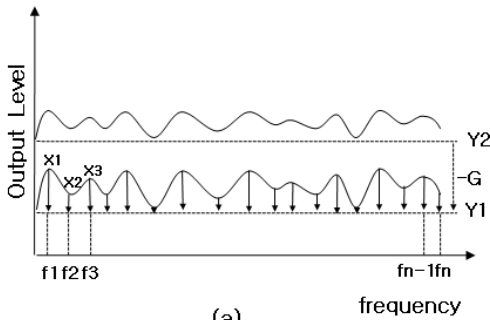
넷째, 따라서 본 연구에서는 Fig. 2에서 증폭/감쇄판 내의 감쇄기 뱅크 및 전원/제어부를 이용하여 출력 리플을 보정하는 절차에 의해, 요구되는 출력 평탄도를 얻을 수 있는 정밀등화 과정을 시도하였다. Fig. 4는 그 과정을 개념적으로 설명한 것이다.

Fig. 4 (a)에서 Y2는 Fig. 2의 ③에서 보정 전 측정된 출력값을 의미한다. Y1은 출력되기 원하는 값으로 -60~0dB 범위에서 2dB 간격으로 가변 가능하며, Fig. 3의 Bank A의 비교적 큰 저항값을 선택하여 결정할 수 있다. 이때 Y1에서의 리플은 전 경로의 리플이 중첩되어 주파수별로 상당히 큰 편차를 갖는다. 출력 리플 보정이라 함은 결국 이 리플의 범위를 가능한 작게 줄이는 과정을 의미한다.

이를 위해 사전 실험을 통해 세부 샘플링 주파수 단위로 출력 세기를 측정하고, 그 측정값을 이용해 각 샘플링 주파수에서 원하는 세기로 출력되도록 하기

위한 보정값을 산출한다. 보정 과정에서 Fig. 4 (a)와 같이 샘플링 주파수 f_1 에서 리플 세기를 Y_1 레벨로 만들기 위해 필요한 값은 $-x_1[\text{dB}]$ 이고, 샘플링 주파수 f_2 에서 리플 세기를 Y_1 레벨로 만들기 위해 필요한 값은 $-x_2[\text{dB}]$ 라면, 이런 경우 각 주파수별로 산출된 보정을 위해 필요한 감쇄값($G+x_1, G+x_2, G+x_3\cdots$)은 Fig. 4 (b)와 같이 저장부에 각 감쇄기 बैं크의 스위치 번호 형태로 저장된다. 예를 들어 Fig. 4 (b) 테이블의 주파수 f_2 에서 (#4, #2)는 Fig. 4 (a)의 Y_2 를 Y_1 으로 감쇄하기 위해 Fig. 3 Bank A에서 요구되는 감쇄값 $-G$ 에 해당하는 저항값을 선택하는 스위치 번호가 4번이라는 의미이며, f_2 주파수에서 리플의 세부 등화를 위해 요구되는 $-x_2[\text{dB}]$ 저항값은 Fig. 3 Bank B에서 스위치 2번이 선택되어야 함을 의미한다.

이후 실제 사용에서 Fig. 2 전원/제어부가 Fig. 1의 신호분석/제어기로부터 측정된 주파수 값을 받으면 전원/제어부에서 저장된 보정 테이블을 참조하고 보정값에 해당하는 저항값과 연결된 경로로 스위치를 선택하도록 하여 감쇄값을 제공한다. 이렇게 함으로서 최종 출력단의 신호 평탄도는 원하는 범위로 현저히 개선될 수 있다.



(a)

주파수	감쇄기 बैं크값 선택 스위치 번호
f_1	#4, #4
f_2	#4, #2
f_3	#4, #3
⋮	⋮
f_{n-1}	#4, #3
f_n	#4, #2

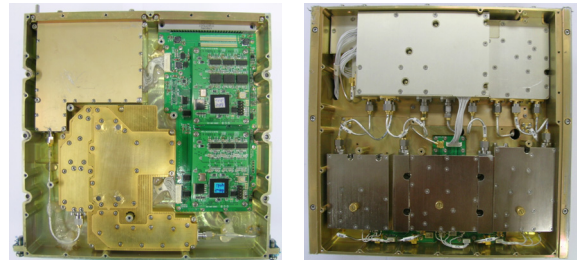
(b)

Fig. 4. 출력레벨 보정 절차

본 연구에서 보정값 산출을 위해 각 원하는 출력 레벨에서 측정 샘플링 간격은 대역 1, 2에서 25MHz 단위, 대역 3, 4는 50MHz 단위로 하였으며, 보정값은 샘플링 주파수 간격으로 측정된 값을 근거로 산출하고, 샘플링 주파수(25MHz 또는 50MHz) 사이는 세부 주파수(2.5MHz 단위) 간격으로 보간법(interpolation)을 이용해 보정값을 채워 구성하였다. 출력 레벨에 대한 보정은 $-60\sim 0\text{dB}$ 를 10dB 간격으로 측정된 값을 근거로 보정값을 생성하였으며, 주파수 관점과 마찬가지로 사이값에 대한 보정값은 2dB 간격으로 보간법을 이용해 산출하고 메모리에 장입하였다.

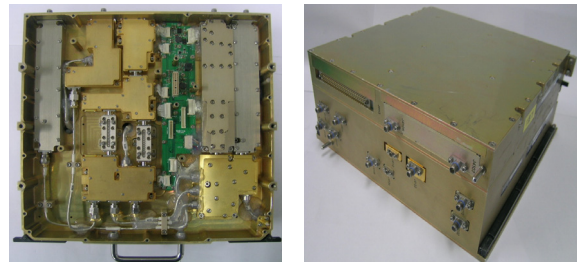
3. 제작

초광대역 주파수발생기는 Fig. 5와 같이 세 개의 모듈로 구분하여 제작하였다. 각각의 모듈은 경로 손실 및 연결 간 부정합을 최소화하기 위해 (a), (b), (c)를 순차적으로 쌓아 커넥터(GPO) 직접 연결방식으로 조립함으로써 경로 길이를 최소화 할 수 있도록 제작하였다. 내부에 소요된 소자는 일부 구매 소자를 제외하곤 성능 및 소형·경량화를 고려하여 HMIC화 공정으로 설계/제작하였다.



(a) 신호합성/제어모듈

(b) 국부신호모듈



(c) 대역변화/출력모듈

(d) 조립형상

Fig. 5. 제작 주파수발생기

조립된 주파수발생기에서 타 장치와 연결되는 모든 입·출력 포트는 케이블 사용을 완전 배제하고, BMA 커넥터로 직접 시스템의 연동 모체판으로부터 장·탈착할 수 있는 형태로 제작하였다.

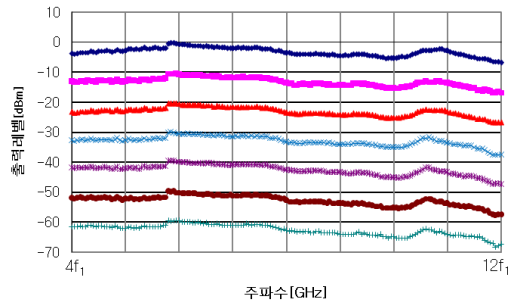
조립된 주파수 합성기의 크기는 21.8(W)×23.3(L)×9.0(H)cm이다.

4. 시험결과

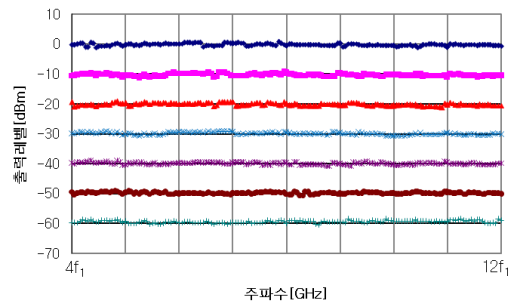
Fig. 6~9는 보정 전·후의 주파수발생기 출력을 실측하여 결과를 도시한 것이다.

대역 1, 2는 25MHz 간격으로, 대역 3, 4는 50MHz 간격으로, 동시에 출력 세기는 0dB에서 -10dB씩 가변하면서 -60dB까지 측정한 결과이다.

Fig. 6~9 각 (a)에서 보정 전 데이터는 리미팅 증폭기, 등화기 등을 이용하여 상당부분 평탄화 작업을 수행한 결과이다. 따라서 주파수가 증가함에 따른 선형적인 손실 증가 특성은 어느 정도 보상되어 심한 단조 감소 형태는 보이지 않고 원하는 출력 기준값 근처의 값을 보여준다. 그러나 리플에 대한 정밀 보정은

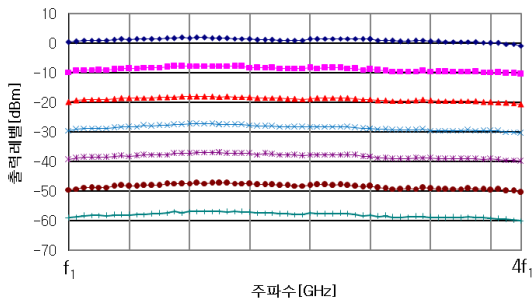


(a) 대역 2(보정 전)

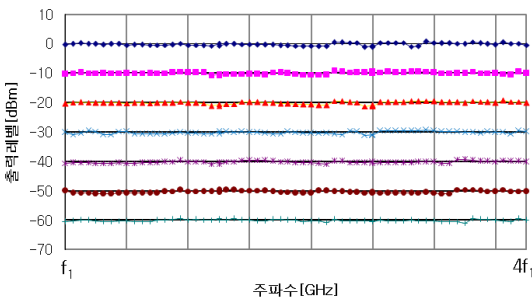


(b) 대역 2(보정 후)

Fig. 7. 대역 2 출력특성

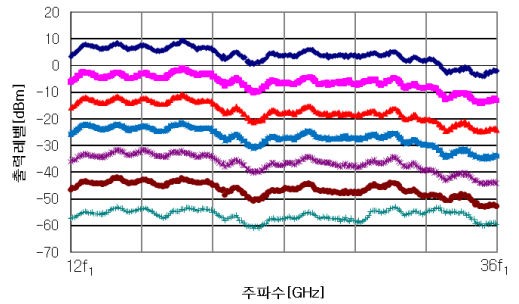


(a) 대역 1(보정 전)

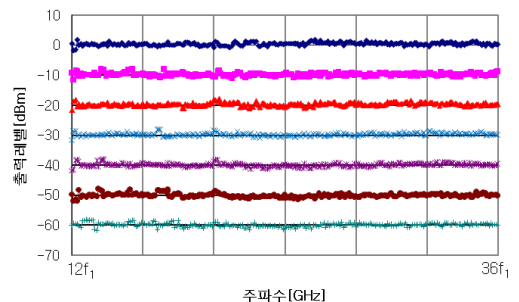


(b) 대역 1(보정 후)

Fig. 6. 대역 1 출력 특성



(a) 대역 3(보정 전)



(b) 대역 3(보정 후)

Fig. 8. 대역 3 출력특성

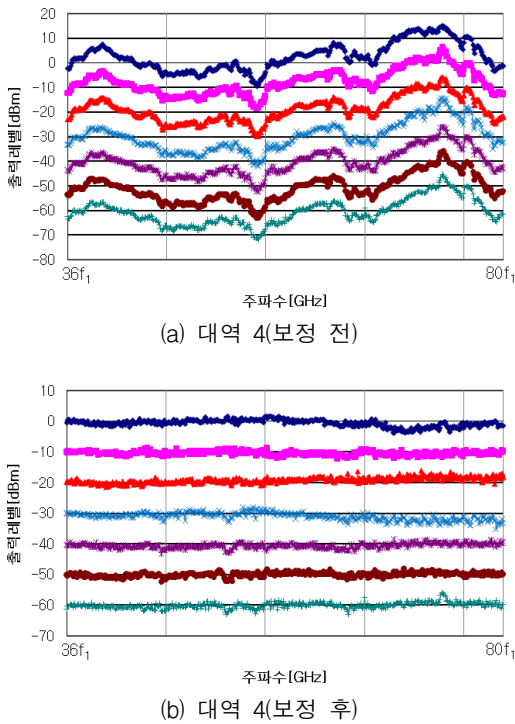


Fig. 9. 대역 4 출력특성

이루어지지 않아 출력값이 기준값 상·하로 변화됨을 확인할 수 있다. 이런 경향은 주파수가 증가함에 따라 더욱 심각하게 나타난다. 특히 밀리미터파 대역을 포함하는 대역 4의 경우, 다른 대역과 달리 HMIC 공정에 소요되는 구매 가능한 칩(chip) 소자가 한정적이어서 선택의 폭이 매우 좁고 또한 특성도 다른 대역에 비해 안정적이지 못하며, 제작 공정상 특성의 튜닝도 어렵기 때문에 리플 편차가 특히 심하다. 반면에 보정 후의 결과는 Fig. 6~9 각 (b)에서 보는 바와 같이 출력이 보정 전에 비해 매우 평탄함을 알 수 있다. Table 1은 보정 전·후의 출력 최대 리플 실측 결과를 정리한 것으로, 제안 방법에 의해 제작된 주파수합성기의 성능이 규격을 만족함을 알 수 있다.

Table 1. 보정 전·후 출력 리플 특성

구분	대역 1	대역 2	대역 3	대역 4
규격	±2dB max.			±4dB max.
보정 전	±1.59dB	±4.42dB	±6.92dB	±14.17dB
보정 후	±0.95dB	±1.02dB	±1.94dB	±3.58dB

상기 표에서 대역 4의 규격 및 측정결과가 다른 대역에 비해 비교적 높은 리플 특성을 갖는데, 이는 Table 1 바로 앞에서 설명한 공정상의 문제 외에도 Fig. 10에서 부가적으로 설명될 수 있다. 대역 4는 보정값 설정을 위한 사전 측정에서 비교적 넓은 샘플링 주파수 간격(Δf)으로 값을 추출하고 샘플링 주파수 사이 값은 그 이전 샘플링 주파수 값과 동일한 값으로 채워 보정값을 산출한다. 즉 Fig. 10 (a)에서 f_1 에서 측정된 값이 ㉠이고 f_2 에서 측정된 값이 ㉢이면 $f_1 \sim f_2$ 사이의 세부 주파수 간격은 모두 ㉠로, $f_2 \sim f_3$ 사이의 구간은 모두 ㉢로 채워 보정값을 산출하는 방식이다. 따라서 Fig. 10 (a)에서 보는 바와 같이 리플이 작은 경우 넓은 샘플링 주파수 단위의 보정 데이터를 적용하더라도 실제로 진폭 보정에서 에러율(음영부분)은 적게 발생할 수 있다. 반면에 Fig. 10 (b)에서 보는 바와 같이 보정 전 이미 높은 리플 변화량을 갖는 경우 높은 에러율(음영부분)이 발생할 수 있다. 그러므로 Fig. 9 (a)에서 보정 전 리플이 이미 매우 크고, 샘플링 간격이 비교적 넓은 50MHz를 적용하였기 때문에 대역 4가 보정 후에도 다른 대역에 비해 비교적 큰 리플 특성을 보인다. 또한 진술한 바와 같이 샘플링을 비교적 좁은 주파수 간격으로 한다면 보정 에러율이 작아질 수 있음을 Fig. 10으로부터 미루어 예측 가능하다.

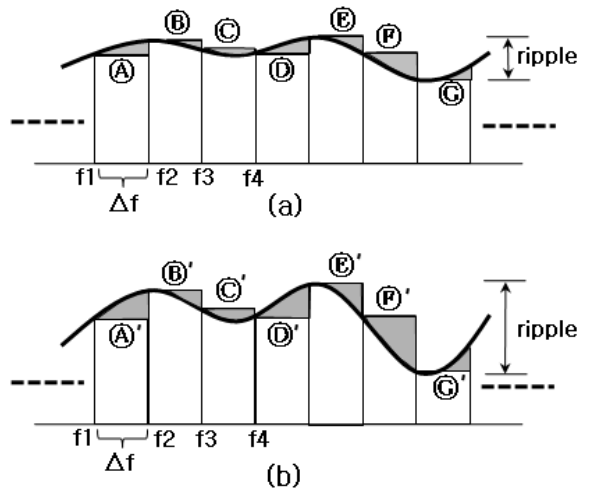


Fig. 10. 보정 샘플폭과 에러율

그러나 본 경우와 같이 매우 넓은 운용 주파수 범위($f_1 \sim 80f_1$)에서 최소 주파수 간격(2.5MHz)으로, 또한

각 원하는 출력세기(-60~0dB)를 최소 간격(2dB)으로 실측하여 보정값을 산출하는 데는 너무나 많은 시간이 요구된다. 따라서 시간 대 효과적인 측면을 고려하여 적절한 샘플링 주파수를 선정하고 사이값은 보간법으로 채우는 방법을 적용하였다.

5. 결론

본 연구는 UHF 대역부터 밀리미터파 대역을 포함하는 Ka 대역까지 2.5MHz 주파수 간격으로, 또한 동시에 -60~0dB 범위에서 최소 2dB씩 세기를 가변하면서 신호를 출력할 수 있는 초광대역 주파수발생기에 관한 것으로, 균일출력 특성이 매우 중요한 성능 지표이다. 그러나 잘 알려진 바와 같이 광대역에서 출력 평탄도를 균일하게 실현하는 것은 매우 어려운 기술이다. 특히 밀리미터파 대역의 경우 이런 성능의 구현은 더욱 어려운 과제이다. 따라서 본 연구에서는 리미팅 증폭기, 이득 등화기 등을 이용한 하드웨어적인 적용 뿐 아니라, 보정 알고리즘을 적용하여 출력 평탄도 특성을 현저히 개선시킬 수 있는 방법을 제안하였고, 그를 적용한 주파수발생기를 제작 및 측정하였다.

실측한 최대 출력 평탄도는 대역 1, 2, 3의 경우 $\pm 2\text{dB}$ 이내, 대역 4의 경우 $\pm 4\text{dB}$ 이내로 설계 규격을 만족한다. 이는 운용 주파수가 80:1의 초광대역임을 고려할 경우, 제작된 주파수발생기가 매우 균일한 출력 평탄도 성능을 보유했음을 의미하며 또한 이 결과는 출력 평탄도 개선을 위한 본 연구의 타당성을 보

여준다.

References

- [1] 유현규, “고속 디지털 주파수합성기 설계기술”, IT SoC Magazine, 정보통신연구진흥원, pp. 35~37, 2004.
- [2] 최종원, 신금식, 이문규, “하모닉 발진을 이용한 5.8GHz 대역 주파수 합성기”, 한국전자과학회논문지 제15권 제4호, pp. 421~427, 2004.
- [3] 김현미, 양승식, 이만희, 염경환, “소형화된 Ka-대역 주파수 합성기 모듈 설계 및 제작”, 한국전자과학회논문지 제18권 제5호, pp. 511~521, 2007.
- [4] 김인선, 이영중, 박주래, “전술정찰정보수집체계(1차시제) PLO/BIT 발생기 설계보고서”, 국방과학연구소 연구보고서, ADDR-409-091620, 2009.
- [5] Stephen A. Maas, Jr., “Microwave Mixer”, Artech House, pp. 283~284, 1970.
- [6] Jean-Marc Mourant, Stephen Jurgiel, “A Broadband Planar Image Reicetion Mixer”, IEEE MTT-S Digest, pp. 1637~1640, 1994.
- [7] Ferenc Marki, Cristopher Marki, “Mixer Basic Primer”, MarkiMicrowave Inc., www.markimicrowave.com/menus/appnotes/mixer_basic_primer.pdf.
- [8] 김인선, 이영중, 박주래, “전술정찰정보수집체계 PLO/BIT 발생기용 SSM 개발”, 국방과학연구소 연구보고서, ADDR-517-091131, 2009.