64
논문번호 11-04-11

2-4 cell 리튬이온 멀티 배터리 보호회로 Analog Front End(AFE) IC 설계

Design of 2-4 Cell Li-ion Multi Battery Protection Analog Front End(AFE) IC

김선준*, 김준식*★ ,박시홍*★
Sun-Jun Kim*, Jun-Sik Kim*★, Shi-Hong Park*★

Abstract

In recent years, the performance and functions of portable devices has increased. so it requires more power efficiency and energy density while using the battery for a long time. therefore Battery pack which are made up from several battery cells in series in order to achieve higher operating voltage is being used. when using a Li-ion battery, we need a protection circuit to protect from overcharge, over discharge, high temperature and over current. Also, when using battery pack, we need to Cell voltage balancing circuit that each cell in tune with the balancing. In this paper, the proposed IC is applicable by mobile devices as well as E-bike, hybrid vehicles, electric vehicles, and is expected to contribute to the development of domestic PMIC.

요 약

휴대 기기가 고기능화, 다기능화 됨에 따라 다양한 멀티미디어 기능이 요구되면서 배터리를 보다 장시간 이용하면서 더 높은 전력과 에너지가 요구되고 있다. 이에 따라 여러 개의 리튬이온 cell을 연결한 배터리팩이 많이 사용되고 있다. 2개 이상의 cell로 구성된 리튬이온 배터리를 안전하게 사용하기 위해서는 과전압 및 과전류, 고온으로부터 보호해야 됨은 물론, 수명을 연장하기 위해서 각 cell의 전압을 같게 유지시켜주는 balancing 기능이 반드시 요구된다. 본 논문에서 제안한 IC는 모바일 기기뿐만 아니라 E-bike, 하이브리드 자동차, 전기 자동차 분야에도 적용 가능할 것으로 예상되며, 국내 PMIC 발전에 기여할 것으로 기대된다.

Key words : Li-ion Battery, Over charge, Over discharge, Protection circuit, Cell voltage balancing

Ⅰ. 서론

휴대용 IT 기기의 시장이 확대됨에 따라 수요가 증가하고 기능이 다양화 되며 이동성 증대를 위해 소형화, 경량화 되어 감에 따라 공급되는 전원의 성능과 요구조건이 다양화되고 최적화가 요구되고 있다. 이에 배터리를 사용하는 휴대용기기는 안정적인 전원을 위해 신뢰성 확보를 바탕으로 작고 가벼우면서 에너지 밀도가 높은 전지의 필요성이 커지게 되었다. 이러한 조건에 부합하는 리튬이온 전지는 휴대폰, PDA, 노트북, 캠코더와 같은 휴대용 기기에 널리 사용되고 있다. 특히 노트북이나, 캠코더 등의 기기에 쓰이는 배터리는 높은 전력을 공급하기 위해 리튬이온 cell을 직렬로 연결한 배터리 팩을 사용하게 된다. [1,6].

리튬이온 전지는 과충전 및 과방전시 충전 용량이 치명적으로 줄어들게 되고, 고온 및 과전류 등에 의해 폭발할 수 있는 위험성을 가지고 있다. 배터리 팩에서 각 cell의 충전 정도가 균등하지 않은 배터리를 충·방전할 경우 과충전 또는 과방전의 문제가 발생할

*,★ 단국대학교 전자전기공학과
(School of Electronic and Electrical Engineering, Dankook University)
※ 본 연구는 지식경제부가 지원하는 산업융합원천기술개발사업을 통해 개발 된 결과임을 밝힙니다.(10039145, 에너지 절감형 스마트 제품에 필요한 고급 전력 관리 기술 연구)
接受日:2011年 12月 02日, 修正完了日: 2011年 12月 23日
揭載確定日: 2011年 12月 23日

수 있다. 또한 배터리 팩 각각의 cell의 충전 정도가 동일하여도 cell 간의 생산시의 오차, 노화 정도의 차이, 내부저항 및 온도의 편차가 존재하기 때문에 충·방전 과정에서 용량의 차이를 보일 수 있고, 충·방전 횟수가 증가할수록 편차가 누적되어 배터리 수명이 줄어들 수 있다. 따라서 멀티 cell 로 구성된 배터리를 사용할 경우 각 cell의 balancing을 맞춰주는 것이 중요하다. [2-4]

본 논문은 멀티 cell로 구성된 배터리의 온도, 충·방전 되는 전압 및 전류에 따라 배터리를 보호하고, 각 cell의 전압을 sensing하여 balancing을 맞춰주는 battery protection AFE IC를 제안하고 설계 및 제작하였으며 제작된 IC를 실험으로 검증하였다.

II. 본론

1. 리튬이온 배터리팩 보호회로의 개념 및 동작

리튬이온 배터리 팩 보호회로는 공급전압과 배터리 전압 상태에 따라 외부에 3개의 Power MOSFET을 3가지 mode로 나누어 동작하여 충·방전 전류를 조절하게 된다. 그리고 각 cell에 충전된 전압을 sensing하여 gas gauge에서 요구하는 값으로 변환하여 전달해 줌으로서 각 cell의 상태를 모니터링 할 수 있게 된다. cell 간의 전압이 unbalancing 하게 되면 각 cell에 연결되어 있는 bypass 스위치를 열어 충전되는 전류량을 조절하여 다른 cell들과의 전압을 맞추어 balancing을 유지하게 된다. 또한 충·방전되는 전류를 sensing하고, Thermistor를 통해 온도를 감지하여 배터리를 보호하게 된다. 이 모든 정보를 I^2C통해 gas gauge와 공유하면서 모니터링 하고 Digital control을 통해 신호를 제어하게 된다. 따라서 회로를 설계할 때에 각각의 경우를 잘 고려하여 회로를 설계하는 것이 요구된다.

2. 리튬이온 배터리팩 보호회로

그림 1은 배터리 팩 보호회로의 블록 다이어그램이다. [5]. 설계된 IC는 크게 DC전원과 배터리의 각 cell에 연결되는 5개의 스위치, gas gauge와 연동할 I^2C 및 LDO로 구성된다. 그리고 입력 전압과 배터리 전압, 충·방전 되는 전류에 따라 컨트롤 하는 Digital Control 블록 및 Gate Drive 블록과 보호회로인 Thermal shut down 블록, Overload/short-circuit protection 블록, UVLO(under Voltage Lockout) 블록이 있다. 또한 각 cell의 전압을 읽고 변환하여 gas gauge IP로 정보를 주는 cell voltage translation 블록과 공급전압과 온도에 둔감한 정전압 및 기준전압을 공급하는 Bias and voltage reference 블록으로 구성된다.

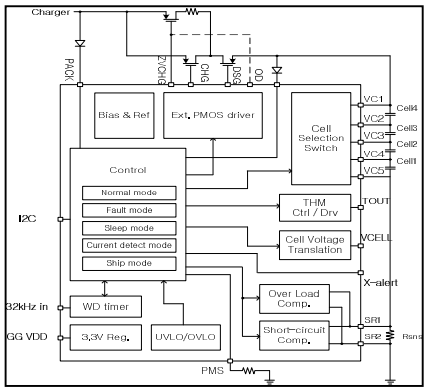

Fig. 1. Battery pack protection circuit block diagram
그림 1. 배터리팩 보호회로 블록 다이어그램

가. Gate driver

Gate driver는 CHG(Charge), DSG(Discharge), ZVCHG(Zero-voltage charge) FET, 3개의 외부 Power MOSFET을 구동하는 블록이다. 배터리팩의 높은 전압으로 구동 드라이브 설계시 high voltage device가 필요하며, 각 gate driver 내에 낮은 전위에서 높은 전위로 신호를 전달하는 level shift 회로 및 보호회로가 필요하다. 공급전압이나 배터리 전압에 따라 외부 MOSFET을 on/off 시켜서 3가지 mode에 따라 배터리에 충전 또는 방전되는 전류를 조절할 수 있다. 다음은 각 mode에 따른 동작을 나타낸다.

(1) 0-V charge FET Mode

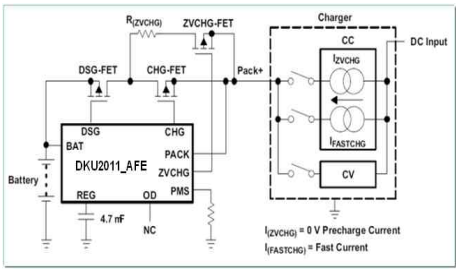

Fig. 2. 0-V charge FET mode block diagram
그림 2. 0-V charge FET mode 블록 다이어그램

초기 Battery과 공급전압이 낮을 때 ZVCHG-FET의 gate 전압을 조절하여 ZVCHG-FET 경로로 배터리를 충전하는 mode이다. Battery는 3V 아래로는 그 역할을 하지 못하게 된다. 따라서 pre-charge current

path를 통해 충전하게 된다. 3V가 넘어서게 되면 fast current path를 통해 충전하게 되고, Battery와 공급 전압에 따라 ZVCHG-FET의 gate에 인가되는 전압이 조절된다. 그림 2는 0-V charge FET mode 블록 다이어그램이다.

(2) Commom FET Mode

Common FET mode로 동작할 때에는 ZVCHG-FET은 turn-off 하게 되고 CHG-FET 과 DSG-FET 을 통해 Battery를 충전하게 된다. 초기에 입력 전압과 배터리 전압의 차이가 클 때에는 Precharge current로 배터리를 충전하게 되고 이 때 CHG-FET는 turn on 되고 DSG-FET는 turn off 되어 back diode를 통해 전류가 흐르게 된다. 배터리 팩 전압이 상승하여 입력 전압과 비슷해지게 되면 DSG-FET도 turn on 되고 Fast charge current로 배터리를 충전하게 된다. 그림 3은 Common FET mode 블록 다이어그램이다.

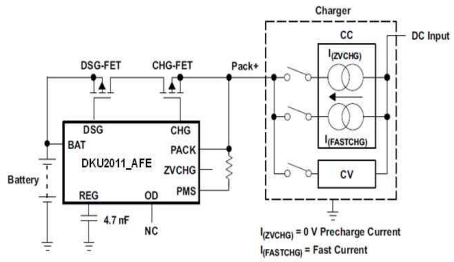

Fig. 3. Common FET mode block diagram
그림 3. Common FET mode 블록 다이어그램

(3) Precharge FET mode

Precharge FET mode일 경우는 charger IC에서 precharge mode를 제공하지 않을 때, 별도의 OD(Open Drain) 핀을 이용하여 precharge mode를 형성해 준다. PCHG-FET와 R(PCHG)를 사용하여 Charger IC에서 제공하지 않는 Precharge current를 발생시키게 된다. R(PCHG)에 의해 초기 전류값이 결정되고 식은 다음과 같다.

$$I_{(PCHG)} = ID = (V_{(pack)} - V_{(bat)} - V_{DS})/R_{(PCHG)} \qquad (1)$$

그림 4는 Precharge FET mode 블록 다이어그램이다.

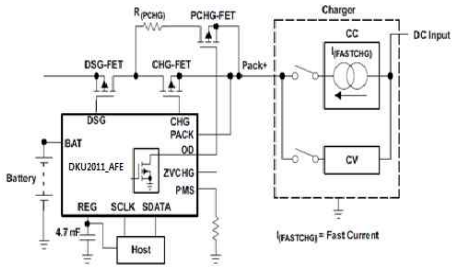

Fig. 4. Precharge FET mode block diagram
그림 4. Precharge FET mode 블록 다이어그램

나. Cell voltage translation

Cell voltage translation 블록은 AMP.(Amplifier)를 사용하여 각 cell의 충전된 전압 및 offset 값을 기준 전압 범위로 변환하여 gas gauge로 전달해 준다.

설계 시 하나의 AMP.를 사용하여 AMP. 내에 offset 전압을 같게 하였고, 각 cell간 전압의 차이를 읽거나 offset 전압을 읽기 위한 switch가 연결된다. 상위 cell의 경우 높은 전압을 가지기 때문에 high voltage switch와 level shift 및 보호회로가 필요하다. 각 switch는 Control 블록에 의해 동작된다. S1과 S2가 닫히고 S3 switch가 열리게 되면 cell의 전압이 Amp.를 통해 $Vtrans = -K * Vcell + Vref$ 의 식에 의해 출력된다. 그림 5는 cell voltage translation 블록 다이어그램이다.

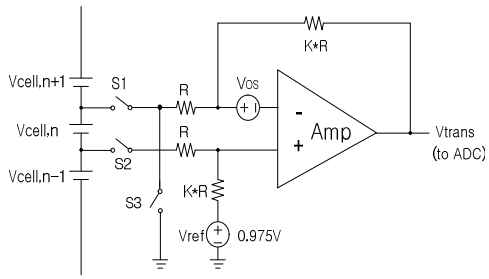

Fig. 5. Cell voltage translation block diagram
그림 5. Cell voltage translation 블록 다이어그램

다. Cell selection switch

그림 6은 Cell selection switch에 설계된 Cell voltage balancing 회로의 블록 다이어그램이다. 멀티 cell로 구성된 배터리팩은 각 cell 간에 전압을 같게 유지시켜 주는 것이 매우 중요하다. Cell에 같은 전류로 충전 또는 방전이 되다가 어느 한 cell의 전압이 높게 되면 그 cell에 해당하는 switch를 열어 충전되는 전류를 줄여서 다른 cell들과 balancing을 유지하게 된다. switch on/off의 여부는 gas gauge IP가 cell

voltage translation 블록에 의해 각 cell의 전압을 모니터링 하게 되고, cell 간의 전압이 unbalancing 하게 되면 I²C를 통해 control 블록으로 정보가 전달되어 balancing switch를 조절한다.

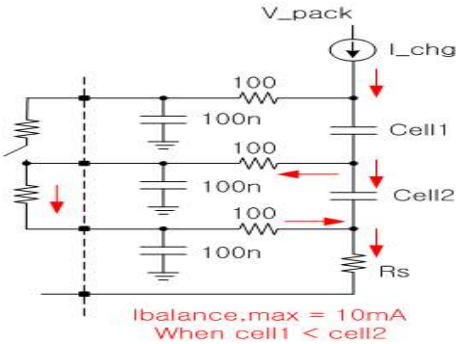

Fig. 6. Cell voltage balancing block diagram
그림 6. Cell voltage balancing 블록 다이어그램

라. Protection 회로

배터리팩의 과전압, 과전류 및 고온으로부터 배터리를 보호하는 회로로 설계된 블록으로는 Overload(OL)/Short-Circuit(SC) detection, Thermal shut-down 회로가 있다.

(1) OL/SC detection

OL/SC detection 회로는 배터리가 충전 또는 방전 시에, 비이상적인 전류를 sensing 하여 배터리를 보호하는 기능을 한다. 그림 7은 OL/SC detection 블록 다이어그램이다. OL detection에 쓰이는 comparator는 hysteresis가 10mV, SC detection은 50mV로 설계되었다. Rsns 저항은 배터리에 충·방전되는 전류를 sensing 하게 되고, V_ref selector 블록에 의해 결정된 기준 전압과 비교하여 정보를 내보내게 되며, 출력되는 정보는 Time delay를 가지고 출력된다. 이 때 기준전압과 delay 시간은 Digital control 블록이 I²C를 통해 gas gauge와 연동하여 결정하게 된다. 그림 7은 OL/SC detection 블록 다이어그램이다.

(2) Thermal shut-down

Thermal shut down 회로는 배터리의 온도가 올라가게 되면 배터리를 보호하기 위해 회로를 차단시키게 된다. 외부에 연결된 Thermistor는 온도가 올라감에 따라 저항값이 작아지게 되고 변하는 전압을 sensing하여 일정 온도 이상이 되면 배터리의 동작을 차단하여 보호하게 된다. 그림 8은 Thermal shut-down 블록 다이어그램이다.

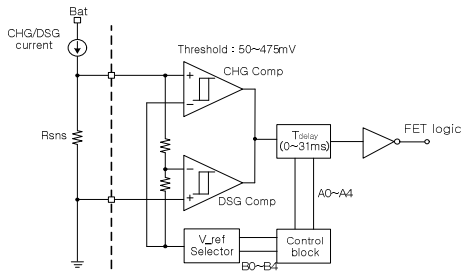

Fig. 7. OL/SC detection block diagram
그림 7. OL/SC detection 블록 다이어그램

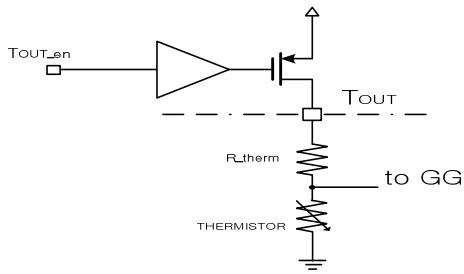

Fig. 8. Thermal shut-down block diagram
그림 8. Thermal shut-down 블록 다이어그램

3. 결과 및 고찰

그림 9는 제작된 IC의 레이아웃과 PCB board를 나타낸다. 제작된 IC는 1850u×1854u의 크기로 36-PIN의 QFN type으로 제작되었다.

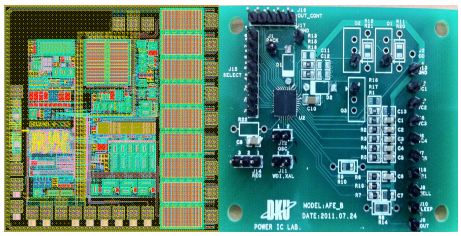

Fig. 9. layout and PCB test board
그림 9 제작된 IC의 레이아웃과 PCB test board

가. Gate driver

Gate driver 출력은 Control register에 의해 on/off 된다. CHG-FET은 off시 입력전압이 출력되므로 MOSFET이 off되어 있다가 switch가 on 되면 약 1V로 떨어지면서 CHG-FET을 on 시키게 된다. DSG_FET은 off시 배터리 전압이 출력되어 MOSFET이 off되게 된다. Switch가 on 되면 출력이 약 1V로 떨어지면서 DSG-FET을 on 시키게 된다. 그림 10과 그림 11은 switch 동작에 따른 각각의 Gate driver 출력 파형을 나타낸다.

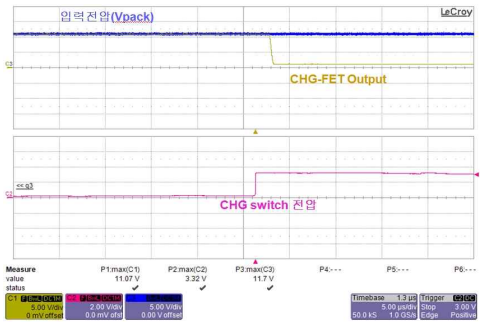

Fig. 10. CHG-FET waveform
그림 10 CHG-FET 측정파형

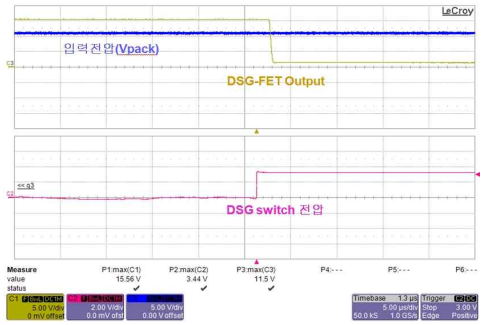

Fig. 11. DSG-FET waveform
그림 11 DSG-FET 측정파형

나. Cell voltage translation

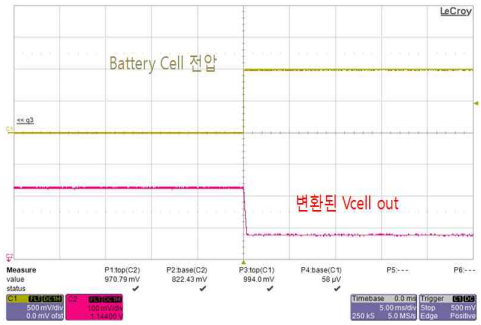

Fig. 12. Vcell voltage waveform to be converted
그림 12 변환되는 Vcell 전압 측정 파형

그림 12는 변화하는 cell의 전압을 translation 하여 출력으로 보내는 파형이다. Cell 전압의 변화에 따른 실험값은 표 1과 같다.

출력 파형을 살펴보면 Cell 전압이 0V일 때 0.97417V가 나왔으며, Cell 전압이 1V일 때 0.82431V가 나오는 것을 확인 하였다. 이는 0.5% 이내의 오차로 설계한 IC가 매우 양호하다는 것을 알 수 있다.

Table 1. Cell voltage translation result
표 1. Cell voltage translation 결과

	cell = 0V	cell = 1V	단위
설계값	0.975	0.825	V
실험값	0.974.17	0.824.31	V

다. Cell voltage balancing

Cell voltage balancing은 balancing 스위치가 닫혔을 때 charge bypass path로 얼마만큼의 전류가 흐르는지 측정해야 한다. 그림 13 에서 balancing 스위치가 닫히게 되면 100Ω 저항에 balancing 전류가 흐르게 되고, 흐르는 전류 크기만큼 전압이 강하되는 파형을 측정하였다.

Balancing switch가 열려 있다가 닫히게 되면 100Ω 저항 양단에 약 0.8V의 전압 강하가 생기는 것을 알 수 있다. 따라서 balancing 전류로 약 8㎃가 흐르는 것을 확인할 수 있다 설계치(10㎃)대비 약 2㎃의 오차가 발생하였다.

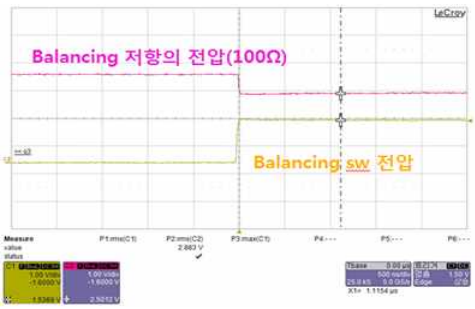

Fig. 13. Cell voltage balancing waveform
그림 13 Cell voltage balancing 측정 파형

III 결론

본 논문은 Cadence사의 spectre 및 virtuoso tool을 사용하고 Tower jazz사의 0.18um 공정을 통하여 2-4 Cell Li-ion battery protection AFE IC를 제작하고 실험을 통해 검증하였다. 본 논문에서 제작한 IC는 국내 기술로 개발되어 있지 않고 전량 수입에 의존하는 PMIC의 IP를 연구하고 국내 기술 개발에 기여할 수 있다는 점에서 의미가 크다고 할 수 있다. 또한 수요가 점점 증가하고 있는 휴대 기기 시장에 따라 앞으로 큰 발전이 예상되는 BMIC 분야에도 국내 기

술을 가진 IP 확보가 중요한 시점에 앞으로 꼭 필요한 연구 분야이다. [6].

리튬이온 배터리팩은 과충전, 과방전, 고온 등에 의해 수명이 급격히 줄어들거나 폭발할 수 있는 위험이 있다. 그리고 각 cell 간의 충전 정도가 다를 경우 리튬이온 배터리의 특성 때문에 수명이 급격히 줄어들게 되므로 각 cell 간에 balancing을 맞춰주는 것이 매우 중요하다. 설계된 IC는 2-4 cell로 구성된 리튬이온 배터리팩을 각 위험으로부터 보호하는 회로와 각 셀 간 전압의 balancing을 맞춰주는 회로를 내장하여 배터리의 수명을 연장하고 효율적으로 사용 가능하도록 설계하였다. 그리고 Gas gauge와 연동하여 멀티 셀로 구성된 Battery Management System에 중요한 핵심 IP로도 사용 가능하다.

실험 결과 입력 전압이나 배터리 전압에 따라 각 모드별로 충·방전하기 위한 Power MOSFET 구동이 올바르게 동작하는 것을 확인하였고, 각 셀 간 전압을 변환하는 cell voltage translation 기능 또한 설계대비 우수한 결과를 실험을 통해 확인하였다. 또한 Cell voltage balancing 기능도 문제없이 동작하는 것을 확인하였다.

향후 본 논문에서 제안한 IC를 토대로 PMIC 분야에 대한 연구를 통해 휴대용 기기뿐만 아니라 E-bike, Hybrid 자동차, 전기 자동차 분야에도 적용가능 할 것으로 예상되며, 국내 PMIC 설계의 폭을 넓힐 수 있을 것으로 기대된다.

참고문헌

[1] 황호석, 남종하, 장대경, 박민기 “리튬-이온 배터리팩의 전압안정화회로 설계” 전력전자학회논문지, (2003)

[2] Lin Hu, Meng-Lian Zhao, Xiao-Bo Wu, Jia-Na Lou, “Cell balancing management for battery pack”, Solid-State and Integrated Circuit Technology (ICSICT), 2010 10th IEEE International Conference on, p.p 339 - 341, (2010)

[3] Cadar, D.V., Petreus, D.M., Patarau, T.M., “An energy converter method for battery cell balancing”, Electronics Technology (ISSE), 2010 33rd International Spring Seminar on, p.p 290 - 293, (2010)

[4] Yao C.Hsieh, Chin, S.Moo, I S.Tsai. “Balance Changing circuit for Charge Equalization”, IEEECC-Osaka, pp.1138~1140, (2002)

[5] Two-cell, three cell, and four-cell lithium-ion or lithium-polymer battery protection AFE, Texas Instruments, (2005)

[6] 양일석, 친환경 절전형 PMIC기술 산업동향 및 향후 전망, (2010)

저 자 소 개

김 선 준 (학생회원)

2010년 : 경상대학교 전기전자공학부 학사 졸업

2011년 12월~현재 : 단국대학교 전기전자공학과 석사 과정

<주관심 분야> Analog and Power IC Design.

Power Management IC Design.

김 준 식 (비회원)

2007년 : 단국대학교 전기전자컴퓨터공학부 학사 졸업

2009년 : 단국대학교 대학원 전기전자공학과 석사 졸업

2011년 12월~현재 : 단국대학교 전기전자공학과 박사 과정

<주관심 분야> Analog and Power IC Design.

Power Management IC Design.

박 시 홍 (비회원)

1988년 : 연세대학교 전기공학부 학사 졸업

2001년 : University of Wisconsin - Madison 석사

2004년 : University of Wisconsin - Madison 박사

2011년 12월~현재 : 단국대학교 전기전자공학부 부교수.

<주관심 분야> Analog and Power IC Design.Power Management IC Design.Automotive Power IC Design.(Power Management, Motor, Solenoid, ...)

Gate Drive and Inverter Module Design.Integrated Power Electronics Module Design.