

Software Radio용 전압제어 주파수가변 CMOS 전류모드 필터

논문
60-4-30

A Voltage-controlled Frequency Tunable CMOS Current-mode Filter for Software Radio

방준호* · 유인호† · 유재영**
(Jun-Ho Bang · In-Ho Ryu · Jae-Young Yu)

Abstract - In this paper, a voltage-controlled frequency tunable current-mode integrator and a 3rd-order current-mode Chebyshev filter in 1.8V-0.18 μ m CMOS is realized for software radio applications in system-on-chips. This filter is used for reconstruction purposes between a current-steering DAC and a current-mode mixer. Power consumption of the designed filter can be reduced by using a current-mode small size integrator. And also, cutoff frequency of this filter is variable between 1.2MHz and 10.1MHz, the power consumption is 2.85mW. And the voltage bias compensated circuit is used to control the voltage variation in the designed filter.

Key Words : Current-mode integrator, Chebyshev filter, Continuous-time filter, Voltage-controlled frequency, Low-pass filter

1. 서론

최근 전자시스템의 저전압화 추세에 따라 아날로그 집적회로의 설계에 있어서 1V대의 낮은 공급전압으로 동작하는 필터 집적회로 설계에 관한 연구가 활발하게 이루어지고 있다.[1] 이러한 연구들에 따르면 기존에 필터 설계에 많이 활용되어 왔던 전압모드 방식의 설계방식보다 낮은 공급전압에서 동작이 유리한 전류모드 필터가 활용되고 있다. 전류모드 방식을 이용하여 필터를 설계할 경우, 전원 공급단 사이의 소자 중첩을 감소시킬 수 있고 전류 피드백의 사용으로 높은 임피던스 출력 노드를 제거하여 낮은 전압 신호 스윙이 가능하게 할 수 있어서 전압모드 방식에 비하여 저전압 필터 설계를 가능하게 한다. [2-4]

전류모드의 필터가 매우 유용하게 사용되는 시스템중의 하나가 그림 1과 같은 Software Radio 시스템이다[5]. Software Radio시스템의 송신측을 구성하고 있는 회로는 디지털-아날로그변환기(DAC), 저역필터(LPF), 주파수합성기(Mixer)등이다. DAC의 설계에 있어서 전류모드로 동작하는 Current steering구조를 활용하면 고정밀, 고속특성과 저저항성 부하 및 고용량성 부하의 구동능력을 갖는 DAC를 설계할 수 있다. 그러나 DAC에서 발생하는 잡음제거를 수행하는 필터가 전압모드인 경우에는 DAC와 필터 사이에 전류-전압 변환회로가 필요하게 된다. 또한 필터의 후단에 위치하고 있는 주파수 혼합기가 전류모드인 경우에도 필터와 주파수 혼합기 사이에 전압-전류 변환회로가 필요하게 된다.

그러나 전압모드 필터를 사용하는 대신 전류모드 필터를 사용하게 되면, DAC의 출력 전류를 직접 필터링할 수 있고 그 출력 전류 값을 주파수 혼합기의 입력에 전달하게 되므로 전류-전압 변환기 및 전압-전류 변환기가 불필요하게 되어 전체 칩 면적과 소비전력을 줄일 수 있게 된다. Software Radio시스템에 사용하기 위한 전류모드 필터 설계에 관하여 최근 발표된 논문[5]에서 필터를 구성하는 기본회로는 전류미러형 적분기를 사용하였고 이를 교차 연결(Cross coupled)하여 차동구조로 구성하였다. 이 논문에서 제안된 방법 중에서 중요한 내용 중의 하나는 교차 연결된 전류모드 적분기 사이에 가변 캐패시터를 구성하여 필터의 차단 주파수가 가변될 수 있도록 설계한 점이다. 이 필터는 0.12 μ m CMOS 파라미터가 사용되었으며 공급전압은 1.5V, 전력소비는 2.25mW/pole, 차단주파수는 1.28~4.18MHz의 가변특성을 갖는다.

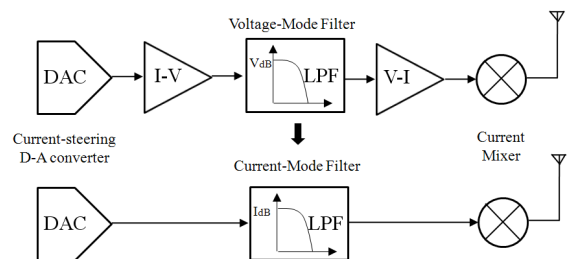


그림 1 Software Radio 시스템 송신단의 전류모드 필터
Fig. 1 The current-mode filter in Software Radio transmitter

본 논문에서는 Software Radio시스템의 송신단에 활용될 수 있는 전류모드 필터를 설계하였으며 논문[5]의 필터 특성과 비교하였다. 필터의 기본 블록인 전류모드 적분기를 전압제어 주파수 가변특성을 갖도록 설계하였고 CMOS 상보

* 정회원 : 전북대학교 IT응용시스템공학과 교수
† 교신저자, 정회원 : 전북대학교 IT응용시스템공학과 교수
E-mail : toto00@jbnu.ac.kr
** 준회원 : 전북대학교 IT응용시스템공학과 석사과정
접수일자 : 2010년 8월 20일
최종완료 : 2011년 2월 7일

형 회로로 기본 입출력단을 구성하였으며 여기에 NMOS 트랜지스터를 추가하여 바이어스가 인가되도록 설계하였다. 또한 논문[5]에서는 캐패시터 어레이를 사용하여 차단주파수 대역이 가변될 수 있도록 하는 방법을 사용하였는데, 이 경우, 스위칭 제어회로가 첨가되어야 하고 스위칭 동작시 발생하는 스위칭잡음 영향도 무시할 수 없다. 이 방법에 비하여 본 논문에서 제안한 방법은 적분기의 CMOS 상보형 구조 하단에 구성한 NMOS의 바이어스 전압을 조정함으로써 주파수 대역이 가변될 수 있도록 구성함으로써 스위칭잡음을 발생하지 않고도 더 넓은 대역의 주파수 대역이 가변될 수 있음을 보였다. 2장에서는 본 논문에서 제안된 전류모드 적분기의 설계에 대하여 논하였고 3장에서는 제안된 전류모드 적분기를 이용하여 Software Radio시스템용 전류모드 필터를 설계하였으며 4장에서 결론을 지었다.

2. 전압제어 전류모드 적분기 설계

전류모드 필터 설계시에 필터의 차수 또는 그 이상 개수 만큼의 전류모드 적분기로 구성되며 적분기의 특성이 필터의 특성을 결정하기 때문에 전류모드 적분기의 설계가 매우 중요하다. Software Radio 전류모드 필터의 경우, 차단주파수는 최소 4MHz 이상이 요구되어지기 때문에 필터를 구성하는 적분기의 주파수 특성은 필터의 차단주파수에 비하여 훨씬 높은 주파수 대역을 가져야 할 뿐만 아니라 외부 잡음 환경에 의한 주파수의 변화에 대응하기 위하여 주파수 가변 특성 갖도록 설계되어야 한다.[5]-[6]

참고논문[5]에서 설계된 Software Radio 시스템용 전류모드 필터에서 사용된 전류모드 적분기의 경우, 주파수 가변 특성을 실현하기 위하여 캐패시터 어레이를 사용하였고 차단주파수는 g_m 에 비례하고 $2C$ 에 반비례하는 관계식으로 표현되며 g_m 이 고정된 값을 가질때 캐패시터 어레이로부터 C 값을 조정함으로써 차단주파수 값을 조정할 수 있다. 그러나 이 적분기의 경우, 캐패시터 어레이의 캐패시턴스 값을 스위칭 방식으로 제어할 때 스위칭 잡음이 발생할 가능성이 크다. 특히 전류모드 필터의 주 신호가 비교적 작은 크기에 전류신호인 점을 감안하면 스위칭 제어전압에 의한 노이즈 발생으로 S/N비를 떨어뜨리는 주요한 원인이 될 수 있다. 또한 스위칭 동작을 위한 추가회로가 필요함으로써 전체 회로면적 및 소비전력도 증가될 수 있는 단점을 가지고 있다. 본 논문에서는 캐패시터어레이를 이용한 주파수 제어방법의 단점을 줄이고 전체회로면적 및 소비전력도 줄일 수 있으면서 주파수 조정범위가 확장된 특성을 갖는 전류모드 적분기를 그림 2와 같이 제안하였다. 제안된 전류모드 적분기는 전원 노이즈 영향에 강한 완전차동 구조로 설계하였으며 차동회로 한쪽은 양전류가 입력되고 음전류가 출력되며, 다른 한쪽은 음전류가 입력되고 양전류가 출력된다. 또한 이들 양쪽단의 출력은 상호교환되도록 하였다. 그림 2의 위쪽 회로는 PMOS Ma_1 와 NMOS Ma_5 로 구성된 CMOS 인버터형 구조를 사용하여 전류 입력단을 구성하였고 Ma_2 와 Ma_6 의 드레인에는 적분상수를 얻어내기 위해 커패시터를 연결하였으며 이 단자로부터 상호 교환회로를 구성하였다. 마지막 단의 Ma_3 와 Ma_6 의 드레인에서는 Ma_2 와 Ma_5 의 드레인 출력 전류와 같은 크기의 출력 전류를 발생한다. 그리고 각

단의 하단에 캐스코드로 연결되어 있는 Ma_7, Ma_8, Ma_9 는 바이어스를 공급하며 선형영역에서 동작시킴으로써 드레인-소스 전압강하를 최소화하였다. 이것은 설계된 전류모드 적분기의 V_{dd} 와 접지 단자 사이에 연결된 3개의 트랜지스터들 중에서 2개의 트랜지스터만을 포화영역으로 동작시키게 되어 $2V_{dsat}$ 만을 필요로 하게 됨으로써 저전압 동작이 가능하다.

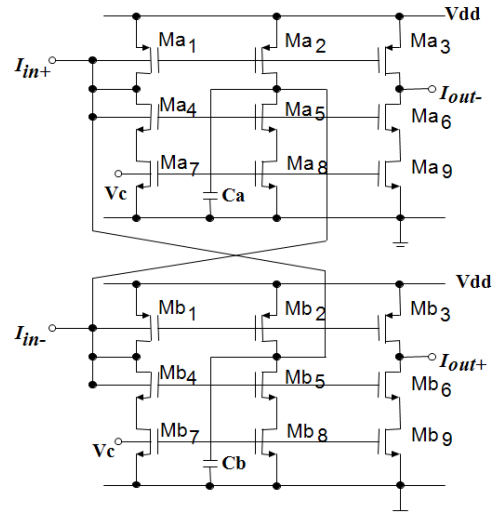


그림 2 설계된 전압제어 주파수 가변 전류모드 적분기
Fig. 2 The designed voltage-controlled frequency variable current-mode integrator

설계된 전류모드 적분기의 주파수 조정방법은 하단에 위치한 NMOS의 게이트 단자에 제어 전압(V_c)을 인가하고 이 전압 값을 조정함으로써 이루어진다. 제어전압 V_c 가 변할 때 Ma_7, Ma_8, Ma_9 의 드레인 전류가 변하게 되고 각 단의 트랜스컨덕턴스 값이 제어되어 결과적으로 필터의 차단주파수 값이 조절된다. 이 방법은 비교적 간단한 방법이지만 전류모드 적분기의 전류 값을 제어하는 방법으로 매우 유용한 방법이다. 하지만 Ma_7, Ma_8, Ma_9 이 선형영역에서 동작하여야 하므로 드레인 전류도 선형범위 이내의 값으로 제한 될 수 있어 전류의 스윙이 크지 않은 단점도 있다. 그러나 이러한 문제는 Software Radio 전류모드 필터의 차단주파수를 만족하기 위한 최적화된 전류를 얻어낼 수 있도록 Ma_7, Ma_8, Ma_9 의 W/L 값과 V_{dsat} 값을 결정할 수 있기 때문에 큰 문제가 되지 않았으며 제안한 전류모드 적분기의 시뮬레이션 결과에서 확인하였다. 설계된 전압제어 주파수 가변 전류모드 적분기의 특성을 분석하기 위한 소신호 등가회로는 그림 3과 같다. 설계된 적분기가 완전차동 구조를 이루므로 회로를 절반으로 나누어 절반회로(half circuit) 소신호 등가회로써 간략화하여 해석할 수 있다. 소신호 등가회로에서 키르히호프의 전류법칙을 이용하여 입출력 전류 관계식을 유도 및 정리하면 다음 식(1)를 얻을 수 있다.

$$\frac{i_{out}}{i_{in}} = \frac{g_{m2} + \frac{1}{r_{o2}}}{sC + g_{m1} + \frac{1}{r_{o1}}} \quad (1)$$

또한 식(1)에서 극점과 이득은 식(2)와 식(3)으로 나타낼 수 있다.

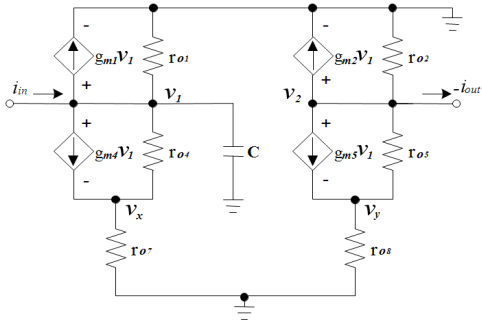


그림 3 설계된 전류모드 적분기의 소신호 등가회로
 Fig. 3 The small signal equivalent circuit of the designed current-mode integrator

$$p_1 = \frac{g_{m1} + \frac{1}{r_{o1}}}{C} \quad (2)$$

$$A_o = \frac{g_{m2} + \frac{1}{r_{o2}}}{C} \quad (3)$$

그리고, 적분기의 단위이득 주파수는 식(4)와 같이 얻을 수 있다.

$$\omega_o = A_o \cdot p_1 = \frac{(g_{m1} + \frac{1}{r_{o1}})(g_{m2} + \frac{1}{r_{o2}})}{C^2} \quad (4)$$

여기서 $g_{m1} \gg \frac{1}{r_{o1}}$, $g_{m2} \gg \frac{1}{r_{o2}}$ 이므로 식(4)는 아래 식(5)와 같이 정리된다.

$$\omega_o \approx \frac{g_{m1} \cdot g_{m2}}{C^2} \quad (5)$$

식(5)로부터 전류모드 적분기의 단위이득 주파수(ω_o) 크기가 $g_{m1} \cdot g_{m2}$ 의에 비례하고 C^2 에 반비례함을 알 수 있다. g_{m1} 과 g_{m2} 를 모두 같은 크기로 설계했을 때, 제안된 적분기의 경우 논문[5]의 적분기에 비하여 2배의 단위 이득 주파수 크기를 가진다. 이러한 결과는 제안된 적분기를 이용하여 필터를 설계할 경우, 더 넓은 범위를 가질 수 있음을 알 수 있다. g_{m1} 과 g_{m2} 를 같은 크기로 설계하면 $\omega_o(f_{unity})$ 의 크기는 V_{DSAT} 가 고정되었을 때 적분기의 드레인 전류 I_D 에 의하여 변화할 수 있음을 알 수 있으며, 드레인 전류 I_D 는 제어전압, $V_C(=V_{GS})$ 에 의하여 가변될 수 있으므로 결과적으로 ω_o 의 크기는 $V_C(=V_{GS})$ 에 의하여 가변될 수 있음을 수식적으로 확인할 수 있다. 설계된 전압제어 전류모드 적분기의 단위이득 주파수 특성을 1.8V TSMC 0.18 μ m CMOS n-well 공정 파라미터를 이용하여 Hspice 시뮬레이션 하였다.

그림 4는 설계된 적분기의 제어전압의 변화에 따른 적분기의 적분기의 AC 전류이득 및 주파수 특성 결과이며 그림 5는 소신호 입력전류에 대한 적분기 출력전류의 시간응답 특성을 조사한 결과이다. 전류모드 적분기의 제어전압(V_C)이 0.65~0.99V일 때, 전류 이득은 42.5~47.9dB로 단위이득 주파수는 6~38MHz로 얻을 수 있음을 확인하였으며, 그림 5의 결과로부터 소신호 차동전류가 입력 측에 인가될 때

그 출력전류는 90도의 위상 추이된 출력 차동전류 값을 얻을 수 있으므로 정상적인 적분기 동작특성을 확인하였다. 시뮬레이션 결과로부터 설계된 전류모드 적분기가 전압제어에 의하여 단위이득 주파수가 가변될 수 있을 보였고, 또한 이러한 특성은 이 전류모드 적분기를 이용하여 필터 설계에 활용할 경우, 필터의 차단주파수를 특정한 전압으로 제어할 수 있는 가능성을 확인하였다.

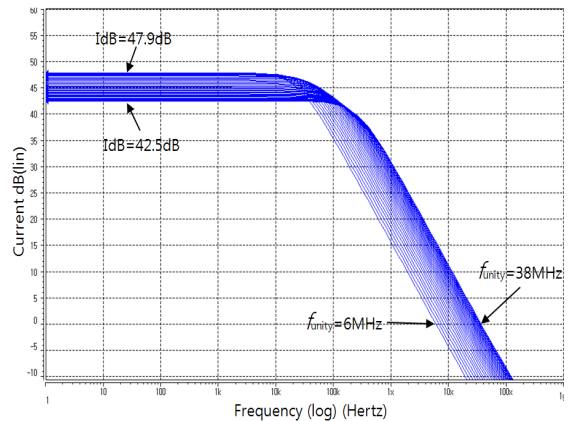


그림 4 설계된 전압제어 전류모드 적분기의 AC 전류이득 및 주파수 특성

Fig. 4 The gain and frequency response of the designed current-mode integrator

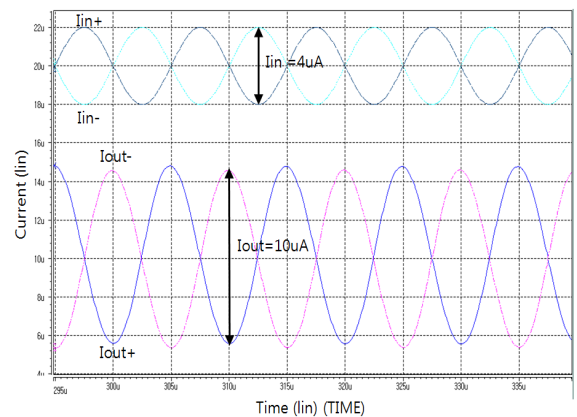


그림 5 설계된 전압제어 전류모드 적분기 시간응답 특성
 Fig. 5 The time response of the designed current-mode integrator

3. Software Radio시스템용 전압제어 주파수 가변 전류모드 필터 설계

일반적으로 필터를 IC화 하기 위한 능동필터를 구현할 때 수동필터로부터 변환 과정을 거쳐야 하는데 그 중에서 많이 활용되고 있는 방법으로는 자이레이터(Gyrator) 변환법, 바이쿼드(Biquad) 변환법과 신호흐름선도(SFG, Signal Flow Graph) 변환법 등이 있다. 이 중에서 SFG 변환법은 수동필터 회로를 신호흐름선도로 변환시킨후 신호흐름선도에서 발생하는 적분 항을 적분기로 구현하는 방법으로써 본 논문에서와 같이 전류모드 적분기를 활용하여 필터를 설계하고자

하는 방법에 적합하다[3][4][5]. 또한 SFG방법은 회로의 루프 이득이 유지되는 한 필터의 전달함수가 크게 변하지 않는 장점을 가지며, 다수의 적분기를 모두 같은 구조의 적분기로서 구성할 수 있으므로 필터의 특성을 조정하기가 용이하다. 본 논문에서도 전류모드 능동필터를 구현하는 방법으로써 SFG 변환법을 이용하였다. 우선 설계하고자 하는 Software Radio시스템용 전류모드 저역통과 능동필터의 설계명세조건을 최근 발표된 참고문헌[5]과 [6]을 참고하여 설정하였다. 필터함수는 3차 체비셰프로써 결정하였으며, 수동회로는 LC복종단 제자형회로로부터 얻도록 설정하였는데 복종단 회로를 사용할 경우 출력값은 25dB/1.5rad 이상-6dB 만큼 감소된다. 그리고 통과대역 리플은 0.5dB, 차단대역 감쇠율은 1.5rad에서 25dB이상이며, 공급전압 및 설계파라미터는 1.8V-0.18 μ m, 소비전력은 2mW/pole 이하로 설정하였다. 3차 필터를 구현하기 위해서는 3개의 적분기가 사용되어 3개의 pole을 만들어 내므로 전체소비전력은 6mW이하로 설계되어야 한다. 특히 필터의 차단주파수가 1~6MHz로 가변되도록 설정하였는데 그 이유는 논문[5]에서 캐패시터 변환 방법을 사용하여 1.28MHz에서 4.18MHz까지 변환한 결과와 본 논문에서 제시한 가변전압제어 방법을 통하여 얻어진 결과와 비교할 수 있도록 하기 위함이다. 단, 본 논문은 전류모드 필터의 특성개선을 위한 내용이므로 논문 [7] 및 [8]의 전압모드 필터의 설계사양들과는 비교하지 않았다.

위와 같이 설정한 설계명세조건에 만족하는 필터를 SFG 변환과정에 의하여 설계하였다. 전류모드 LC 복종단 제자형 수동저역필터는 그림 6과 같으며, 3차 체비셰프 원함수로부터 얻어진 수동필터의 소자 값은 표 1과 같다.[9]

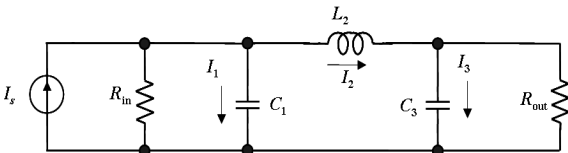


그림 6 전류모드 3차 LC 복종단 제자형 수동 저역필터
Fig. 6 The current-mode 3rd LC doubly-terminated ladder-type passive lowpass filter

표 1 3차 체비셰프 필터의 소자값
Table 1 The device value of the 3rd Chebyshev filter

Passive device	Values ($\omega_c = 1$ rad/sec)
R_{in}	1[Ω]
C_1	2.2160[F]
L_2	1.0883[H]
C_3	2.2160[F]
R_{out}	1[Ω]

그림 6의 전류모드 3차 LC 복종단 제자형 수동 저역필터에서 L과 C로 흐르는 전류들을 키르히호프의 전류 법칙을 이용하여 식으로 표현하면 식(6)~(8)로 나타낼 수 있다.

$$I_1 = \frac{1}{SC_1}(I_s - I_1 - I_2) \quad (6)$$

$$I_2 = \frac{1}{SL_2}(I_1 - I_3) \quad (7)$$

$$I_3 = \frac{1}{SC_3}(I_2 - I_3) \quad (8)$$

수식을 활용하여 신호흐름 선도를 작성하면 그림 7과 같다. 그림 7의 신호흐름선도에서 각 적분항은 전류모드 적분기에 의하여 모의되고, 각 단자에 연결되어 있는 덧셈기는 전류모드 적분기의 입력단에서 합으로 모의된다. 이와 같은 변환과정을 거쳐 최종 완성된 3차 전류모드 능동필터 블록을 그림 8에 나타내었다.

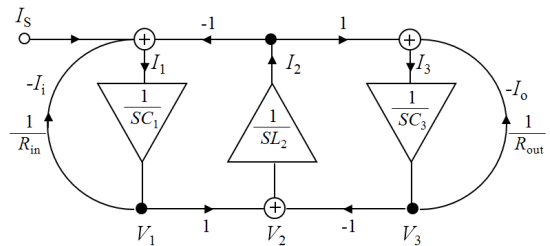


그림 7 3차 전류모드 필터의 신호흐름선도
Fig. 7 The signal flow graph of the 3rd current mode filter

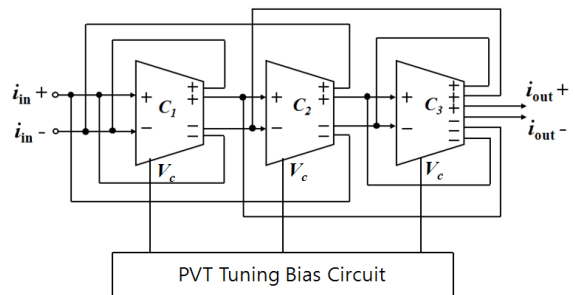


그림 8 3차 전류모드 저역통과 능동필터 블록
Fig. 8 The 3rd current-mode lowpass active filter block

그림 8과 같이 구성된 3차 전류모드 저역통과 능동필터의 적분기 블록에 2장에서 설계된 전류모드 적분기를 연결함으로써 전류모드 능동필터의 설계가 완료된다. 그림 8의 필터 블록에서 첫 번째와 두 번째 적분기의 출력이 2개쌍이고 세 번째 적분기의 출력은 3개쌍이 되는데 설계된 적분기의 출력 단을 병렬로 확장 연결하여 구성할 수 있다. 아울러 필터를 구성하는 3개의 적분기의 제어전압들은 모두 하나의 단자에 연결되고 이 연결된 제어전압(V_c)을 통하여 필터의 차단주파수를 가변 가능한 범위 내에서 원하는 값으로 변환할 수 있다. 이때 공정변수 및 온도 변화에 따른 전압의 변동을 최소화 하기 위하여 PVT Tuning 바이어스 회로를 사용한다.

본 논문에서는 PVT Tuning바이어스 회로를 구현하기 위하여 사용된 전압 보정을 위한 바이어스 회로[10]를 그림 9에 나타내었다. V_{ch1} , V_{ch2} , V_{ch3} 는 각각의 제어전압이며, V_c 는 조정 전압이다. 제어전압이 인가되면 커패시터 C_c 에 일정 전압이 충전하게 되며, 이때 기준 전류 I_{ref} 값과 입력 전류 I_{in} 값의 차이가 발생하였을 경우, 그 차이만큼 커패시터 C_c 에 충전된 초기 전압이 다시 조정 전압으로 인가된다. 먼저, Φ_1 동작에서 V_{ch1} 에 특정주파수 값을 결정하는 DC 전압신호가 인가되었을 경우, 이 전압이 C_c 에 저장되어 V_c 전

압을 유지하게 된다. 이와 동시에 M_{A1} 과 M_{A2} 에 인가된 전압에 의하여 M_1 의 드레인 전류만큼의 입력 전류(I_{in})가 발생한다. 다음 동작인 Φ_{T1} 동작에서 V_c 이 M_2 의 게이트에 인가되고 드레인 전류를 발생하는데 이는 기준 전류 I_{ref} 값이 된다. 이 때 이미 발생되어 있는 입력 전류가 기준 전류와 비교된다. 마지막으로 Φ_{T2} 동작에서 비교된 전류 값의 차이가 임의의 전압 값으로 변화되어 M_3, M_4 및 M_5, M_6 를 통하여 초기 전압 V_c 에 인가된다. 이 경우 입력 전류가 기준 전류 값보다 큰 경우는 제어 전압이 상대적으로 낮아진 상태이므로 낮아진 만큼의 전압 크기를 보충하여 주고, 반대로 입력 전류가 기준 전류 값보다 작은 경우는 제어 전압이 기준 전압보다 높아진 상태이므로 높아진 만큼의 전압을 강하시켜주므로 인하여 항상 제어 전압의 크기를 유지할 수 있도록 동작한다. 이와 같은 방법으로 또 다른 제어 전압에 따른 자동 조정 기능도 각각 Φ_2 및 Φ_3 동작에서 수행된다.

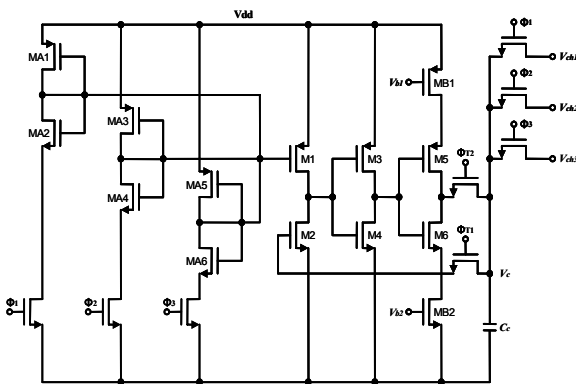


그림 9 전류비교방식을 이용한 전압 보정 바이어스 회로
 Fig. 9 The voltage compensated bias circuit using current comparing method

설계된 Software Radio시스템용 3차 전류모드 저역통과 능동필터를 1.8V TSMC 0.18 μ m CMOS 공정을 이용하여 시뮬레이션하였으며 그 결과를 그림 10에 나타내었고 표 2에 비교하여 정리하였다. 설계된 Software Radio시스템용 3차 전류모드 저역통과 능동필터의 특성이 설계명세 조건에 만족한 결과를 얻을 수 있음을 확인하였다.

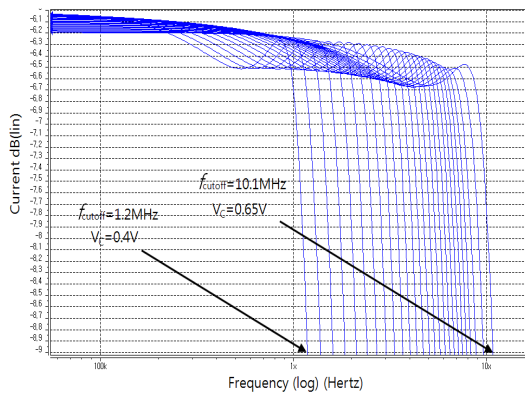


그림 10 설계된 Software Radio시스템용 3차 전류모드 저역 능동필터 주파수 특성
 Fig. 10 The frequency of the 3rd current-mode lowpass active filter for Software Radio system

그리고 설계된 필터와 논문[5]의 필터의 특성을 비교하였을 때, 설계된 필터의 차단대역의 감쇄율이 좋은 결과를 얻었으며 차단주파수의 조정범위는 설계된 필터가 1.2~10.1MHz로써 훨씬 광대역 특성 결과를 얻었다. 소비전력의 경우, 최고전류를 필요로 하는 10.1MHz의 차단주파수에서 한 개의 적분기당 0.95mW의 값을 가지며 논문[5]의 2.25mw에 비하여 좋은 결과를 얻었다.

표 2 Software Radio시스템용 3차 전류모드 저역통과 능동필터 시뮬레이션 결과

Table 2 The simulation results of the 3rd current mode lowpass active filter for Software Radio system

Specification	Simulation results	
	Reference [5]	This Paper
Filter type	3rd Butterworth	3rd Chebshev
Stopband Attenuation	15dB/1.5rad	25dB/1.5rad
Control methods	Capacitor array	Voltage control
Control range	1~4MHz	1.2~10.1MHz
Voltage-process	1.5V- 0.12 μ m	1.8V- 0.18 μ m
Power dissipation	2.25mW/pole	0.95mW/pole (@10.1MHz)

4. 결 론

본 논문에서는 제안된 전류모드 적분기를 활용하여 Software Radio 시스템용 방식에 적합한 3차의 전류모드 저역통과 능동필터를 설계하였다. 능동필터 설계를 위하여 LC복종단 제자형 수동필터를 설계하였고 신호흐름선도법에 의하여 능동필터로 변환하였다. 능동필터 구성시, 제어전압에 의한 적분기의 주파수 변환 특성이 가변되도록 하였으며 시뮬레이션 결과, 1.2~10.1MHz의 차단주파수 가변특성을 얻을 수 있었다.

3차 전류모드 저역통과 능동필터 설계의 핵심회로로써 사용된 전류모드 적분기는 1.8V의 공급전압을 사용하였고 전체회로면적과 소비전력을 최소화 할 수 있도록 설계하였다. 또한 제어전압의 조정을 통하여 주파수가 제어되도록 하였는데 제어전압의 변동을 최소화 할 수 있도록 전압보정회로를 활용하였다. 설계된 전류모드 적분기와 캐패시터 어레이 방식의 적분기와 소신호 해석을 통하여 비교한 결과, 단위이득 주파수를 증가시킬 수 있음을 확인하였고 광대역으로 조정이 가능할 수 있음을 확인하였다. 결과적으로 설계된 Software Radio시스템용 전류모드 아날로그 필터와 전류모드 적분기를 1.8V TSMC 0.18 μ m CMOS n-well 공정 파라미터를 이용하여 특성을 조사한 결과, 비교된 회로에 비하여 크기와 소비전력을 개선할 수 있는 구조임을 확인하였다.

본 논문에서 제안한 전압제어를 이용한 주파수 튜닝방법의 경우, 제어전압이 매우 일정하고 정밀하게 제어되어야 한다. 이를 위하여 본 논문에서 사용된 제어보정 회로의 특성을 보완하고 공정변화 및 온도변화 등을 포함한 외부요인들의 영향을 최소화 할 수 있는 제어전압원에 대하여 계속적으로 연구해나갈 계획이다.

참 고 문 헌

[1] Yuanying Deng, E. K. F. Lee, "Design of a 1V-250 MHz current-mode filter in conventional CMOS process". Proc. of the IEEE international Symposium on Circuits and Systems, Vol. 1, pp. 236-239, May 2001.

[2] Y. S. Hwang, J. H. Lai and M. C. Chang, "Realization of transistor-Only High-Order Current-Mode Filters", IEICE Trans. Fundamentals of Electronics, Communications and Computer Science, Vol. E88-A, No. 2, pp. 538-540, Feb 2005.

[3] A. Mazurek, and K. wawryn, "Programmable Current Mode Circuits", ICECS, pp. 553-556, Sep. 2001.

[4] N. A. Shah and S. Z. Lqbal, "Current-mode active-only universal filter", Int. J. Electron., Vol. 90, pp. 407-411, 2003.

[5] R. Kolm and H. Zimmermann, "A 3rd-order current-mode filter in 0.12 μ m CMOS", Advances in Radio Science Vol. 6, pp. 201-204, 2008.

[6] A. A. Abidi, "The Path to the Software-Defined Radio Receiver", IEEE JSSC, Vol. 42, No. 5, pp. 954-966, 2007.

[7] B. Pankiewicz, M. Wojcikowski, S. Szczepanski, and Y. Sun, "A Field Programmable Analog Array for CMOS Continuous-Time OTA-C Filter Applications", IEEE JSSC, vol. 37, no. 2, pp. 125-136, Feb. 2002.

[8] F. Behbahani, W. Tan, A. Karimi-Sanjaani, A. Roithmeier, and A. A. Abidi, "A Broad-Band Tunable CMOS Channel-Select Filter for a Low-IF Wireless Receiver", IEEE JSSC, vol. 35, no. 4, pp. 476-489, Apr. 2000.

[9] 방준호외 1인, "전압제어 주파수가변 적분기 및 3차 체비세프 CMOS 전류모드 필터 설계", 산학기술학회논문지 11권 10호 pp.3905-3910 10월 2010.

[10] 방준호외 3인, "채널선택용 필터를 위한 전압안정화 회로설계", 산학기술학회논문지 9권 5호 pp.1172-1177 10월 2008.

저 자 소 개



방 준 호 (方 駿 鎬)

1966년 9월 28일생. 1989년 전북대학교 전기공학과 졸업. 1991년 동대학원 전기공학과 졸업(석사). 1996년 동대학원 전기공학과 졸업(박사). 1997년 LG반도체 기술연구소 선임연구원. 1998년~현재 전북대학교 IT응용시스템공학과 교수
 Tel : 063-270-4543
 Fax : 063-270-4541
 E-mail : jhbang@jbnu.ac.kr



유 인 호 (柳 仁 浩)

1984년 원광대학교 전기공학과 졸업, 1986년 건국대학원 전기공학과 졸업(석사). 1999년 원광대학원 전기공학과 졸업(박사). 1993년~현재 전북대학교 IT응용시스템공학과 교수
 Tel : 063-270-4775
 Fax : 063-270-4541
 E-mail : toto00@jbnu.ac.kr



유 재 영 (柳 在 詠)

2009년 군산대학교 전기전자제어공학과 졸업. 2010년 ~ 현재 전북대학교 IT응용시스템공학과 재학(석사)
 Tel : 063-270-4773
 Fax : 063-270-4541
 E-mail : jaeyoung1-@jbnu.ac.kr