技術論文

# DubaiSAT-1 위성용 S-band 수신기의 RF 블록 설계

박인용\*, 민승현\*, 김병진\*

## Design of DubaiSAT-1 S-band Receiver RF block

In-Yong Park\*, Seung-Hyun Min\* and Byung-Jin Kim\*

## ABSTRACT

A FSK receiver RF block has been developed for Dubaisat-1 Low Earth Orbit satellite. The receiver has Doppler tracking function which compensate frequency shift on uplink channel for commanding the satellite. It consist of LNA, downconverter and IF module. The IF module has Doppler tracking circuitry which sweep and lock on to input signal. It satisfies the requirement of the Dubaisat-1 in mass, power consumption, tracking speed and BER performance.

#### 초 록

Dubaisat-1 저궤도 위성을 위한 FSK 수신기 RF 블록이 개발되었다. 수신기는 위성 명 령을 위한 상향링크 채널에 주파수 편이 보상을 위한 도플러 추적 기능을 가지고 있다. 수신기는 LNA, 주파수 하향기 그리고 중간주파수 모듈로 구성되어 있다. 중간주파수 모 듈은 입력신호에 대한 추종 및 고정을 위한 도플러 추적회로를 가지고 있다. 수신기는 무 게, 전력소모, 추적속도 및 BER 등의 Dubaisat-1 요구사항을 만족한다.

**Key Words**: Low Earth Orbit(저궤도), Doppler tracking(도플러 추적), Frequency shift (주파수 편이), LNA(저잡음 증폭기)

## I.서 론

본 논문에서는 저궤도에서 운영되는 두 개의 모듈로 구성된 DubaiSAT-1 위성의 S-band 수신 기(이하 SRX로 표기)를 설명하였다. 위성 탑재 수신기는 지상 MCS(Main Control Station)로부 터 명령을 수신한다. 위성의 빠른 궤도 운동에 기인한 도플러 주파수 편이를 보상하기 위해 도 플러 주파수 추적(Doppler frequency tracking)기 능이 장착되어야 한다. 첫 번째 모듈은 LNA와 band pass filter, mixer, PLL local oscillator를 포함한 down-converter로 구성되어 있다. 두 번 째 모듈은 down-converter 로부터 파생한 IF 모 듈로 구성되어 있다. IF 모듈은 Low Pass Filter, Crystal Band Pass Filter, FM 수신 IC와 관련 회로 및 Doppler Tracking 회로로 구성되어 있 다. 운용 시 신뢰성을 확보하기 위해 두 개의 수 신기를 포함하고 있다.

수신기는 Data 통신을 하기 위해 Demodulator를 통해서 OBC(Onboard Computer)와 TCM(Telemetry Control Module)과 연결되어 있다. 그림 1은 Demodulaotor 이전까지의 SRX의 Block diagram 을 보여주고 있다.

첫째단의 Local Oscillator로 사용되는 1.6GHz VCO는 RF 신호를 IF로 down-converting 한다. 둘째단의 UHF 대역의 VCO와 sweep 제어 회로 는 MCS로 부터의 신호를 감지하기 위해 도플러 주파수 편이 범위로 sweep 하게 된다. 만약

<sup>★ 2010</sup>년 10월 7일 접수 ~ 2011년 1월 19일 심사완료
\* 정회원, (주)쎄트렉아이 교신저자, E-mail : iypark@satreci.com 대전시 유성구 전민동 461-26

입력 IF 신호와 국부 발진된 신호가 정해진 주파 수 범위 안에 들게 되면 둘째단 VCO는 sweep 기능을 멈추게 되고 PLL을 이용한 추적기능 모 기능은 frequency 드로 동작한다. 전자의 acquisition, 후자의 기능은 frequency tracking기 능이다.

## 표 1. DubaiSAT-1 S-band 수신기의 임무 규격

	Uplink commanding
fraguanay	frequency shall be in
Irequency	S-bnad, $\sim$ 2033MHz
	TT&C uplink shall support
data rata	1200bps AFSK and
dala rale	9600bps FSK
S-band BER	The BER shall be better
	than 10 <sup>-5</sup> for uplink
S-band Link	S-band TT&C link margin
S-banu Link Morain	shall be over 5dB for 5°
Margin	of elevation angle
	Doppler tracking capability
Doppler Tracking	shall be implemented at
	the S-band receivers.

## 표 2. 제작된 수신기의 제원

Receiving Frequency	2032.5 to 2033MHz
Tracking range	±50KHz(min)
Tracking Speed	>102Hz/sec(min)
Power Consumption	300mA@5V
Sensitivity	12dB@-105dBm
	SINAD(min)
Modulation Linearity	20Hz ~ 5KHz @-3dB
Number of Module	2
Weight	<1.2Kg
Dimension	140×206×40 mm <sup>3</sup>
Interface	TTL, Audio(>0.5Vp-p)
Data rata	1200bps AFSK or
	9600bps FSK



그림 1. Block diagram of Receiver



그림 2. frequency acquisition & tracking

## Ⅱ. 본 론

## 2.1 LNA(Low noise Amplifier)

RF 신호는 윌킨스 분배기를 통해 두 개의 LNA로 인가된다. 고신뢰성을 만족하고자 MMIC인 MAAM23000-A1 소자를 사용하였 고, 제품의 소형화 및 경량화를 위해서 PCB 상에 LNA를 실장하는 방법을 사용하였다. PCB는 유전율 3.2 두께 0.8mm의 유전체 기판 을 사용하였고, 듀플렉서와의 연결은 SMA 커 넥터를 이용하여 체결하도록 설계 및 제작 되 었다.

표 3. LNA 제원

Gain	>19dB
Noise Figure	<4.5dB
Input VSWR	< 1.7:1
Output VSWR	< 1.5:1
Bandwidth	1.9 to 2.1GHz



그림 3. 제작된 LNA의 전면과 후면



그림 4. 제작된 Bias 보드의 전면과 후면

## 2.2 Bias

LNA에 사용된 MMIC는 GaAs계열의 FET 소 자이고 공핍형 모드로 동작하기 때문에 소자의 파괴를 막기 위해서는 게이트 전원이 먼저 인가 되고 후에 드레인 전원이 인가되어야 한다. 이러 한 순서 제어는 다이오드와 커패시터를 이용한 지연회로로 구성되어 진다. 또한 +5V의 단일전 원으로 -5V의 음전원을 생성해야 하기 때문에 쉬미트 트리거와 배압회로를 이용한 DC-DC 컨 버터 회로 및 전원 레귤레이터가 적용 되었다.

#### 2.3 1st & 2nd Mixer

2GHz 대역의 입력 RF 신호를 10.7MHz 까지 down-converting 하는 부분이다. 이 부분에서 여 러 가지 spurious 신호와 image frequency가 충 분히 억제되어야만 한다. down-converting을 위 해 Double Balanced Mixer가 사용되었다. image frequency를 제거하기 위해 각 채널별로 첫째단 의 국부발진기의 주파수를 틀리게 하였고, 다른 중심주파수를 갖는 SAW filter를 사용하였다. 첫째단의 PLL IC는 위성의 전원이 켜지면 별도 의 명령 없이도 바로 주파수를 세팅할 수 있도록 Parallel input 형태의 IC를 사용하였다. MC145152는 우주환경 특성상 ESD 및 Latch-up 특성이 개선된 IC이다.

2nd Mixer 단의 국부발진기는 VCSO(Voltage Control Sweep Oscillator)를 사용하였다. IF단에 있는 Sweep control logic의 명령에 따라 주파수 를 변경함으로써 도플러 주파수 편이를 실시간으 로 추종할 수 있도록 한다.



그림 5. 제작된 1st & 2nd Mixer

표 4. ISL 국구필인기 세권
-------------------

Center Frequency	1600MHz
Control Voltage	0.5 to 4.5V
Frequency Range	1544 to 1652MHz
power level	3dBm
Phase Noise	-104dBc/Hz@10KHz
	offset

표 5. 2nd VCSO의 제원 Frequency 446 and 458MHz

Center Frequency	446 and 458MHz
Control Voltage	0.5 to 4.5V
Frequency Range	±75KHz
power level	10dBm
Phase Noise	–96dBc/Hz@10KHz
	offset
Tracking speed	3KHz/sec(min)

온도에 따른 주파수편이 보상을 위해 VCSO의 주파수 가변범위는 실제 운용 궤도에서 발생하는 주파수편이의 3배를 가지도록 설계 하였다. VCSO의 주파수 가변은 Course tune과 Fine tune의 두 개의 가변 전압으로 이루어진다. 그림 2에서 보는 것처럼 SAW resonator를 사용하여 설계된 VCSO는 Course tune의 경우 8bit DAC 를 사용하여 200kHz 주파수 tracking 범위 내에 서 1차적인 scan기능을 하게 되고, 주파수 detect 시 Course tune의 값은 고정이 된다. sweep의 해상도는 DAC의 성능에 의해 좌우된다. 이후 PLL IC가 Fine tune을 통해 10M30C 크리스털 필터 대역폭인 ±15kHz 주파수 범위를 추종하여 고정하게 된다. PLL은 14개의 병렬 입력을 갖는 MC145152를 사용하였다. 그래서 사용위성의 전 원이 리셋 되거나 운용중 주파수를 놓치게 되더 라도 별도의 주파수 설정 명령없이 곧바로 주파 수를 추종하게 설계되어졌다.

#### 2.4 IF section

IF 단은 수신기 전체 gain의 80%이상을 차지 한다. 전체 수신기 시스템의 감도를 결정하는 부 분이기 때문에 신중히 설계되어져야 한다. IF의 입력단에는 Band Pass Filter가 사용되었다. BPF 의 중심 주파수는 10.7MHz이고 대역폭은 ±15KHz이다. 미약한 입력신호를 FM IC의 입력 레벨에 맞추기 위해 35dB의 이득을 갖는 증폭기 를 설치하였다.

#### 표 6. IF단 증폭기 제원

Frequency	10-300MHz
Small Signal Gain(min)	35.5dB
Gain Flatness(max)	±0.3dB
Reverse Isolation	43dB
Noise Figure(max)	2.5dB
P1dB comp(min)	-1.5dBm
IP3	+9dBm
Second Order Harmonic IP	+18dBm
VSWR Input/Output(max)	1.3:1

#### 표 7. FM 수신 IC 제원

Noise Figure	6.2dB
IP3	-9dBm
Conversion power gain	17dB
IF amp gain	44dB
Limiter gain	58dB
AM rejection	45dB
Audio level	120mV
SINAD sensitivity	17dB
Total harmonic distortion	-50dB
SNR	62dB
RSSI range	90dB



#### 그림 6. 제작된 IF section

FM 수신 IC는 SA607을 사용하였고, mixer 및 발진기, 두 개의 내부 중간 주파수 증폭기, quadrature detector, audio 및 RSSI(Received Signal Strength Indicator) 증폭기, 전압 regulator 등으로 구성되어 있다.

IF 단에는 Doppler tracking을 위한 회로가 설치되어 있다. 위성에 전원이 들어오면 frequency acquisition 회로는 free running을 하 게 된다. 주파수가 detect 되었을 때, FM IC의 RSSI 가 TTL 레벨의 high 신호를 내보내고 되 고, 이 신호는 free running을 멈추게 한 후, PLL IC를 이용한 frequency tracking 기능을 활 성화 시킨다. PLL과 회로상의 Loop filter는 이 러한 주파수의 차이를 전압으로 변환해서 2nd 단에 있는 VCSO의 Fine tune 단자를 통해 인 가함으로써 출력주파수를 제어한다. 이러한 방 법으로 실시간으로 Doppler tracking이 이루어 지게 된다.

### 2.5 SINAD, BER 측정

SINAD 와 BER의 측정은 아래 그림과 같은 셋업을 통해서 측정되었다. RF signal generator 는 R4262를 사용하였고, audio analyzer는 HP8903B를 사용하였다.



그림 7. SINAD, BER 측정 셋업



그림 8. BER with Eb/No

그림 7은 통신방식에 따라 Eb/No에 따른 BER값을 나타내고 있다. FSK 통신방식에서 10<sup>6</sup> 의 BER을 만족시키기 위해서는 Eb/No가 약 14dB 이상이어야 한다.

실제 측정된 SINAD의 측정결과는 아래와 같 다.

이와 같은 측정을 토대로 실제 BER의 측정은 컴퓨터에 BER 측정프로그램을 설치하여서 임의 로 생성된 백만bit 데이터를 루프백하여 몇 개의 bit가 fail이 나는지 count 하는 방법을 사용하였 다. 그림 6의 RF signal generator의 외부입력단 자에 컴퓨터의 출력을 연결 시켜 데이터를 uplink하고 그 데이터는 수신기와 modem을 걸 쳐서 다시 컴퓨터로 입력되는 방식이다. 10번의

표 8. 측정된 SINAD

설계목표	측정결과
14dB @ -105dBm	15dB@ -105dBm

반복 테스트를 통해 측정된 BER은 1×10<sup>6</sup>미만이 었다.

## 2.6 전체조립

LNA, Bias, 1st & 2nd mixer, IF 단으로 구성 된 SRX는 최종 조립을 거쳐 모듈 형태로 완성되 게 된다.

외부와의 interface는 25pin D-sub connector를 통해서 이루어지고, RF 신호는 SMA 케이블을 통해 duplexer와 연결된다. 제작 전 과정은 IPC-A-610D(Institute for Interconnecting and Packaging Electronic Circuits) 규정에 따라 제작 되었다.



그림 9. 최종 조립된 SRX

## Ⅲ. 결 론

2009년 7월에 발사된 DubaiSAT-1에 탑재된 S-band 수신기의 RF 블록 제작에 관하여 설명하 였다. Doppler tracking 기능을 갖추고, 두 개의 채널로 이루어져 있다. 측정된 BER은 1×10<sup>6</sup>미만 이고, SINAD는 14dB@-105dBm 이상이다. 현재 까지 원할한 동작을 하고 있다.

#### 참고문헌

1) G.Maral and M.Bousque, "Satellite Communications systems", JOHN WILEY & SONS, 1986, pp. 276~281.

2) William . W. Wu, " Element of Digital Satellite Communication", computer science press, 1984, pp. 10~34.

3) W. L. Pritchard, " Satellite Communications - An overview of the problem and programs", IEEE Press, 1977.

4) Walter L. Morgan and Gary D. Gordon, " Communications Satellite Handbook", JOHN WILEY & SONS, 1989, pp. 124~395.

5) Bernard Sklar, " Digital Communications ", Prentice Hall, 2001, pp. 247~253.