

LED용 사파이어 기판의 고효율 패턴 설계

강호주 · 송희영 · 정명영[†]

부산대학교 인지메카트로닉스공학과

Design of Structure for High-Efficiency LEDs on Patterned Sapphire Substrate

Ho-Ju Kang, Hui-Young Song and Myung-Yung Jeong[†]

Department of Cogno-Mechatronics Engineering, Pusan National University, Geumjeong-gu, Busan 609-735, Korea

(2011년 3월 25일 접수: 2011년 10월 6일 수정: 2011년 12월 19일 게재확정)

초 록: GaN 기반의 LED에서 광 추출 효율을 정량적으로 분석하였다. Ray-Tracing 기반의 시뮬레이션을 이용하여 사파이어 기판에 형성된 패턴의 형태, 크기, 깊이, 간격들을 분석하여 최적의 패턴 요소들을 도출하였다. 시뮬레이션의 결과로 최적의 패턴 형태는 반구 형태에서 높은 광 추출 효율을 보였다. 일반적인 패턴이 없는 사파이어 기판을 사용한 LED의 광 추출 효율보다 반구 형태의 패턴을 가진 사파이어 기판에서 약 40% 향상된 광 추출 효율을 보였다.

Abstract: The light extraction efficiency in GaN based LED was analyzed qualitatively. The extraction efficiency was simulated with patterned shape, depth, size and spacing by using ray-tracing simulation. In simulation result, patterned shape and depth for the optimized extraction efficiency in PSS LED were in indented Hemi-sphere solid. Through the optimal patterning of the various factors, about 40% enhancement in extraction efficiency was obtained.

Keywords: Patterned sapphire substrate, LED, Extraction efficiency,

1. 서 론

조명산업의 발전과 함께 LED 시장규모는 급속히 증가하고 있다. 이러한 가장 큰 이유는 현재의 광원보다 에너지 절감 효과가 뛰어나고 수명이 우수하기 때문이다. 최근 질화물계 반도체를 기반으로 한 청색 및 백색 LED가 상용화 되면서 본격적인 LED 응용시대가 도래 하게 되었다. LED는 반도체의 빠른 처리속도와 낮은 전력소모 등 장점을 가지고 있고 녹색 성장의 국가 전략 제품으로 꼽히고 있다. 90년대 중반 이후, 질화갈륨(GaN) 청색 LED가 개발되면서 LED를 이용한 충전연색 display가 가능하게 되었으며, LED는 우리 생활 곳곳에 자리 잡기 시작했다. 고휘도 LED시장은 그 속도를 가늠하기 힘들 정도로 매년 급속하게 팽창하고 있으며, 이와 관련하여 칩의 대형화, 발광효율개선, 방열 패키지 기술의 개선을 위한 노력이 활발히 이루어지고 있다. 하지만 현재의 조명용 LED를 사용시에 가장 큰 문제는 LED의 가격이 기존 조명 대비 20배 이상 비싸 가정 및 사무실용으로는 사용되는데 경제적인 부담이 있다는 것이다. 저비용의 고휘도 LED를 구현하여 조명용 LED를 개발 하기 위해서는 광 효율 개선 및 그 방열 시스템 연구 개발에 주력해야 한다.¹⁾

일반적으로 LED소자는 전기적 에너지를 광 에너지로 변환해 주는 정도를 성능으로 나타내며 이는 크게 외부 양자 효율과 내부 양자 효율, 광 추출 효율의 3가지 요소들에 의해 정의 된다.²⁾

이러한 LED의 효율을 높이기 위해 많은 연구가 진행되어 왔으며 그 중에서 PSS(Patterned Sapphire Substrate)는 광 추출 효율 증대뿐 아니라, 사파이어 기판 위에 에피층 성장 시 결함 감소 현상에 의한 내부 양자 효율의 증대 효과도 얻을 수 있다는 연구결과가 나와있다. 하지만 이러한 연구들은 대부분 실험에 기초하여 일반 LED와 비교하여 효율 향상을 보이고 있으며 정량적인 결과 도출은 미흡한 상태이며 패터닝된 사파이어 기판(Patterned sapphire substrate)의 설계된 패턴에 따른 효율 향상 효과를 정량적으로 알기 위해서는 LED의 많은 공정을 거쳐야 하는 어려움이 있다. 저비용의 고휘도 LED 개발을 위해서 PSS를 사용한 LED에서 예상되는 광 추출효율 향상 정도를 정량적으로 분석 및 연구가 대두되고 있다.¹⁻³⁾

본 연구에서는 Monte Carlo Method에 기초한 Ray-tracing 방법이 적용된 Light Tools 7.0 시뮬레이션 프로그램을 이용하여 LED 효율 향상을 위해 Patterned Sapphire Substrate(PSS) 광 추출 효율을 정량적으로 평가하고 고효율 LED를 위한 사파이어 기판의 패턴을 설계하였다. 이

[†]Corresponding author
E-mail: myjeong@pusan.ac.kr

를 위해 PSS에서 패턴의 모양과 깊이, 크기 및 주기 등이 광 추출 효율에 미치는 영향과 광 추출 효율 향상을 위한 패턴 구조에 따른 효율 상승 정도를 알아보았다.

2. 시뮬레이션 조건

2.1 LED 구조 모델링

본 연구를 위해 일반적인 LED칩의 구조인 직육면체 형태를 Fig. 1에서와 같이 모델링 하였다. Fig. 1에서 LED 칩의 크기는 전체 가로350 μm , 세로 350 μm 의 면적과 약 85 μm 의 두께를 갖는 GaN기반의 LED를 모델링 하였다. 각 층의 구조물들의 경우 사파이어 기판의 두께는 80 μm 이다. 사파이어 기판 위에 n-GaN층이 4 μm 의 두께를 갖고 그 위에 발광층인 다중 양자 우물(Multi Quantum Well:MQW)층이 존재하고 100 nm의 두께를 갖는다. p-GaN층이 상층부에 1 μm 두께로 설정하였다. LED의 최상부에 투명전극인 ITO층을 300 nm의 두께의 형상으로 구조를 모델링 하였다. LED소자의 하부인 바닥면은 PCB에 의해서 빛이 통과하지 못하는 구조이기에 시뮬레이션에서 구조를 단순화하여 LED소자의 하부를 반사판으로 설정하였다. LED를 구성하는 성분들의 광학적 특성을 고려하여 각각의 재료에 해당하는 광학적 특성으로 Table 1에서와 같이 굴절률의 경우 사파이어는 1.71, 공기는 1, GaN의 경우 p-GaN층은 2.43와 n-GaN층은 2.61으로 설정하였으며, MQW층의 경우 여러층의 합으로 2.61로 설정을 하였다. LED에 사용되는 봉지재의 경우 epoxy가 일반적으로 사용되고 있기에 LED chip을 둘러싼 주변물질로

Table 1. Optical property of etch layer in LED

Layer	Refractive index	Optical absorption(mm)
Sapphire	1.71	0
GaN	2.39	8
n-GaN	2.61	8
MQW	2.61	8
p-GaN	2.43	8
ITO	1.9	0
Epoxy	1.41	0

서 epoxy를 설정하여 굴절률 1.41의 값을 주었다. 이것은 LED 소자에서 빛이 방출 될 경우, 소자와 공기(air)의 경우 굴절률이 1이기 때문에, 이 경우 빛이 빠져 나올 수 있는 임계각은 약 23도가 된다. 즉 23도의 임계각 안에 들어 오는 빛만이 밖으로 방출 될 수 있다. 정확한 시뮬레이션 수행을 위해서 봉지재에 둘러 싸여있는 LED 소자의 환경을 고려하여 주변물질을 에폭시(epoxy)로 설정하였다. 매질의 광학적 특성으로 흡수를 고려하여야 한다. 흡수율은 매질에 따라 다르며 흡수계수(absorption coefficient)는 Table 1에서와 같이 실험적으로 알려진 값들을 적용하였다.^{4,6)}

시뮬레이션을 수행하기 위해서 구조를 설계한 이후에 광원과 검출기가 설정되어야 한다. 광원으로는 발광층인 MQW층 자체를 부피광원으로 설정하고 1억 개의 샘플 광선들이 MQW 내부의 임의의 지점에서 전 방향으로 랜덤하게 방광하도록 설정하였다. 검출기의 검출 방법으로는 원거리장 복사 계측 파워(W/ster)를 측정하는 검출기를 설치하여 안쪽에서 검출기에 도달하는 광선만을 검출하여 해당 LED의 광 추출 효율로 측정을 하였다.

2.2 패턴의 구조 모델링

사파이어 기판의 상부 층에 패턴을 형성할 때 그 형상에 따른 광 추출 효율의 변화를 관찰하고자 PSS에서 사용되는 패턴의 형태를 Fig. 2에서와 같이 반구(Hemi-sphere), 원뿔(Cone), 잘린 원뿔(Truncated-cone), 피라미드(Pyramid), 잘린 피라미드(Truncated-pyramid), 사각기둥(Square pillar) 그리고 원기둥(Cylinder) 형상의 7가지 구조물을 설계하였다. 보통 사파이어 기판의 에칭(Etching) 방법에 따라 음각과 양각의 형태가 가능하기에 해당 구조물들을 각각 음각과 양각의 형태를 설계하였다.^{7,8)}

각각의 패턴 형상에서 변화값으로 높이 (Height) 또는 깊이 (Depth), 직경(Diameter), 패턴 사이의 간격(Spacing)들을 변화시켜 이에 따르는 광 추출 효율의 변화를 관찰하였으며, 특히 높은 변화값의 설정하기 위해서 음각 형태의 패턴을 형성하여 시뮬레이션을 수행하였으며 양각 형태의 패턴의 경우 실제 사파이어 기판 위에 형성되는 GaN층을 넘어서서 형성 될 수 없기 때문에 제외를 하였다.

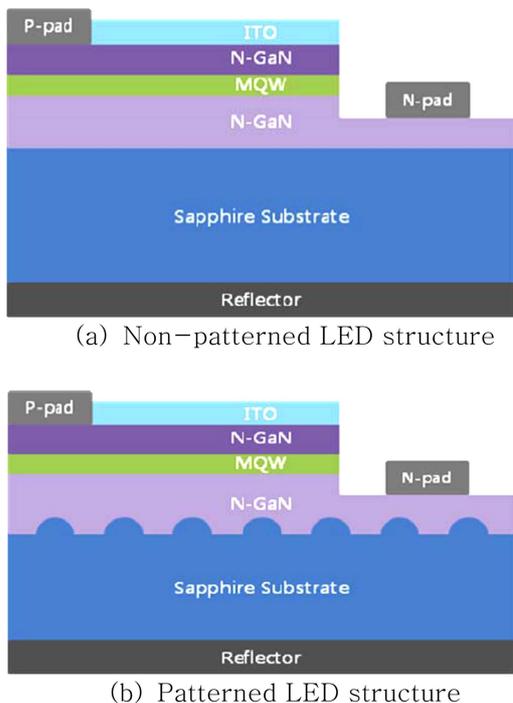


Fig. 1. The modeling of LED structures.

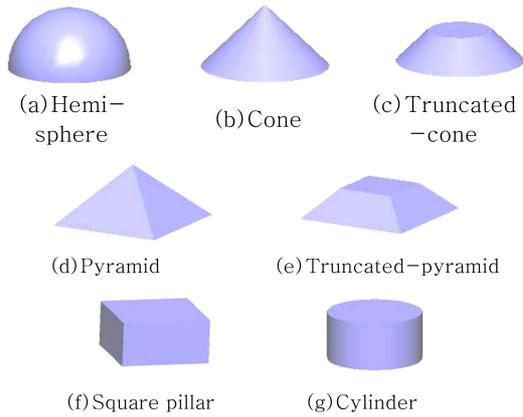


Fig. 2. The modeling of pattern on sapphire substrate.

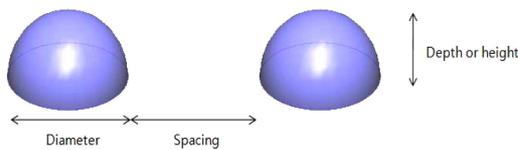


Fig. 3. Hemispherical patterns and their specific sizes.

3. 시뮬레이션 결과 및 고찰

3.1 패턴의 형태(Shape)

사파이어 기판 상부 층에 패턴을 형성할 때 그 형상에 따른 광 추출 효율의 변화를 관찰해 보았다. 패턴 형태는 Fig. 2에서와 같이 반구, 원뿔, 잘린 원뿔, 원 기둥, 피라미드, 잘린 피라미드, 사각 기둥 형태의 7가지에 대하여 각각 양각과 음각의 2가지 형태를 비교하였다. 시뮬레이션에 사용한 PSS패턴의 크기는 지름이 3 μm 주기가 6 μm, 높이 또는 깊이가 3 μm인 균일한 특성 값을 사용하여 평가하였다. Fig 4. 는 사파이어 기판 상부에 생성된 패턴의 모양에 따른 광 추출 효율을 비교하여 나타낸 것이다. Fig. 4와같이 원뿔 구조의 양각(Bump)형태가 가장 큰 광 추출 효율 약36.5%를 보였으며, 반구 형태의 경우 약 35.4% 정도로 높은 광 추출 효율을 나타내고 있다. 그러나 원뿔 형태는 공정상에서 구현의 어려움이 있기에 공정을 감안하면 잘

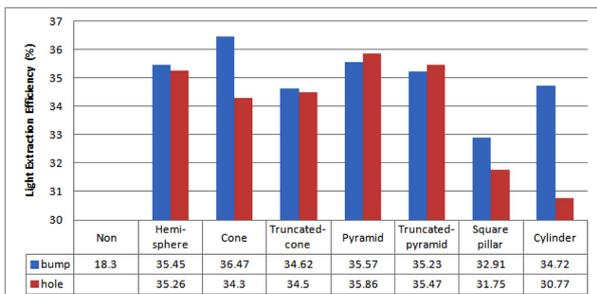


Fig. 4. Extraction efficiency according to the shape of Pattern.

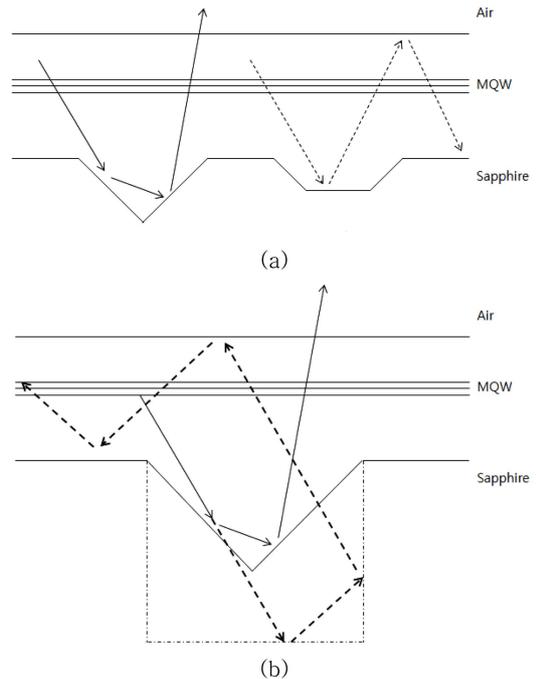


Fig. 5. (a) and (b) The comparison of the extraction efficiency with LED structures.

린 원뿔이나 원기둥 모양의 양각구조가 효율이 높으면서 공정에서 실현 가능성이 더 높다고 할 수 있다.

반구 형태의 패턴은 입사되는 모든 빛이 면에 수직이기 때문에 직관적으로 가장 높은 효율을 보일 것이라 판단되지만 3D 입체 구조에서 셀 수 없을 정도로 반사될 경우 시뮬레이션을 통하여 추출되어지는 광선은 결국 LED 내부에서 반사 횟수를 최소화 하여 흡수층을 거치는 확률을 줄이는 것과 패턴에 의해 변화된 반사각이 GaN와 epoxy사이의 임계각 안에 들어가는 확률로 결정되기 때문에 패턴의 모양에 따른 차이들이 발생하고 이로 인해 원뿔 구조물이 가장 높은 광 추출 효율을 보였다. 원뿔 패턴과 원기둥 패턴에서 음각과 양각의 차이가 다소 높게 나타난다. 이것은 음각과 양각의 형태에 따른 차이로 판단되며 경면에 부딪히는 광선의 수가 음각이 되면서 줄어들기 때문인 것으로 판단된다. 음각의 구조가 되면서 패턴의 직경이 빛이 들어올 수 있는 개구(aperture)의 역할이 하기 때문에 동일 직경에 대비해서 면적이 가장 작은 원형 구조물의 음각형태에서 낮은 효율을 보이는 것으로 판단되며, Fig. 5에서 보여지듯이 사각기둥의 경우 수직인 면을 가지고 있기 때문에 수직인 면에 부딪히는 광자들은 패턴이 없는 일반 바닥면에 부딪힌 것과 동일한 경로를 가지므로 상대적으로 낮은 효율을 보이는 것으로 판단된다.

이후 시뮬레이션에서는 음각의 패턴을 가지고 깊이의 조건에 따른 광 추출 효율의 차이를 알기 위해서 시뮬레이션을 수행 하였다.

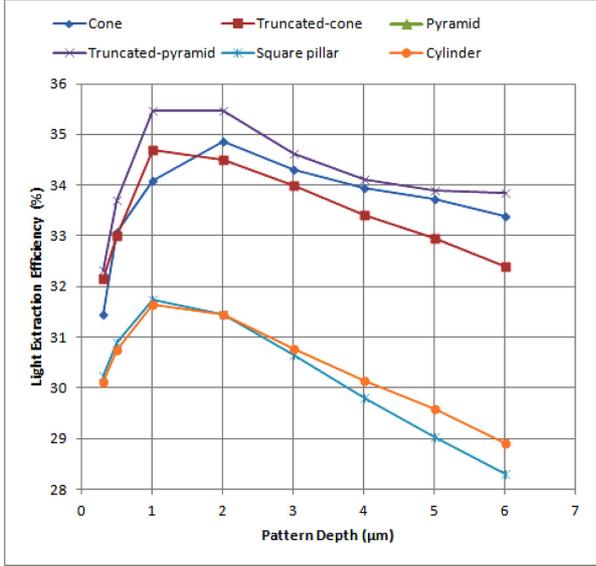


Fig. 6. Extraction efficiency according to the depth of Pattern.

3.2 패턴의 깊이(Depth)

패턴의 깊이에 따른 광 추출 효율차이를 보기 위해서 패턴의 직경 또는 크기를 3 μm로 고정하고 주기를 패턴의 크기와 비례하여 1:1로 고정하여 깊이를 0.3 μm에서 6 μm 까지 증가시켜가며 결과를 보았다. 깊이가 증가 할수록 난 반사의 효과가 커질 것으로 예상되나 흡수가 고려된 시뮬레이션에서 반사 횟수의 증가는 오히려 흡수되는 양이 증가 됨을 고려해야 한다. 즉 사파이어층에서 전반사 되는 빛을 패턴을 통해 효과적으로 뽑아 내고 탈출한 빛을 다시 Sapphire층으로 보내지 않아야 하는 것이다.

Fig. 6을 보면 깊이가 2 μm 정도 까지 증가할 경우 광 추출 효율은 증가하였다. 반면 깊이가 2 μm이상 증가 할 경우 오히려 효율이 떨어지는 현상을 보였다. 이것은 일정 패턴의 크기에서 패턴 깊이의 증가는 광선의 전반사를 줄임과 동시에 입사하는 빛에 대한 특정각의 투과 및 난반사 효과가 커지는 효과가 있지만 그 깊이는 패턴 모양과 각도 등에 영향을 받는 것을 의미한다. 광선이 패턴 내부로 진입하여 옆면에 반사되어 상부로 향하는 빛의 각도가 임계각 이상일 경우가 커서 증가되다가 일정 깊이 이상에서의 빛은 다시 갇혀버려 흡수되기 때문으로 생각된다. 이를 통해 깊이와 직경이 비율이 약 3:1에서 3:2의 비율에서 높다는 것을 알 수 있다.

3.3 패턴의 크기(Diameter, Size)

패턴의 직경과 깊이의 비율은 높은 효율을 보이는 3:1로 고정하고 패턴의 직경과 주기를 패턴의 직경이 충분히 큰 값을 가질 수 있으면서 패턴 크기에 따른 효율을 보기 위해서 1:2로 고정하였다. 직경을 0.6 μm에서 10 μm 까지 증가시켰을 때, Fig. 7과 같이 패턴의 크기가 감소할

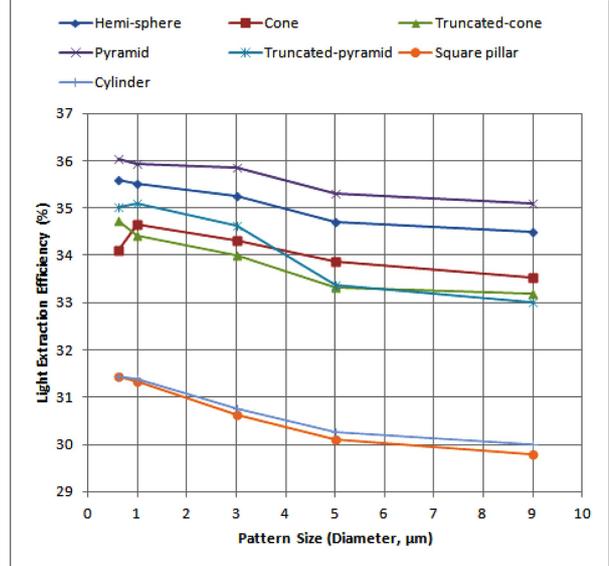


Fig. 7. Extraction efficiency according to the size of Pattern.

수록 광 추출효율은 높아지는 것을 확인할 수 있었다. 이것은 단위면적당 패턴의 수가 많을수록 광 추출 효율은 높아지는 것을 확인할 수 있었다. 반구 형태 패턴이 사각기둥 패턴에 비해 다소 높은 상태로 상승하는 것도 확인할 수 있었다. 이를 통해 단위 면적당 패턴 된 면적이 클수록 광 추출효율은 증가한다는 것을 알 수 있었다. 하지만 패턴의 수나 직경이 클 경우 박막의 dislocation을 고려해 주어야 하기 때문에 현실성이 떨어진다고 판단되며 박막의 성장 조건을 고려하여 나노크기에서 5 μm 이내에서 패턴의 크기를 선택하고 단위면적당 패턴의 수를 높이는 방법으로 적절한 공정 조건을 찾는 것이 중요할 것으로 사료된다. 즉 패턴 간격을 줄이는 방법을 고려한다는 것이다. 따라서 패턴의 간격에 따른 광 추출 효율 정도를 시뮬레이션 하였다.

3.4 패턴의 간격(Spacing)

같은 공간에서 패턴의 간격을 높여가면서 광 추출 효율의 변화를 살펴보았다. 패턴의 크기는 3 μm이고 깊이는 3 μm로 고정하고 간격(Spacing)을 1 μm에서 9 μm로 증가시켰을 때, Fig. 8과 같이 주기가 작아짐에 따라 패턴의 개수가 증가하게 되고 광 추출효율이 획기적으로 향상됨을 알 수 있다. 이는 단위 면적당 패턴에 의한 난반사 확률의 증가를 의미함과 동시에 패턴과 패턴 사이의 공간이 나노 크기의 경우 광 추출효율에 끼치는 영향이 크다는 것을 의미한다. 특히 패턴 주기가 1 μm일 때 광 추출효율은 약 39%까지 증가됨을 확인할 수 있었다. 이를 통해 패턴의 규칙성과 함께 패턴의 개수가 많을수록 즉, 나노 패터닝 구조 일 때 가장 높은 광 추출효율을 나타낼 것으로 예상된다.

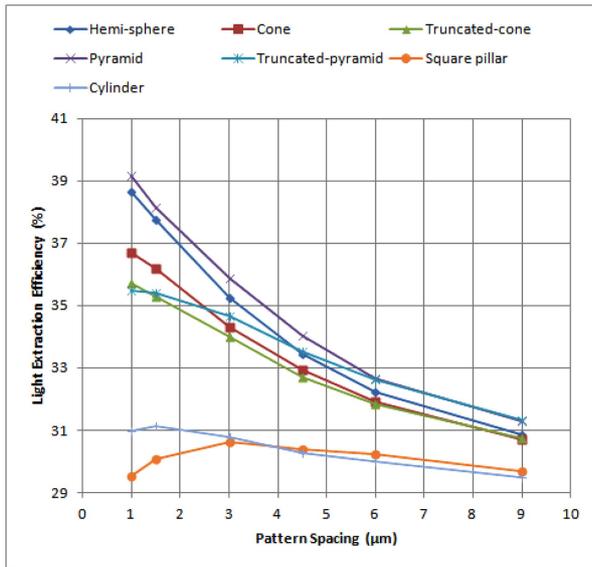


Fig. 8. Extraction efficiency according to the spacing of Pattern.

4. 결 론

패터닝에 의한 LED 기판의 광 추출 효율을 증가시키기 위한 방법을 모색하고 이를 정량화 하기 위해 Ray tracing simulation 을 이용하였으며 패턴의 모양, 깊이, 크기 및 주기에 따른 광 추출 효율의 변화를 정량적으로 확인하였다. 패턴의 모양은 반구, 원뿔, 잘린 원뿔, 피라미드, 잘린 피라미드, 사각기둥, 원기둥 형태에 대한 광 추출효율의 차이가 있었으며 대체적으로 양각의 뾰족한 구조 또는 반구형의 패턴에서 광 추출효율이 다소 높았다. 즉 광선이 진행하는 방향과 확률에는 기하학적인 요소가 크게 작용하며, 시뮬레이션에서 중요한 것은 광자의 반사되는 횟수를 줄임으로써 흡수되는 손실을 줄이는 것이 최종 광 추출 효율에 큰 영향을 미치는 것이다. 패턴의 크기, 깊이, 주기에 따른 시뮬레이션의 결과로 직경과 깊이의 비율이 3:1이고 실제 공정의 편리성을 감안하여 직경과 간격의 비율이 1:1인 시뮬레이션에 따른 최적화된 패턴은 높이 200 nm, 직경 600 nm, 주기가 1200 nm인 패턴 구조에서 약 40%의 높은 광 추출 효율을 기대할 수 있다. 이상에서 얻은 광 추출효율은 제한된 광학조건과 내부 양자 효율을 고려하지 않은 결과이기 때문에 실제로 제작한

LED chip의 광 추출효율과 차이가 있을 것이다. 앞으로 광자의 전자기적 요소까지 고려한 광 추출효율의 정량적 평가로 발전을 기대하고, 이를 기반으로 실제 정밀 나노 패터닝을 통하여 고효율 LED를 개발할 것이다.

감사의 글

본 연구는 한국연구재단을 통해 교육과학기술부의 세계수준의 연구중심대학육성사업(WCU) 으로부터 지원받아 수행되었습니다(신청과제번호 R31-20004).

참고문헌

1. S. I. Chan and J. S. Jang, "Accelerated Degradation Stress of High Power Phosphor Converted LED Package", J. Microelectron. Packag. Soc., 17(4), 19 (2010).
2. H. W. Shin, H. S. Lee, J. O. Bang, S. H. Yoo, S. B. Jung and K. D. Kim, "Variation of Thermal Resistance of LED Module Embedded by Thermal Via", J. Microelectron. Packag. Soc., 17(4), 95 (2010).
3. T. Fujii, Y. Gao, R. Sharma, E. L. Hu, S. P. DenBarrs and S. Nakamura, "Increase in the Extraction Efficiency of GaN-based Light-emitting Diodes via Surface Roughening", Appl. Phys. Lett., 84(6), 855 (2004).
4. J. B. Kim, S. -M. Kim, Y. W. Kim, S. -K. Kang, S. -R. Jeon, N. Hwang and Y. -J. Choi, "Light Extraction Enhancement of GaN-Based Light-Emitting Diodes Using Volcano-Shaped Patterned Sapphire Substrates", Jpn. J. Appl. Phys., 49, 042102 (2010).
5. T. X. Lee, K. F. Gao, W. T. Chien and C. C. Sun, "Light Extraction Analysis of GaN-based Light Emitting Diodes with Surface Texture and/or Patterned Substrate", Opt. Express., 15, 6670 (2007).
6. S. M. Kim, J. B. Kim, J. Jhin, J. H. Baek, I. H. Lee and G. Y. Jung, "Optical and Structural Properties of InGaN-AlGaIn Ultraviolet Light-emitting Diodes", IEEE Photon. Technol. Lett., 20(23), 1911 (2008).
7. C. H. Chan, C. H. Hou, S. Z. Tseng, T. J. Chen, F. L. Hsiao, C. C. Lee, Y. L. Tsai and C. C. Chen, "Improved Output Power of GaN-based Light-Emitting Diodes Grown on a Nanopatterned Sapphire Substrate", Appl. Phys. Lett., 95, 011110 (2009).
8. W. K. Wang, D. S. Wu, S. H. Lin, S. Y. Huang, K. S. Wen and R. H. Horng, "Growth and Characterization of InGaN-based Light-Emitting Diodes on Patterned Sapphire Substrates", J. Phys. Chem. Solids, 69(2-3), 714 (2008).