

# 습식식각 방법으로 제작한 패턴 형성 사파이어 기판을 가지는 GaN계 청색 LED

김도형, 이용곤, 유순재<sup>a</sup>

<sup>1</sup> 선문대학교 공과대학 전자공학과

## GaN Base Blue LED on Patterned Sapphire Substrate by Wet Etching

Do-Hyung Kim, Yong Gon Yi, and Soon Jae Yu<sup>a</sup>

Division of Electronic Engineering, Sunmoon University, Asan 336-708 Korea,

(Received November 29, 2010; Revised December 8, 2010; Accepted December 15, 2010)

**Abstract:** Sapphire substrate was patterned by a selective chemical wet etching technique, and GaN/InGaN structures were grown on this substrate by MOVPE (Metal Organic Vapor Phase Epitaxy). The surface of grown GaN on patterned sapphire substrate (PSS) has good morphology and uniformity. The patterned sapphire substrate LED showed better light output than conventional LED that improvement 50%. We think these results come from enhancement of internal quantum efficiency by decrease of threading dislocation and increase of light extraction efficiency. Also these LED showed more uniform emission distribution in angle than conventional LED .

**Keywords:** Wet etching, Patterned sapphire substrate, Extraction efficiency, GaN surface, LED

### 1. 서 론

최근 III-nitride 화합물 반도체 light emitting diode (LED)는 liquid crystal display (LCD) back light unit (BLU) 광원, 조명광원 및 자외선 광 에너지 등 중요한 응용성 때문에 크게 각광받고 있다. LED의 외부 양자효율 즉 소자 효율은 보통 내부 양자효율과 추출효율의 곱으로 주어진다. GaN 층과 몰딩 수지 실리콘과의 굴절률의 차이 (2.43/1.50)는 GaN계 LED 칩에서 발생한 광이 경계면에서 전반사하여 밖으로 방사하지 못하게 한다. 이러한 점은 낮은 추출효율의 주요한 원인이 되는데 [1], 따라서 전반사하는 광이 다시 반사하여 칩 외부로 방사 할 수 있도록 양호한 반사판을 형성 할 필요가 있다. 아울러 GaN계 LED에서 사파이어 기판은 GaN 층과 살창

부정합 (lattice mismatch:-16%) 그리고 열팽창 계수 차이 (-34%) 때문에 GaN 층에 threading dislocation (TD) ( $10^9$ - $10^{12}/\text{cm}^2$ )이나 crack을 생성하여, 소자의 수명이나 신뢰성에 치명적인 불량률의 원인이 되기도 한다 [2,3]. 이러한 TD의 밀도를 줄이기 위한 방법으로 epitaxial lateral overgrowth (ELOG) [4], pendeo epitaxy (PE) [5] 등의 성장법이 이용되고 있으나, 최근에는 patterned sapphire substrate (PSS)에 GaN 층을 성장시키는 방법으로 TD 밀도를 감소시켜 내부 양자효율을 향상 시키거나, 아울러 전반사하는 광을 반사시켜 추출효율을 개선하는 연구가 보고되고 있다 [6-8]. T.V. Cuong et al.은 PSS 기판을 사용하여 GaN 층의 TD를 감소시켜, 내부 양자효율 증가와 더불어 광 추출을 개선시켰다고 보고한 바 있다 [1]. 최근에는 PSS에 성장한 GaN계 고성능 광소자 제작 특성도 발표되고 있다 [6,8]. 이러한 사파이어 기판에 패턴 형성 방법은 주로 inductively coupled plasma

a. Corresponding Author; sjyu@sunmoon.ac.kr

(ICP)를 이용하는 건식 식각공정을 이용하고 있다 [2, 9-11]. 그러나 이러한 플라즈마 공정은 대면적에서 균일성이나 양산성이 떨어지는 점이 있으며, 특히 GaN에서 플라즈마 공정이 데미지를 형성한다는 점은 잘 알려져 있다 [12,13]. 습식식각법은 사파이어 표면을 매우 부드럽게 식각할 수 있고, 식각속도 및 형상 등을 제어할 수 있어 [13], LED에서 GaN 층과의 계면에서 광 산란 억제 및 반사특성을 개선하는 효과가 될 수 있을 것으로 기대되고 있다.

본 연구에서는  $H_2SO_4$ 와  $H_3PO_4$ 를 3:1 부피비로 혼합한 용액을 이용한 습식식각법 [14]으로 PSS 기판을 제작하여, MOVPE (Metal Organic Vapor Phase Epitaxy) 법으로 GaN/InGaN 층을 성장하고 청색 LED를 제작하여 그 특성을 조사하였다.

## 2. 실험 방법

본 연구에서 사용된 사파이어 기판은 2" 크기, c 축 방향으로, 기판 위에 패턴을 형성하기 위하여  $1 \mu m$ 의  $SiO_2$  산화 막을 plasma enhanced chemical vapor deposition (PECVD)로 증착한 후, 포토레지스트를 코팅하여, 직경  $2.0 \mu m$ 의 dot 모양의 패턴을 photo-lithography 공정으로 형성 하였다.  $SiO_2$  막에 buffered oxide etching (BOE)를 사용하여 패턴을 형성한 후에 포토레지스트 막을 제거하였다.  $SiO_2$  막으로 선택 식각 패턴이 형성된 사파이어 기판을  $H_2SO_4$ 와  $H_3PO_4$ 을 3:1 비율로 혼합한 용액에서  $300^\circ C$ 에서 5분간 사파이어를 식각하여, 기판에 패턴을 형성한 후에  $SiO_2$  산화 막을 제거하였다. 패턴은  $1 \mu m$ 의 높이로 표면이 직경  $2.0 \mu m$ 를 가지는 dot 모양으로 형성되었다. 이 패턴이 형성된 사파이어 기판 위에 MOVPE를 이용하여  $10 \mu m$  두께의 GaN 버퍼층을 성장한 후, InGaN/GaN (MQW) 및 p-GaN를 성장하여 청색 LED 구조를 제작하였다.

PSS 기판에 제작한 LED 특성을 조사하기 위해  $350 \mu m \times 350 \mu m$  크기의 LED 칩을 제작하였고, 제작한 LED의 발광 패턴, 지향특성, 광 출력 및 전기특성을 조사하였다. 특성 비교를 위하여 PSS에 GaN 층을 성장한 후 제작한 칩과, PSS를 제작하지 않은 보통 sapphire 기판에 성장한 GaN 층의 테두리를 역 방향으로 식각 truncated inverted pyramid (TIP)하여 제작한 칩 [15] (sapphire는 식각하지 않음), PSS에 TIP 식각한 칩, 그리고 종래의 방법으로 만든 칩 (Reference)

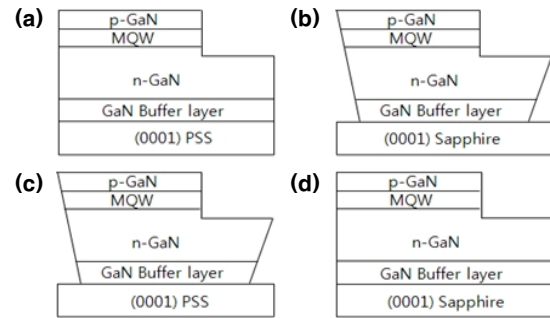


Fig. 1. Schematic diagrams of the four chips, (a) PSS LED, (b) TIP LED, (c) PSS & TIP LED, and (d) Reference LED.

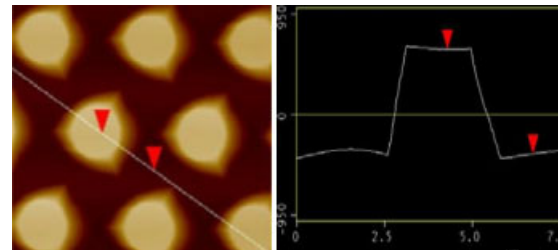


Fig. 2. AFM photography of PSS.

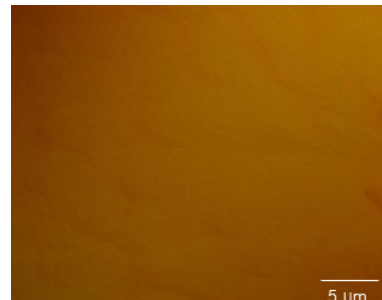


Fig. 3. Photography of the grown GaN on PSS.

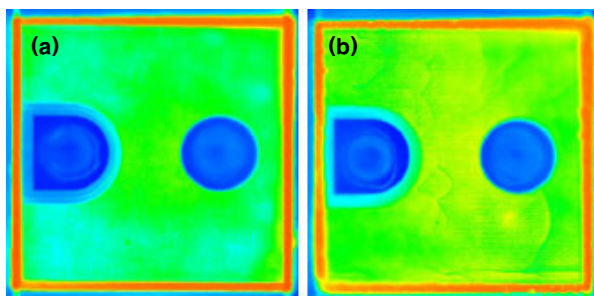
등 4 종류의 칩을 몰딩수지 실리콘이나 에폭시로 몰딩하지 않고 TO-18에 실장하여, 상온에서 광 방사패턴 및 광 출력특성을 electro luminescence (EL) 및 적분구로 각각 측정하였다. Fig. 1에 4 종류의 칩을 도식화하여 나타내었다.

## 3. 결과 및 고찰

Fig. 2는 습식식각법으로 제작한 PSS 기판의 표면

**Table 1.** Properties of GaN LED chips.

	Output power radiation flux (20 mA)	Foward voltage (20 mA)	Reverse voltage (5 $\mu$ m)	Dominant wavelength (20 mA)
Wet etched PSS	12.9 mW	3.38 V	>20V	457 nm
Reference	9.2 mW	3.35 V	>20V	457 nm
Truncated Inverted Pyramid	12.6 mW	3.25 V	>20V	457 nm
Wet etched PSS & Truncated Inverted Pyramid	13.9 mw	3.41 V	>20V	457 nm

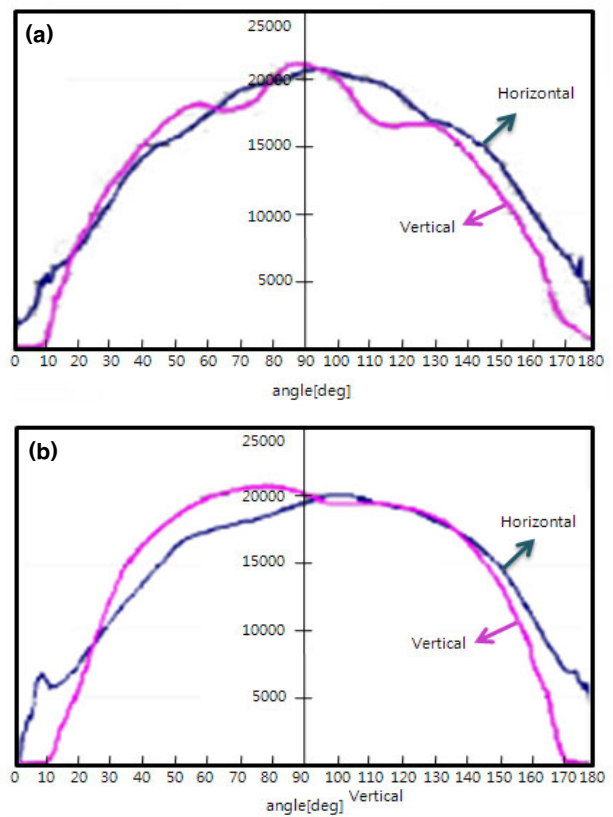


**Fig. 4.** (a) Light emission from the fabricated LED chip on general substrate and (b) on the wet etched PSS chip.

을 atomic force microscopy (AFM)으로 측정된 사진이다 Fig. 2에서 패턴이 잘 형성되었음을 알 수 있는데, 사파이어 기판에 생성된 패턴은 대부분의 영역에서 표면부가 직경 2.4  $\mu$ m, 높이 1  $\mu$ m 크기로 형성된 것을 확인하였다. 습식식각 공정은 혼합액의 온도에 따라 식각율이 변화하는 것을 알 수 있는데 [14], 따라서 온도를 조정하여 비교적 쉽게 다량의 기판을 동시에 제작하거나, 일정한 크기의 형상을 균일하게 제작하는 것이 가능하다는 점을 알 수 있다.

Fig. 3은 PSS에 성장한 GaN 층의 SEM 사진이다. 층의 두께는 10  $\mu$ m로, 그림에서 알 수 있는 바와 같이 성장된 GaN 층 표면에 피트(pits)가 관측되지 않았으며, 결정성이 양호한 상태로 성장되었음을 알 수 있다.

이렇게 성장한 GaN 에피층에 약 0.1  $\mu$ m 두께의 InGaN/GaN (MQW) 층과 0.4  $\mu$ m 두께의 p-GaN 층을 가지는 청색 LED 구조를 성장하여 LED 칩을 제작하였다. 비교를 위해 4 종류의 LED를 제작하여 평가하였으며, 측정된 각 LED의 특성을 Table 1에 나타내었다. Table 1에서 알 수 있듯이 습식식각법 PSS 기판에 제작한 LED의 출력이 12.9 mW로 PSS



**Fig. 5.** (a) Properties of light intensity of the direction from the fabricated LED chip on general substrate and (b) on the wet etched PSS chip.

를 사용하지 않은 Reference LED 9.2 mW에 비하여 40% 향상됨을 알 수 있다. 또 습식식각법 PSS 기판에 제작한 LED는 TIP 식각 LED 12.6 mW 보다 약 3% 정도 큰 출력이 얻어짐을 알 수 있으며, PSS 기판을 사용하고 TIP 식각을 한 LED는, PSS 또는 TIP 식각만을 각각 이용한 LED 보다 약 8-10% 출력이 향상되었다. 또 Reference LED 보다는 50% 증

가되었음을 알 수 있다.

Cuong *et al.* [1]은 건식식각 PSS기판을 사용한 LED의 광 출력이 PSS 기판을 사용하지 않고 제작한 LED보다 약 2배 증가 하였다고 보고하였으며, Kang *et al.* [2]과 Chang *et al.* [11]은 건식식각 PSS를 이용하여 제작한 GaN LED의 EL 강도가 PSS를 사용하지 않은 LED와 비교하여 35% 증가하였다고 보고하고 있으며, Y. J. Lee *et al.* [9]도 건식식각 PSS 기판을 사용한 GaN LED의 광 출력이 PSS를 사용하지 않은 LED 보다 20% 이상 증가 하였다고 보고하고 있다. 이러한 결과는 본 연구에서 이용한 습식식각법으로 제작한 PSS 기판을 사용한 LED 에서도 동일한 원리로 추출 효율 증가가 나타나는 것으로 생각 할 수 있다. 특히 습식식각으로 제작한 PSS에 TIP 식각을 동시에 적용한 LED는 PSS 기판만을 이용하는 경우나 TIP 식각만 하는 경우에 비하여, 광 출력 특성이 향상 되는 점을 알 수 있는데, 이러한 결과는 PSS기판을 사용한 LED의 경우와 TIP 식각한 LED에서 광 출력이 증가하는 원리가 서로 다른 점이 있기 때문이라고 생각 할 수 있다. TIP 식각한 LED에서 출력이 증가 하는 점이 주로 광 추출효율 증가에 기인한다는 점을 고려할 때, PSS 기판을 사용할 때 광 출력이 증가하는 특성은, 칩에 전반사 광이 사파이어 경계면에서 재 반사하는 점에 기인하는 추출효율 증가 이외에, GaN 층의 TD 감소로 인한 내부 양자효율 증가가 주요인이라고 판단할 수 있다 [1].

Fig. 4는 습식식각법으로 제작한 PSS 기판에 제작한 LED 칩과 PSS 기판을 사용하지 않고 제작한 LED 칩을 20 mA로 구동하는 경우의 발광표면을 촬 PSS 기판에 제작한 칩의 발광 패턴에서 균일하고 강도가 밝게 나타나는 점을 알 수 있으며, 하단의 습식법으로 형성한 PSS 기판의 형상도 관측할 수 있었다.

LED 칩으로부터 방사패턴을 보다 정밀하게 조사하기 위해 칩 상에서 방사광의 지향 특성을 측정하였다.

Fig. 5는 PSS 기판을 사용하지 않고 제작한 LED (a)와 습식식각법으로 제작한 PSS 기판에 제작한 LED 칩의 수평 및 수직 방향의 지향각에 따른 광 강도의 분포를 나타낸다. 그림에서 알 수 있듯이 PSS 기판을 사용하지 않고 제작한 LED에서는 광 분포가 중앙부근에 집중되는 반면, 습식식각법으로 제작한 PSS 기판에 제작한 LED에서는 중앙부근의 광 강도가 훨씬 넓고 균일하게 분포하며, 따라서 전체 광량도 증가 하는 것을 알 수 있다.

#### 4. 결 론

습식식각법으로 패턴이 형성된 PSS를 제작 하였으며, 이 PSS 기판에 MOVPE로 InGaN/GaN 막을 성장하고, 청색 LED를 제작하였다. GaN 막은 morphology가 매우 좋고 표면에 피트가 관측되지 않고 양호하게 성장 되었으며, 습식식각법 PSS 기판에 제작한 LED는 12.9 mW의 출력을 나타냈으며, PSS를 사용하지 않은 Reference LED 9.2 mW에 비하여 40% 향상되었으며, PSS를 사용하지 않고 TIP 식각한 LED 12.6 mW 보다 3% 큰 출력이 얻을 수 있었다. 또 습식식각법 PSS 기판을 사용하고 TIP 식각한 LED는, PSS 또는 TIP 식각만을 이용한 LED 보다 각각 약 8-10% 출력이 향상되었으며, Reference LED 보다는 50% 증가되었다. 아울러 습식식각법 PSS로 제작한 LED는 광 방사 및 지향 특성에서도 PSS를 사용하지 않은 LED보다 넓은 범위에서 균일한 분포를 가지는 것으로 나타났다.

#### 감사의 글

본 연구는 지식경제부 “부품소재 기술개발 사업” “고효율 고신뢰성 조명용 R,G,Y 형광체 개발 사업 (10033221)”의 지원 및 회성금속의 지원으로 수행되었다.

#### REFERENCES

- [1] T. V. Cuong, H. S. Cheong, H. G. Kim, H. Y. Kim, C. H. Hong, E. K. Suh, H. K. Cho, H. K. and B. H. Kong, *Appl. Phys. Lett.* **90**, 131107 (2007).
- [2] D-H. Kang, E-S. Jang, H. Song, D-W. Kim, J-S. Kim, I-H. Lee, S. Kannappan, and C-R. Lee , *J. Korean Phys. Soc.* **52**, 1895 (2008).
- [3] F. Dwikusuman, D. Saulys, and T. F. Kuech, *J. Electrochem. Soc.* **149** (11), G603 (2002).
- [4] K. Hiramoto, *J. Phys. Condens. Matter.* **13**, 6961 (2001).
- [5] B. Beaumont, P. Vennegues & P. Gibart, *Phys. Stat. Sol. (b)* **227**, 1 (2001).
- [6] K. Tadamoto, H. Okinawa, Y. Ohuchi, T. Tsunekawa, Y. Imada, M. Kato and T. Taguchi, *Jpn. J. Appl. Phys.* **40**, L583 (2001).
- [7] M. Yamada, T. Mitani, Y. Narukawa, S. Shioji, I.

- Niki, S. Sonobe, M. Kato, T. Taguchi, *Jpn. J. Appl. Phys.* **41**, L1431 (2002).
- [8] Y. P. Hsu, S. J. Chang, Y. K. Su, J. K. Sheu, C. T. Lee, T. C. Wen, L. W. Wu, C. H. Kuo, C. S. Chang and S. C. Shei, *J. Cryst. Growth* **261**, 466 (2004).
- [9] Y. J. Lee, T. C. Hsu, H. C. Kuo, S. C. Wang, Y. L. Yang, and S. N. Yen, *Mater. Sci. and Eng.B* **122**, 184 (2005).
- [10] Z. H. Feng, Y. D. Qi, Z. D. Lu and Kei May Lau, *J. Cryst. Growth* **272**, 327 (2004).
- [11] S. J. Chang, Y. C. Lin, Y. K. Su, C. S. Chang, T. C. Wen, S. C. Shei, J. C. Ke, C. W. Kuo, S. C. Chen, and C. H. Liu, *Solid-State Electron* **47**, 359 (2003).
- [12] Ji-Myon Lee, Ki-Myung Chang, Sang-Woo Kim, Chul-Huh, In-Hwan Lee, and Seong-Ju Park, *Appl. Phys. Lett.* **87**, 7667 (2000).
- [13] X. A. Cao, S. J. Pearton, A. P. Zhang, G. T. Dang, F. Ren, R. J. Shu, L. Zhang, R. Hickman, and J. M. Van Hove, *Appl. Phys. Lett.* **75**, 2569 (1999).
- [14] H. S. Kim, J. S. Hwang, P. J. Chung, *J. Korean Chem. Soc.* **39**, 1 (1995).
- [15] M. R. Krames, M. Ochiai-Holcomb, G. E. Höfler, C. Carter-Coman, E. I. Chen, I. -H. Tan, P. Grillot, N. F. Gardner, H. C. Chui, J. -W. Huang, S. A. Stockman, F. A. Kish, M. G. Craford, T. -S. Tan, C. P. Kocot, M. Hueschen, J. Posselt, B. Loh, G. Sasser and D. Collins, *Appl. Phys. Lett.* **75**, 2365 (1999).