

논문 2011-48SD-12-13

# 전류 모드 동작에 기반한 2.4GHz 저전력 직접 변환 송신기

## ( A 2.4-GHz Low-Power Direct-Conversion Transmitter Based on Current-Mode Operation )

최 준 우\*, 이 형 수\*\*, 최 치 훈\*, 박 성 경\*\*\*, 남 일 구\*\*\*\*

( Joonwoo Choi, Hyungsu Lee, Chihoon Choi, Sungkyung Park, and Ilku Nam )

### 요 약

본 논문에서는 전류 모드 동작에 기반한 IEEE 802.15.4 규격을 만족하는 2.4GHz 저전력 직접 변환 송신기를 제안하고 0.13  $\mu\text{m}$  CMOS 공정을 이용하여 구현하였다. 제안된 송신기는 디지털-아날로그 변환기, 저역통과 필터, 가변 이득  $I/Q$  상향 혼합기, 구동 증폭기 및 LO 버퍼를 포함하는 주파수 나누기 2회로로 구성되어 있다. 디지털-아날로그 변환기와 저역통과 필터(LPF), 가변이득  $I/Q$  상향 혼합기의 트랜스컨덕터 단을 하나의 전류 미러 회로로 합친 간단한 구조를 제안하여 전력 소모를 줄이면서 선형성을 향상할 수 있도록 하였다. 구동 증폭기는 캐스코드 타입의 증폭기로 제어 신호를 이용하여 이득을 조절할 수 있게 하였고, 외부 4.8GHz 신호를 받아 주파수 나누기 2 전류 모드 로직(CML) 회로를 사용하여 2.4GHz  $I/Q$  차동 LO 신호를 생성하도록 설계하였다. 구현한 송신기는 30dB의 이득 조정 범위를 가지면서 0dBm의 최대 출력 신호에서 33dBc의 LO 누설 성분, 40dBc의 3차 하모닉 성분의 특성을 보이며, 구현한 칩의 면적은 1.76mm x 1.26mm으로 전력소모는 1.2V 단일 전원 전압으로부터 10.2mW이다.

### Abstract

In this paper, a low-power direct-conversion transmitter based on current-mode operation, which satisfies the IEEE 802.15.4 standard, is proposed and implemented in a 0.13 $\mu\text{m}$  CMOS technology. The proposed transmitter consists of DACs, LPFs, variable gain  $I/Q$  up-conversion mixer, a divide-by-two circuit with LO buffer, and a drive amplifier. By combining DAC, LPF, and variable gain  $I/Q$  up-conversion mixer with a simple current mirror configuration, the transmitter's power consumption is reduced and its linearity is improved. The drive amplifier is a cascode amplifier with gain controls and the 2.4GHz  $I/Q$  differential LO signals are generated by a divide-by-two current-mode-logic (CML) circuit with an external 4.8GHz input signal. The implemented transmitter has 30dB of gain control range, 0dBm of maximum transmit output power, 33dBc of local oscillator leakage, and 40dBc of the transmit third harmonic component. The transmitter dissipates 10.2mW from a 1.2V supply and the die area of the transmitter is 1.76mm x 1.26mm.

**Keywords :** Low-power, direct-conversion, transmitter, current-mode

## I. 서 론

IEEE 802.15.4 표준은 무면허 ISM 밴드를 이용하여

저 복잡도, 저가격, 저전력을 특징으로 하는 저속 WPAN (Wireless Personal Area Network)이다<sup>[1]</sup>. IEEE 802.15.4 표준을 만족하는 시스템은 모니터링 시스템, 제어, 센서 네트워크, 항만 물류 관리 시스템 등 다양한 응용 분야에서 사용될 수 있다. 많은 수의 네트워크를 지원해야 하고 근거리 통신 서비스를 위해 설계되었기 때문에 IEEE 802.15.4 표준을 만족하는 RF 송수신기는 초소형 저가격을 만족하기 위해 집적도를 높여야 하고, 배터리 수명 때문에 적은 전류를 소모해야 한다<sup>[2~3]</sup>.

본 논문에서는 집적도가 높고, 적은 dc 전류 소모로

\* 학생회원, \*\*\* 평생회원, \*\*\*\* 평생회원-교신저자,  
부산대학교 전자전기공학부  
(Pusan National University)

\*\* 정회원, LG 전자  
(LG Electronics)

※ 이 논문은 2011년 교육과학기술부로부터 지원받아 수행된 연구임 (지역거점연구단육성사업/차세대물류 IT기술연구사업단)

접수일자: 2011년9월30일, 수정완료일: 2011년12월2일

성능을 최대화시키는 회로 기법을 제안하여 0.13 $\mu$ m CMOS 공정을 사용하여 IEEE 802.15.4 표준을 만족하는 2.4GHz RF 송신기를 설계하고 측정을 통해 성능을 검증하였다.

## II. 본 론

### 1. 제안한 전류 모드 기반 송신기 구조

직접 변환 송신기는 외부 소자들을 최소화함으로써 고집적화가 가능하고 구조적으로 간단한 구조이기 때문에 전력 소모 면에서도 유리하다. 특히, ZigBee와 같은 근거리 무선 통신을 위한 송신기는 EVM (Error Vector Magnitude) 성능 규격이 30% 이하이면 되고, 이득 조정 범위가 약 20dB정도이기 때문에 직접 변환 송신기가 적합한 구조라 할 수 있다.

일반적으로 직접 변환 송신기에서는 모뎀으로부터 들어오는 베이스밴드 디지털 입력 신호를 디지털-아날로그 변환기로 아날로그 신호로 변환되고, 변환된 아날로그 신호의 고주파 성분을 제거하기 위해 저역 통과 필터를 거친 후 가변 이득 프로그래머블 증폭기에서 신호가 증폭되고 I/Q 상향 혼합기에서 RF 주파수 신호로 전환된 후 구동 증폭기에서 RF 신호의 전력이 증폭되어 안테나로 전달되게 된다. 한편, 증폭 회로의 비선형성은 전압-전류(V-I) 변환 과정에서 트랜스컨덕턴스의 비선형성에 의해 주로 발생한다. 특히, 증폭 회로에서 사용하는 직류 (dc) 바이어스 전류가 작을수록 트랜스컨덕턴스의 비선형성이 증가하여 증폭 회로의 선형성은 열화되게 된다. 따라서, 시스템의 선형성을 올리면서 직류 전력 소모를 줄이기 위해서는 전압-전류 변환부들을 최소화하여야 한다.

따라서 본 논문에서는 그림 1에서 보는 바와 같이,

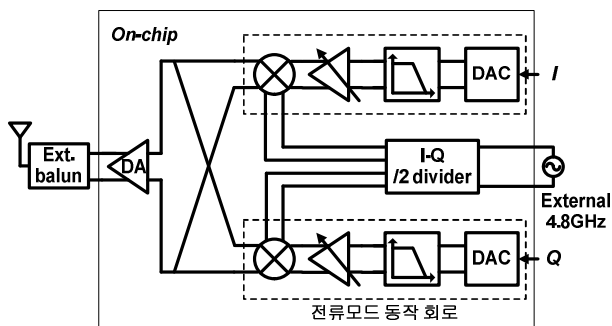


그림 1. 설계한 2.4GHz 직접 변환 송신기의 블럭도  
Fig. 1. Block diagram of designed 2.4GHz direct-conversion transmitter.

디지털-아날로그 변환기와 저역 통과 필터, 가변 이득 프로그래머블 증폭기와 I/Q 상향 혼합기의 회로에서 전압-전류 변환 과정을 최소화 통합하여 전류모드 동작에 기반한 2.4GHz 직접 변환 송신기 구조를 제안한다. 전압-전류 변환 과정을 최소화 줄였기 때문에 전력 소모를 줄일 수 있고, 송신기의 선형성 개선을 기대할 수 있다.

### 2. 전류 모드 동작에 기반한 송신기 회로 설계

그림 2(a)의 전류 미러 회로에서 트랜지스터  $M_1$ 은 입력 전류  $I_{IN}$ 을 전압  $V_{GS}$ 로 변환한다. 이때 전류-전압 간의 변환 과정은 비선형적인 특성을 갖는다. 변환된 전압  $V_{GS}$ 는 트랜지스터  $M_2$ 에 의해 다시 전류로 변환되는데, 이 때의 전압-전류 변환 과정은 입력 전류  $I_{IN}$ 이 전압  $V_{GS}$ 로 변환될 때와 역 비선형적 관계를 갖게 되어, 결과적으로 입력 전류  $I_{IN}$ 이 출력 전류  $I_{OUT}$ 로 전환될 때는 그림 2(b)에서 볼 수 있듯이 입력 전류와 출력 전류 간의 다음과 같은 선형 관계에 있다.

$$I_{OUT} = \frac{(W/L)_2}{(W/L)_1} I_{IN} \quad (1)$$

또한 전류 모드로 동작하는 회로는 전원 전압이 낮아지는 환경에서도 회로를 구성하는 기본 트랜지스터의 스택 수가 작기 때문에 저전압 회로를 구성할 때도 유리하다. 따라서 전류 모드에 기반한 회로는 저전압 회로 동작을 하면서 우수한 선형성을 얻을 수 있다.

전류 미러를 구성하는 트랜지스터  $M_1$ 과 트랜지스터  $M_2$  사이에 저역 통과 RC 필터를 삽입하게 되면 입력 전류가 포함하고 있는 주파수 정보에서 원하지 않는 고주파수 정보를 제거하여 트랜지스터  $M_2$ 에서 출력 전류

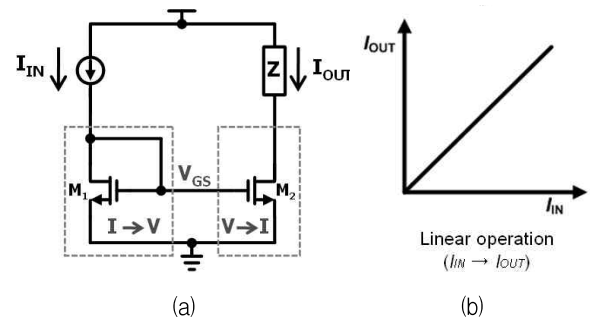


그림 2. (a) MOS 전류 미러 회로,  
(b) MOS 전류 미러 회로의 동작 원리  
Fig. 2. (a) Simplified schematic of a MOS current mirror, (b) Conceptual operation of a MOS current mirror.

를 만들어 낼 수 있다.

한편, 수식 (1)로부터 트랜지스터  $M_1$ 과 트랜지스터  $M_2$ 의 사이즈 비를 조정하여 입력 전류와 출력 전류 간의 전류 이득 비를 조정할 수 있으므로 이러한 관계를 이용하여 가변 이득 프로그래머블 증폭기의 기본 구성 요소로 사용할 수 있다.

위의 내용으로부터 디지털-아날로그 변환기의 로드 단, 저역 통과 필터, 가변 이득 프로그래머블 증폭기,  $I/Q$  상향 믹서의 입력단까지를 하나로 합쳐서 구성하는 회로 구조를 제안한다.

이제부터 설계한 송신기 회로에 대한 자세한 설명을 하도록 하겠다. 그림 3(a)는 전류 미러 로드단을 갖는 4bit 전류 스티어링 (steering) 디지털 아날로그 변환기를 보여주고 있다. 모델로부터 들어오는 16MHz 입력  $I/Q$  신호 ( $D_3D_2D_1D_0$ )는 내부 인버터를 통해서 차동 신호 ( $D_3D_2D_1D_0$ )와 ( $\overline{D_3D_2D_1D_0}$ )로 전환되어 스위칭 트랜지스터 ( $M11 \sim M18$ )를 구동한다. LSB

(Least Significant Bit) 데이터가 high일 때 흐르는 전류를  $I_{LSB}$ 라고 할 때 그림 3(b)의 DAC 전류 미러 로드 단으로 들어가는 전류  $I_{DAC+}$ 와  $I_{DAC-}$ 는 다음과 같이 표현된다.

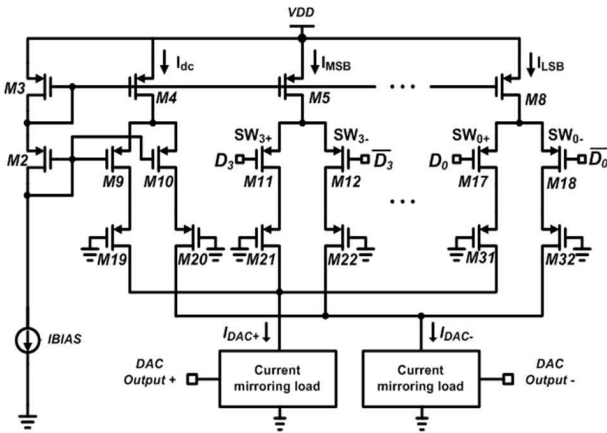
$$I_{DAC+} = I_{DC} + I_{LSB} \cdot \sum_{n=0}^3 2^n D_n, \quad (2)$$

$$I_{DAC-} = I_{DC} + I_{LSB} \cdot \sum_{n=0}^3 2^n \overline{D_n} \quad (3)$$

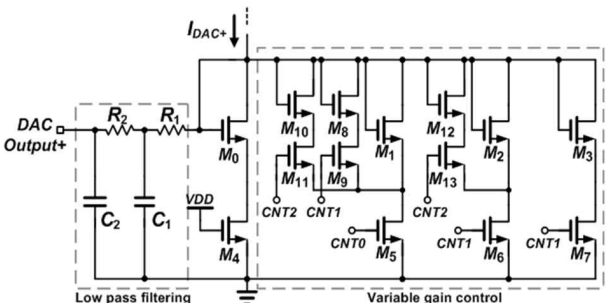
그림 3(b)는 그림 3(a)의 전류 미러 로드단의  $I_{DAC+}$  부분만을 자세히 그린 회로이다.  $I_{DAC+}$ 가 흐르는 전류 미러 로드단도 그림 3(a)와 같은 구조의 회로이다. 그림 3(b)의 전류 미러 로드단은 전류 이득을 조절하기 위한 부분과 저역 통과 필터 부분으로 구성되어 있다. 3bit 컨트롤 신호를 이용하여 전류 이득을 조절하기 위한 부분의 트랜지스터 사이즈를 조절하여 전류 미러 로드단의 출력부와 연결되는 상향 혼합기의 입력단 트랜지스터의 드레인에 흐르는 전류를 조절할 수 있게 해주었다. 그리고 저역 통과 필터는 2차 RC 필터 타입으로 구성되어 고차 하모닉 성분들을 제거할 수 있게 해주었다.

디지털-아날로그 변환기의 전류 미러 로드단 출력 신호는 그림 4의  $I/Q$  상향 혼합기의 입력단 트랜지스터 ( $M1 \sim M4$ )의 게이트에 연결된다. 앞에서 언급하였듯이, 디지털-아날로그 변환기의 전류 미러 로드단의 트랜지스터와  $I/Q$  상향 혼합기의 입력단 트랜지스터의 사이즈 비를 조정하여 가변 이득이 가능하다. 또한  $I/Q$  상향 혼합기의 로드단의  $R_v$  저항값을 조절하여 가변 이득 범위를 증가시켰다.

한편,  $I/Q$  상향 혼합기의 스위칭 트랜지스터의 입력으로 공급되는  $I/Q$  LO 차동 신호는 외부 4.8GHz 대역 신호를 받아 설계된 주파수 나누기 2 전류 모드로직 (CML) 회로를 통해 생성된다.



(a)



(b)

그림 3. (a) 전류 미러 로드단을 갖는 4bit 전류 스티어링 디지털 아날로그 변환기, (b) 전류 미러 로드단

Fig. 3. (a) Simplified schematic of a 4bit current steering digital-to-analog converter, (b) Detailed schematic of current mirror load in the DAC.

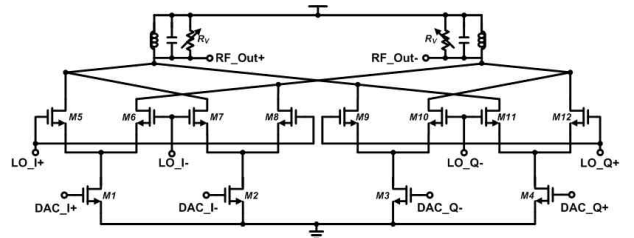


그림 4. 설계된  $I/Q$  상향 혼합기 회로도  
Fig. 4 Simplified schematic of designed  $I/Q$  up-conversion mixer.

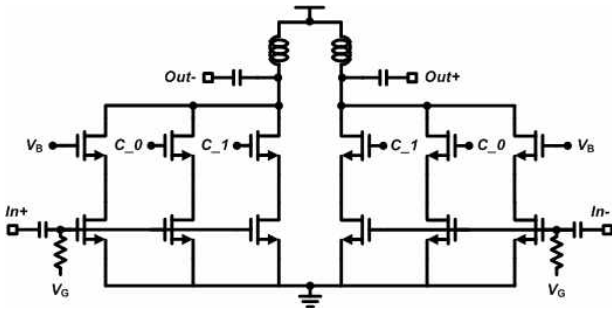


그림 5. 설계된 구동 증폭기 회로도  
Fig. 5. Simplified schematic of a drive amplifier.

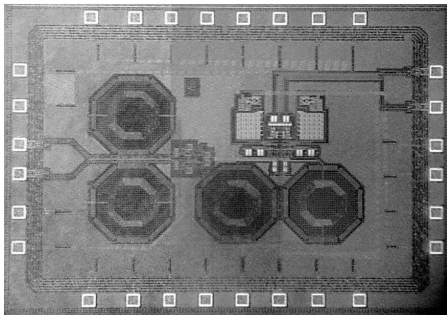


그림 6. 제작된 송신기 칩 사진  
Fig. 6. Chip photograph.

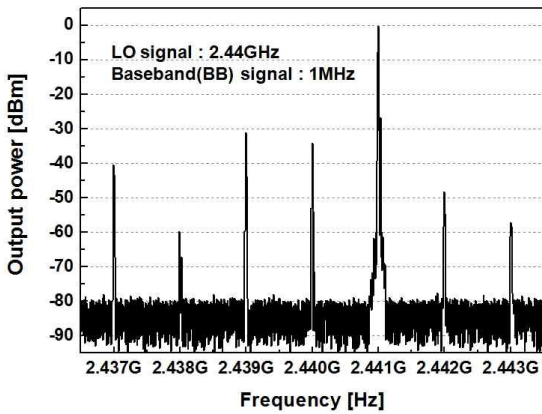


그림 7. 측정된 출력 신호 스펙트럼 (수정)  
Fig. 7. Measured transmit output spectrum.

그림 5는 설계된 구동 증폭기의 간단한 회로도를 보여주고 있다. 2bit 제어 신호를 사용하여 전력 소모를 줄일 수 있도록 출력 전력 신호의 크기를 조정할 수 있게 하고, 입력과 출력 간의 격리 특성을 좋게 하기 위해 1단 차동 캐스코드 증폭기 구조를 선택하여 설계하였다.

### III. 측정 결과

제안한 2.4GHz 직접 변환 송신기는 0.13 $\mu$ m CMOS

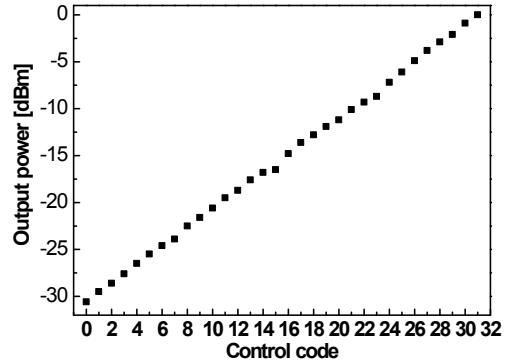


그림 8. 이득 제어 코드에 따른 출력 신호의 전력 크기  
Fig. 8. Measured transmit output power versus gain control code.

표 1. 기존 ZigBee 송신기와의 성능 비교  
Table 1. Performance comparison of the transmitter with other published ZigBee transmitters.

	[3]	[4]	[5]	This work
Operating frequency	2.4GHz	2.4GHz	2.4GHz	2.4GHz
Power supply	1.8V	1.8V	1.8V	1.2V
Current consumption	7.5mA	15mA	9mA	8.5mA
Tx output power	3dBm	1dBm	-2dBm	0dBm
ACPR	36dBc	32dBc	35dBc	42dBc
Technology	0.18 $\mu$ m CMOS	0.18 $\mu$ m CMOS	0.18 $\mu$ m CMOS	0.13 $\mu$ m CMOS

공정을 사용하여 제작하였다. 그림 6은 칩의 마이크로 사진이며, 전체 칩 면적은 1.76 mm x 1.26 mm이다. 구현된 송신기는 1.2V 전원 전압에서 8.5mA 전류를 소모하였다. 구동 증폭기의 차동 출력 신호는 외부 발진을 사용하여 단일 출력 신호를 만들어 측정하였다. 그림 7은 송신기에 2.44GHz의 LO 신호와 1MHz의 베이스밴드 신호를 인가하였을 때 출력에서의 측정된 출력 신호 스펙트럼이다. 원하는 출력 신호가 0dBm으로 측정되었고, 이미지( $f_{LO}-f_{BB}$ ) 신호 제거율은 약 30dBc, 2차 하모닉 성분 ( $f_{LO}+2f_{BB}$ 와  $f_{LO}-2f_{BB}$ ) 제거율은 약 50dBc, 3차 하모닉 성분 ( $f_{LO}+3f_{BB}$ 와  $f_{LO}-3f_{BB}$ ) 제거율은 약 40dBc, LO 신호 ( $f_{LO}$ ) 누설 제거율은 약 33dBc로 측정되어 저전력을 소모하지만 전류 모드 동작에 기반하여 비교적 우수한 선형성을 얻을 수 있었다. 한편, 그림 8은 이득 제어 코드에 따른 입력 신호와 출력 신호의 전력 크기를 정리한 것이다. 이득 제어 범위가 약 30dB 정도로

이득 오차는 약  $\pm 0.5\text{dB}$  이내이다.

표 1에서는 제안한 2.4GHz 직접 변환 송신기의 측정된 성능을 정리하였고 기존 ZigBee 송신기와의 성능 비교를 하였다. 0.18 $\mu\text{m}$  CMOS로 구현하고 전원전압을 1.8V로 사용한 송신기와 비교하여 제안한 2.4GHz 직접 변환 송신기는 1.2V 전원 전압에서 작은 전류 소모를 하면서도 더 우수한 선형성 특성을 보여주고 있다.

#### IV. 결 론

본 논문에서는 전류 모드 동작에 기반한 IEEE 802.15.4 규격을 만족하는 2.4GHz 직접 변환 송신기를 설계하였다. 전류 미러 구조를 이용하여 디지털-아날로그 변환기의 로드단과 저역 통과 필터, 가변 이득  $I/Q$  상향 혼합기의 트랜스컨덕터 단을 공유하여 전력 소모를 줄이면서 선형성을 향상할 수 있었다. 제안된 직접 변환 송신기는 1.2V 전원 전압에서 우수한 성능을 보이므로, 저전압 저전력 근거리 통신 시스템에 적합할 수 있다.

#### 참 고 문 헌

- [1] J. A. Gutierrez et. al., Low-rate wireless personal area networks -Enabling wireless sensors with IEEE 802.15.4TM. Piscataway, NJ: IEEE Press, 2004.
- [2] 나영호, 김종식, 김현, 신현철, “극소전력 무선통신을 위한 Sub- $\mu\text{W}$  22-kHz CMOS 발진기,” 전자공학회 논문지 SD편, 제 47권, 제 2호, 68-74쪽, 2010년 12월.
- [3] W. Kluge et al., “A fully integrated 2.4-GHz IEEE 802.15.4 compliant transceiver for ZigBee applications,” in *IEEE Int. Solid-State Circuits Tech. Conf. Dig.*, San Francisco, CA, Feb. 2006, pp. 1470-1471.
- [4] I. Kwon et al., “A fully integrated 2.4-GHz CMOS RF transceiver for IEEE 802.15.4,” in *Proc. IEEE Radio Freq. Integr. Circuits Symp. Dig.*, San Francisco, CA, Jun. 2006, pp. 275-278.
- [5] I. Nam et al., “A 2.4-GHz low-power low-IF receiver and direct-conversion transmitter in 0.18 $\mu\text{m}$  CMOS for IEEE 802.15.4 WPAN applications,” *IEEE Trans. Microwave Theory Tech.*, Vol. 55, No. 4, pp. 682-689, Apr. 2007.

저 자 소 개



최 준 우(학생회원)  
2011년 부산대학교 전자전기  
공학과 학사 졸업.  
2011년 3월~현재 부산대학교  
전자전기공학과  
석사 과정.

<주관심분야 : DSRC, 레이더, 무선통신>



이 형 수(정회원)  
2008년 부산대학교 전자전기  
공학과 학사 졸업.  
2010년 부산대학교 전자전기  
공학과 석사 졸업.  
2010년 3월~현재 LG전자 모바일  
사업부 사원

<주관심분야 : 통신, 신호처리, 모바일단말>



최 치 훈(학생회원)  
2010년 부산대학교 전자전기  
공학과 학사 졸업.  
2010년 3월~현재 부산대학교  
전자전기공학과  
석사 과정.

<주관심분야 : RF, WPAN, 집적회로>



박 성 경(평생회원)  
1995년 서울대학교 공과대학  
학사 졸업.  
1997년 서울대학교 전자공학과  
석사 졸업.  
2002년 서울대학교 전기.컴퓨터  
공학부 박사 졸업.

1999년~2002년 서울대학교 정보기술사업단  
연구원

2002년~2004년 삼성전자 정보통신총괄  
책임연구원

2004년~2006년 한국전자통신연구원(ETRI) 선임  
연구원

2006년~2009년 7월 Ericsson, Inc., RTP, NC,  
USA, Senior Staff Hardware Designer

2009년 9월~현재 부산대학교 전자전기공학부  
조교수

<주관심분야 : 통신용 음성신호 집적회로 및  
SoC>



남 일 구(평생회원)  
1999년 연세대학교 전자공학과  
학사 졸업.  
2001년 한국과학기술원  
전기및전자 석사 졸업.  
2005년 한국과학기술원  
전기및전자 박사 졸업.

2005년~2007년 2월 삼성전자 시스템 LSI RF  
개발팀 책임연구원

2007년 3월~현재 부산대학교 전자전기공학부  
부교수

<주관심분야 : RF/아날로그/마이크로웨이브 집  
적 회로 및 시스템>