

논문 2011-48SD-12-4

부궤환 선택회로를 갖는 단일 인덕터 다중 출력 직류-직류 변환기

(Single-Inductor Multiple-Output DC-DC Converter
with Negative Feedback Selection Circuit)

공 정 철*, 노 용 성**, 문 영 진**, 최 우 석*, 유 창 식*

(Jung-Chul Gong, Yong-Seong Roh, Young-Jin Moon, Woo-Seok Choi, and Changsik Yoo)

요 약

본 논문은 경부하에서 전압 안정화 특성을 향상 시키고 독립적인 다중 출력을 생성 시키기 위해 부궤환 선택 회로를 갖는 단일 인덕터 다중 출력(SIMO) 직류-직류 변환기를 설계하였다. 일반적으로 기존의 SIMO 직류-직류 변환기는 고정된 부궤환 루프를 가지고 있어 경부하에서 정확한 출력을 생성 할 수 없다. 제안하는 부궤환 선택회로를 갖는 SIMO 직류-직류 변환기는 0.35um 2-poly 3-metal BCDMOS를 이용하여 설계 하였다. 이변환기는 1.5V 입력과 2.5V, 3.0V의 2중 출력을 가지고 있다. 최대 전력변환효율은 부하가 10mA일때 59%에서 50mA일 때 85%를 가지고 있다.

Abstract

This paper presents a Single-Inductor Multiple-Output (SIMO) DC-DC Converter with a negative feedback selection circuit to improve a regulation property at light load and to generate independent multiple outputs. The conventional SIMO DC-DC converter with a fixed negative feedback circuit cannot regulate correctly at light load. The SIMO DC-DC converter with the proposed negative feedback selection circuit has been designed in 0.35um 2-poly 3-metal BCDMOS. This converter is dual output boost converter with the 1.5V input and 2.5V, 3.0V output. The power conversion efficiency varies from 59% at 10mA loads to 85% at 50mA loads

Keywords : SIMO, DC-DC, Negative Feedback

I. 서 론

최근 전자기기는 경(light), 박(thin), 단(short), 소(small)를 기본적으로 갖추고 있어야 하며 그중에서도

특히 휴대용 전자기기의 전원 관리 장치는 일반적으로 배터리의 수명문제로 인해 높은 전력 변환효율을 요구 하고 있으며 또한 빠른 과도 응답 특성 그리고 작은 부피를 요구하고 있다. 특히 AMOLED, 휴대폰, 디지털 카메라, MP3, PDAs등 휴대용 전자기기는 다양한 전류/전압 수준의 독립적인 전원을 필요로 한다.

그림 1처럼 인덕터를 이용한 스위칭 직류-직류 변환기의 경우는 시스템을 구성하는데 많은 외부소자가 필요하여 부피가 커지는 단점이 있다. 그리고 다중출력을 쉽게 구현 할 수 있는 방법은 그림 2처럼 하나의 스위칭 직류-직류 변환기와 다수의 저전압강하(Low Dropout, LDO) 조정기로 구성할 수 있다. 하지만 LDO

* 정회원, ** 학생회원 한양대학교 전자통신컴퓨터공학과 (Dep. of electronics & computer engineering, Hanyang Univ.)

※ 이 논문은 2011년도 정부(교육과학기술부)의 재원으로 한국연구재단의 기초연구사업 지원을 받아 수행된 것임(20110004633).

※ 이 논문은 2010년도 정부(지방자치단체)의 재원으로 서울시정개발연구원의 서울시산학협력사업 지원을 받아 수행된 것임(SS100022).

접수일자: 2010년10월9일, 수정완료일: 2011년12월2일

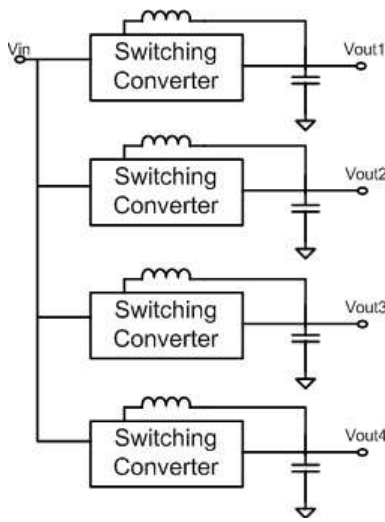


그림 1. 다수의 스위칭 변환기의 구성
Fig. 1. Composition of multiple switching converter.

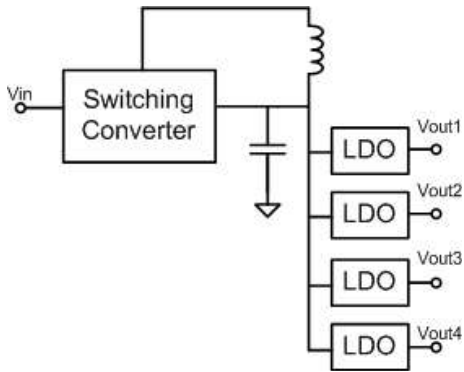


그림 2. 다수의 저전압 강하 조정기의 구성
Fig. 2. Composition of multiple LDO Regulator.

는 전력 손실이 커서 효율이 떨어지는 단점을 가지고 있다.^[1]

휴대용 기기는 배터리를 사용하기 때문에 전력 변환 효율이 크면서 크기가 작아야 한다. 이러한 요구에 부합하는 해결책은 단일 인덕터 다중 출력(Single-Inductor Multiple-Output, SIMO)직류-직류 변환기이다. 일반적으로 SIMO는 출력전압을 제어하기 위한 다양한 우선순위 전력배분조절 (Ordered Power Distributive Control, OPDC)회로를 사용하고 있다.^[2~5]

휴대용 기기는 배터리를 사용하기 때문에 전력 변환 효율이 크면서 크기가 작아야 한다. 이러한 요구에 부합하는 해결책은 단일 인덕터 다중 출력(Single-Inductor Multiple-Output, SIMO)직류-직류 변환기이다. 일반적으로 SIMO는 출력전압을 제어하기 위한 다양한 우선순위 전력배분조절 (Ordered Power Distributive Control, OPDC)회로를 사용하고 있다.^[2~5]

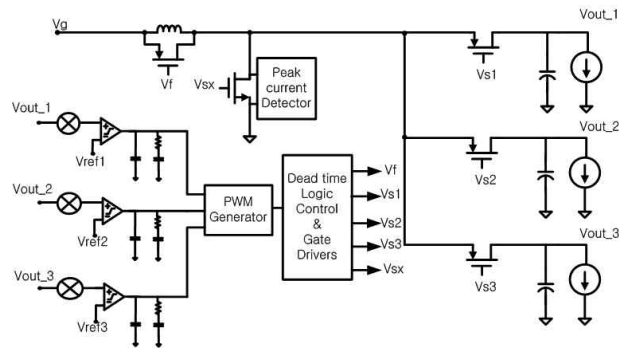


그림 3. 출력마다 오차증폭기를 갖는 직류-직류 변환기
Fig. 3. Every output DC-DC Converter with error Amp.

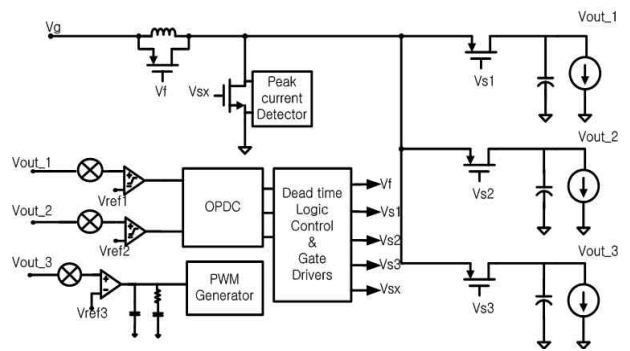


그림 4. 하나의 오차증폭기와 비교기를 갖는 직류-직류 변환기
Fig. 4. DC-DC Converter which has the error amplifier and Comparator.

이러한 OPDC중 그림 3처럼 출력마다 오차 증폭기를 포함한 부궤환 루프를 구성하거나^[2~3], 그림 4처럼 하나의 부궤환 루프와 다수의 비교기를 사용하는 것이 대표적이다^[4]. 출력마다 부궤환 루프를 사용할 경우 많은 외부소자를 사용함으로써 비용의 상승과 부피가 커지며 전력 변환 효율이 낮고 크로스 레귤레이션(Cross regulation) 문제를 가진다, 그리고 하나의 부궤환 루프와 다수의 비교기를 사용할 경우 부피가 커지는 문제를 해결할 수 있지만, 부궤환 루프에 연결된 출력이 경부하(Light load)가 되면 다른 출력을 제어하지 못하는 문제가 발생한다. 본 논문에서는 별도의 외부소자의 추가 없이 모든 출력이 경부하(Light load)에서도 안정적으로 출력전압을 제어 할 수 있게 하였다.

II. 본 론

본 IC는 기본적으로 전류 모드 승압형 직류-직류 변환기로 설계되었으며, 하나의 입력 전압과 두 개의 출력을 가지며 각각 50mA의 부하 전류를 가지고 있다.

구동주파수는 외부에서 저항(R_t)과 캐패시터(C_t)를 이용하여 설정할 수 있도록 하였다.

1. 제안하는 SIMO 직류-직류 변환기 개념

종래의 SIMO 직류-직류 변환기에서는 그림 6에서 처럼 모든 출력에서 필요한 에너지를 오차증폭기를 통해 그 총량을 결정하여 인덕터에 축적하게 된다(EN). 그리고 인덕터에 축적된 에너지를 각각의 출력에서 필요로 하는 만큼씩 배분해서 가져가게 된다(DE). 이때 비교기 제어를 갖는 출력에서 로드가 증가 하거나 감소하게 되면 출력에너지 변화의 합은 오차증폭기에 연결된 출력으로 전달된다. 그러면 출력에서 필요로 하는 에너지와 인덕터에 축적된 에너지 사이에 오차가 발생하게 되고, 이 오차는 오차증폭기에 의해서 인덕터의 축적된 에너지를 증가시키거나 감소시켜 전체적으로 출력전압을 제어하게 된다. 하지만 오차 증폭기와 연결된 출력의 부하가 작거나 없다면 비교기 출력에서 발생한 부하 변화를 오차 증폭기에 전달 할 수가 없고, 출력전압을 안정적으로 제어 할 수가 없게된다.^[4~7]

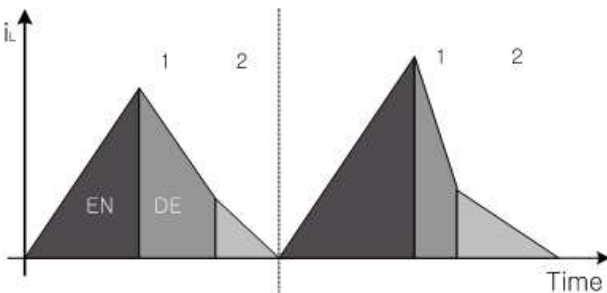


그림 6. 종래의 SIMO의 인덕터 전류 파형
Fig. 6. Inductor current waveform in conventional SIMO.

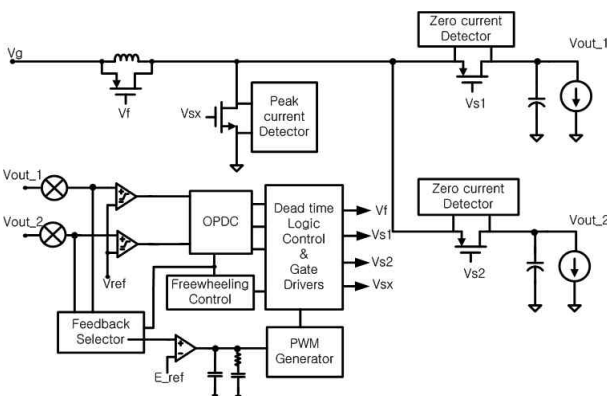


그림 5. 제안하는 부궤환 선택회로를 갖는 SIMO 직류-직류 변환기
Fig. 5. SIMO DC-DC Converter which have negative feedback selection circuit.

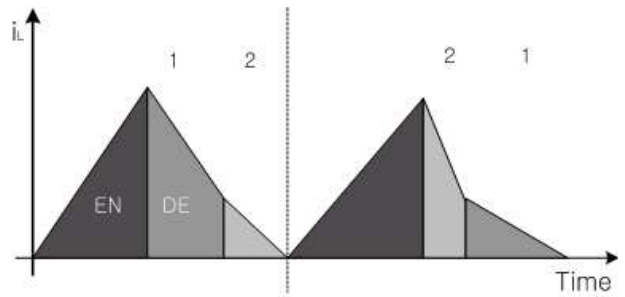


그림 7. 제안하는 SIMO의 인덕터 전류 파형
Fig. 7. Inductor current waveform in proposed SIMO.

제안된 변환기는 설정된 출력전압과 실제 출력전압과의 오차를 비교하기 위해서 각각의 출력전압을 비례 축소한 후 비교기를 이용하여 낮은 값을 갖는 출력을 선택하게 된다. 이때 선택된 낮은 값은 오차증폭기로 보내져 그림 7에서처럼 인덕터의 축적되는 에너지의 양을 결정하게 되며, 또한 출력전압이 낮은 역순으로 출력 스위치를 도통하여 인덕터의 에너지를 배분하여 출력전압을 제어하게 된다.

예를 들어 비례 축소된 출력이 $V_{out1} > V_{out2}$ 이라면, 스위칭 순서는 NMOS 스위치가 ON이 되어 인덕터에 에너지를 축적하게 되고 출력 오차가 적은 Output1의 스위치가 먼저 ON이 되어 에너지를 배분해서 가져간 후 나머지 에너지는 Output2의 스위치가 ON이 되어 에너지를 가져간다. 그리고 인덕터에 에너지가 남아 있을 때 공진을 방지하기 위한 프리휠링 스위치가 ON을 하게 된다.

NMOS SW → Output2 SW → Output1 SW → Vf

비례축소된 출력이 $V_{out2} > V_{out1}$ 일 때 스위칭 순서는 출력 스위치의 순서가 반대가 된다.

NMOS SW → Output1 SW → Output2 SW → Vf

제안하는 SIMO(Single Inductor Multiple Output) 직류-직류 변환기는 기본적인 특성으로 1개의 입력 전압과 2개의 승압(Boost)출력을 갖는 연속전도모드(Continuous Conduction Mode, CCM)와 비연속전도모드(Discontinuous Conduction Mode, DCM)로 동작을 한다. 그림 5는 제안하는 SIMO 직류-직류 변환기의 구성을 보여주고 있다. 제안하는 변환기는 출력전압을 검출하여 비례축소 비교하는 부궤환 선택회로 block와 출력스위치(PMOS)의 동작 우선순위의 도통시간을 결정하는 OPDC block, 시스템에서 공진을 방지하기 위한 프리휠링(Freewheeling) 스위치를 조절하기 위한 block

등으로 구성되어 있다.

2. 부궤환 선택회로 및 OPDC 블럭

출력전압을 비례 축소 비교하여 낮은 전압을 갖는 출력을 선택한다. 이때 출력의 리플전압, 잡음등에 의해서 오동작하는 것을 방지하기 위해 10mV의 히스테리시스를 갖는 비교기를 사용하였다. 이때 Vout1이 낮을 때를 Low, Vout2가 낮을 때를 High를 설정하고 각각의 출력 전압이 원하는 수준에 도달 했는지 여부와 비교해서 출력 스위치 동작의 우선 순위를 정하게 된다. 표 1에 출력상태에 따라 출력 스위치의 동작 순서를 정리하였다. 여기서 C1은 Vout1이 설정된 전압에 도달 했는지를 판단하는 비교기의 출력이며, C2는 Vout2의 비교기 이다, 또한 Out1put, Output2는 각각의 출력 스위치의 동작 순서를 나타내고 있으며, HL은 비례 축소된 각각의 출력을 비교하여 부궤환에 연결된 출력이 무엇인지를 나타내고 있다.

표 1. 출력상태에 따른 출력 스위치 동작 순서
Table 1. Output switch operational order witch follows in output state.

“X” = Don't care

Feedback (HL)	High (Output2 Feedback)				Low (Output1 Feedback)			
	High (Short)		Low (Enough)		High (Short)		Low (Enough)	
Output1 Comparator(C1)	High	Low	High	Low	High	Low	High	Low
Output2 Comparator(C2)	High	Low	High	Low	High	Low	High	Low
Output 1	1 st	1 st	X	X	2 nd	1 st	X	X
Output 2	2 nd	X	1 st	X	1 st	X	1 st	X

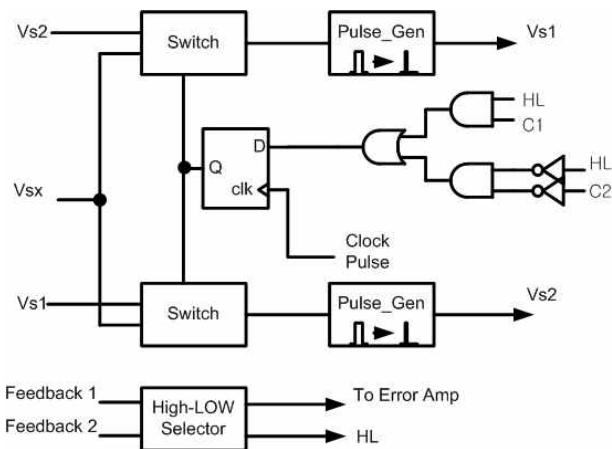


그림 8. OPDC Block 회로도
Fig. 8. OPDC Block diagram.

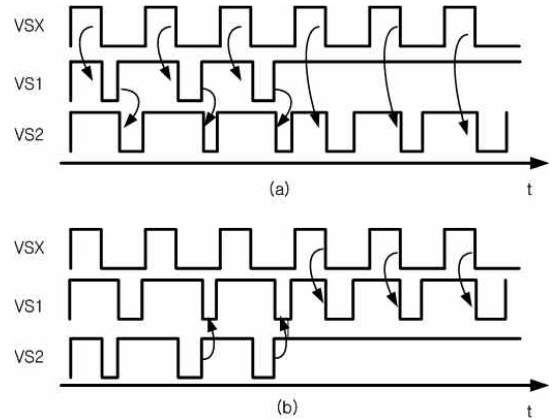


그림 9. Timing 도 (a)출력2가 낮을 때 (b)출력1이 낮을 때
Fig. 9. Timing chart (a) output2 is low (b) output1 is low.

표 1에 따라 출력 스위치 제어신호는 수식(1)과 같이 되고 OPDC Block 전체회로는 그림 8와 같이 구성 할 수 있다.

$$Control\ Signal = HL \cdot C1 + \overline{HL} \cdot \overline{C2} \quad (1)$$

각각의 출력은 Control Signal에 의해 NMOS 스위치 신호(Vsx)와 서로 반대출력 신호중에 하나를 선택할 수 있게 되어 있으며, Control Signal은 Clock Pulse에 동기화 되어 OPDC의 오동작을 방지 하였다.

그림 9(a)는 출력2가 오차증폭기로 부궤환 될 때의 Timing Chart를 보여주고 있으며, 그림 9(b)는 출력1이 오차증폭기로 부궤환 될 때의 Timing Chart를 보여주고 있다.

3. Freewheeling 스위치 제어 블럭

출력전압이 원하는 전압으로 안정화 되면 인덕터에 연결된 PMOS 스위치와 NMOS 스위치가 모두 꺼지는 구간이 발생한다. 이 구간에서 인덕터와 MOS 스위치의 기생 캐패시터에 의해 공진이 발생한다. 공진이 발생하면 IC의 오동작이나 에너지 손실이 발생할 수 있다. 이

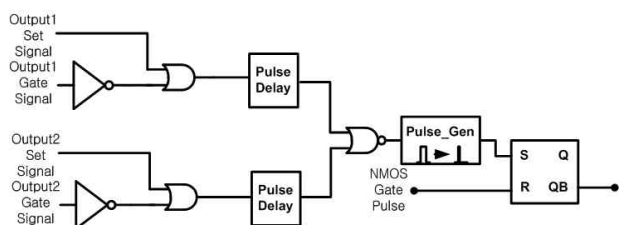


그림 10. Freewheeling 제어 회로
Fig. 10. Freewheeling control diagram.

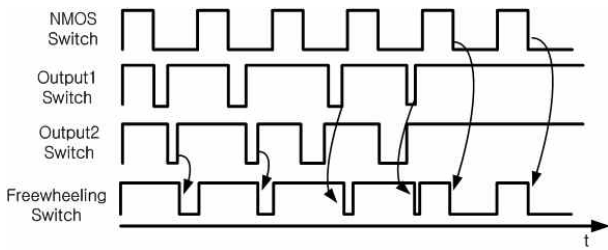


그림 11. Freewheeling 제어 회로의 timing chart
Fig. 11. Timing chart of Freewheeling control circuit.

러한 현상을 방지하기 위해서 모든 스위치가 꺼졌을 때 인덕터 양단의 전압을 같게 하는 Freewheeling 구간을 두게 된다.

그림 10과 같이 출력1과 출력2의 신호에 의해서 SR-Latch를 Set을 하고, NMOS 스위치의 Gate신호에 의해서 SR-Latch를 Reset하게 된다.

출력신호 사이의 Dead time을 보장하기 위해서 각각의 신호에 지연시간을 인가하였다. 제어회로의 동작은 그림 11처럼 PMOS의 출력신호가 있으면 PMOS 스위치의 상승신호에 의해 Set이 되고 NMOS 스위치의 상승신호에 의해 Reset이 되며, 출력신호가 없으면 NMOS 스위치의 하강신호에 의해 Set이 되고 NMOS 스위치의 상승신호에 의해 Reset이 된다.

4. 히스테리시스를 갖는 비교기

낮은 출력전압을 선택하기 위해서 비례축소된 출력을 비교하는 비교기는 출력신호의 리플과 같은 잡음 때문에 발생하는 오동작을 방지하기 위해서 히스테리시스 전압을 가지고 있다. 비교기는 그림 12와 같이 내부 정궤환 (Internal Positive Feedback)과 Push-Pull output stage를 사용하였다. 히스테리시스 전압은 식(2)처럼 바이어스 전류, 입력 Tr(M1)의 크기, 부하 Tr(M3, M6)의 크기비에 의해서 결정된다. 여기서 Beta는 Tr의 W/L을 나타낸다^[6].

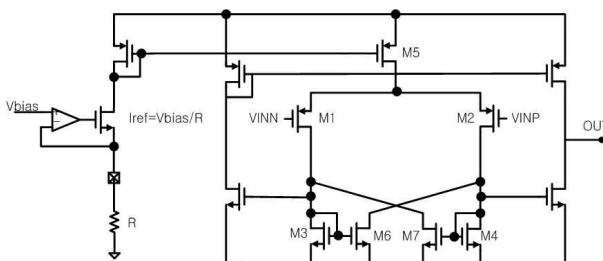


그림 12. 히스테리시스를 갖는 비교기
Fig. 12. The comparator with hysteresis

$$V_{HYS} = 2 \cdot \sqrt{\frac{2i_5}{\beta_1}} \cdot \left[\sqrt{\frac{1}{1 + \frac{\beta_3}{\beta_6}}} - \sqrt{\frac{1}{1 - \frac{\beta_3}{\beta_6}}} \right] \quad (2)$$

III. 실험

본 논문의 부궤환 선택회로를 갖는 단일 인덕터 다중 출력 직류-직류 변환기 회로는 0.35um BCDMOS를 사용하여 제작되었다. 그림 13에는 설계된 SIMO 직류-직류 변환기의 칩 사진을 나타내었으며, 칩의 전체 면적은 1.4mm×1.966mm이다. NMOS 트랜지스터와 PMOS 트랜지스터 그리고 프리휠링 PMOS 트랜지스터의 크기는 변환기의 효율과 칩크기를 고려하여 각각

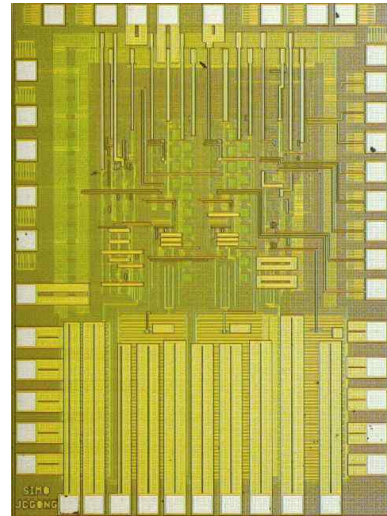


그림 13. 작된 회로의 칩 사진
Fig. 13. die photo of the fabricated chip.

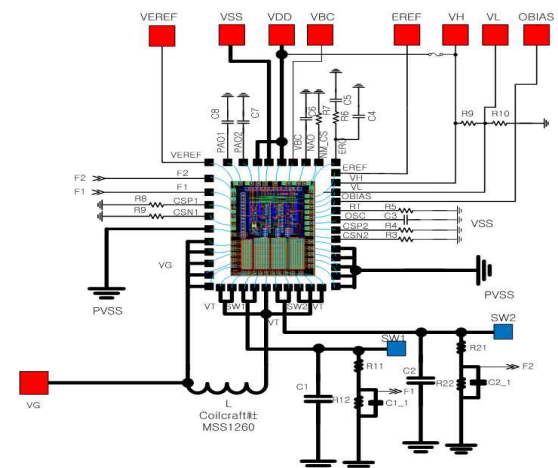


그림 14. Test 회로도
Fig. 14. Test Circuit.

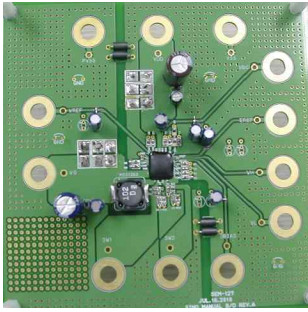


그림 15. Test 지그
Fig. 15. Test Jig.



(a)



(b)

그림 16. 측정결과

- (a) 부하가 10mA일 때 출력 특성
- (b) 부하가 50mA일 때 출력 특성

Fig. 16. Experimental results.

- (a) Output when the load current is 10mA
- (b) Output when the load current is 50mA

59,600um/0.6um, 59,600um/0.6um, 4,000um/0.6um 와 같다. 또한 각각의 MOS 스위치의 기생 저항을 줄이기 위해서 다중 패드와 다중 와이어를 사용하였다.

그림 14는 제작된 Chip을 측정하기 위한 Test 회로와 지그를 보여 주고 있으며, 측정 장비는 오실로 스코프를 이용하였다. 그림 15의 (a)와 (b)는 각각 출력 부하가 10mA일때와 50mA일때의 출력의 전압을 보여주고 있다. 출력전압의 범위는 10mA에서 2.50V 와 2.86V, 50mA에서 2.95V 와 2.51V로 출력이 ±1.5% 이내로 제

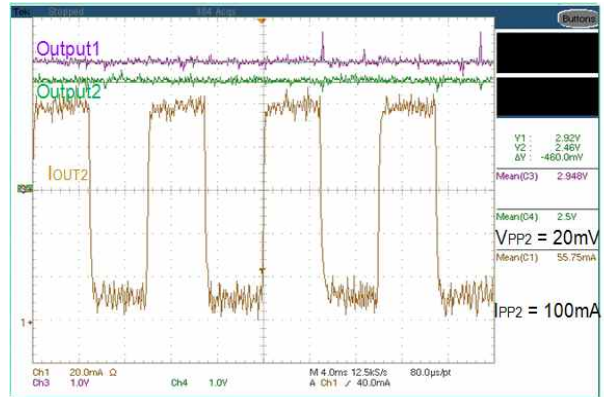


그림 17. 부하 제어 능력 측정 결과
Fig. 17. Load Regulation.

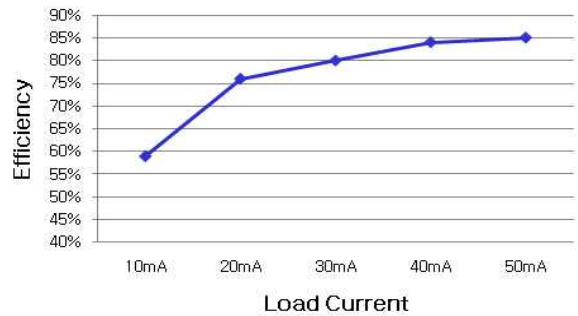


그림 18. 부하에 따른 전력 변환 효율

Fig. 18. Efficiency with respect to the input voltage.

표 2. 성능요약표

Table 2. Performance summary.

Process	0.35 BCDMOS	
Supply voltage	1.5V	
Inductor	1.5uH	
Oscillator Frequency	~ 1MHz	
Maximum Efficiency	85%	
Output(V)	Vout1	Vout2
	2.5V	3.0V
Max Load current	50mA	50mA
Max Output ripple	10mV	10mV
Filtering Capacitor/ESR	10uF/50mΩ	10uF/50mΩ

어 되고 있는 것을 보여주고 있다. 그림 17은 부하의 전류가 변경되었을 때 변환기의 출력에 응답을 나타내는 load regulation에 대한 실험 결과를 나타낸다. 100mA의 부하 전류 변화에 대하여 출력 전압은 20mV로 약 0.8% 변화를 보이고 있다.

그림 18은 제안된 변환기의 각각의 출력 부하 전류가 10mA 부하에서 59%부터 50mA의 부하에서 85%까지 전력 변환 효율을 가지고 있다. 표 2에 설계된 단일 인

덕터 다중 출력 직류-직류 변환기의 전체 성능을 요약 정리 하였다.

IV. 결 론

본 논문은 휴대용 전자기기의 전원 관리 장치로 사용할 수 있는 단일 인덕터 다중 출력 직류-직류 변환기에서 자동적으로 낮은 출력을 부궤환으로 선택하는 회로를 제안함으로써 출력 부하에 관계없이 출력 전압을 안정적으로 제어 할 수 있는 OPDC를 설계 하였다. 본 변환기는 0.35um BCDMOS 2-poly 3-Metal 공정을 사용하여 제작하였으며, 최대 85%의 전력 변환 효율을 갖는다. 본 논문에서 제안된 부궤환 선택 회로는 스텝다운, 스텝업 등 다양한 직류-직류 변환기에 적용이 가능하다.

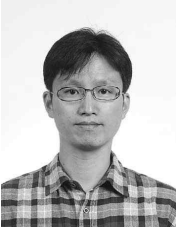
참 고 문 헌

- [1] Ming-Hsin Huang and Ke-Hong Chen "Single-Inductor Multi-Output(SIMO) DC-DC Converter With High Light-Load Efficiency and Minimized Cross-regulation for Portable Devices" IEEE J. Solid-State Circuit, Vol.44, NO.4 April 2009.
- [2] D.G "A Single inductor switching DC-DC converters With Five outputs and ordered power- Distributive Control [OPDC]" IEEE J. Solid-State Circuit, Vol.42, NO.12.December 2007.
- [3] D.Goder and H.samto, "Multiple output regulator with time sequencing," U.S. Patent 5 617 015, Apr.1, 1997.
- [4] W.Ki and D.Ma "Single inductor multiple output switching converters," in Proc. IEEE PESC, Jun. 2001, Vol.1,pp.226-231
- [5] H.-P.Le, C.-S. Chae, K.-C. Lee, S.-W. Wang, G.-H. Cho, and G.-H. Cho " A Single-Inductor Switching dc-dc converter with five outputs and ordered power-distributive control," IEEE J. Solid-State Circuits, vol.42 no.12, pp.2706-2714, Dec. 2007.
- [6] D.Ma, W.-HKi, C.-Y.Tsui, and P.K.T.Mok, "Single-inductor multiple-output switching converters with time-multiplexing control in discontinuous conduction mode," IEEE J.Solid-State Circuits, vol.38, no. 1, pp. 89-100, Jan. 2003.
- [7] D.Ma, W.-H. Ki, and C.-Y. Tsui, "Apseudo-

CCM/DCM SIMO switching converter with freewheel switching," IEEE J.Solid-State Circuits, vol.38, no. 6, pp. 1007-1014, Jun. 2003.

- [8] Phillip E.Allen and Douglas R.Holberg "CMOS Analog Circuit Design", second edition, Oxford University Press, 2002.

저 자 소 개

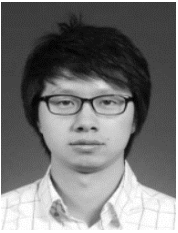


공 정 철(정회원)
 2010년 한양대학교 전자통신
 컴퓨터공학과 석사 졸업.
 2000년 2월~삼성전기
 <주관심분야 : 전력용반도체 구동회로 설계, 아날로그 집적회로 설계>



노 용 성(학생회원)
 2007년 한양대학교 전자전기
 컴퓨터공학부 학사 졸업.
 2011년 현재 한양대학교
 전자통신컴퓨터공학과
 석/박사 통합과정.

<주관심분야 : 전력용반도체 구동회로 설계, 아날로그 집적회로 설계>



문 영 진(학생회원)
 2008년 한양대학교 전자전기
 컴퓨터공학부 학사 졸업.
 2011년 현재 한양대학교
 전자통신컴퓨터공학과
 석/박사 통합과정.

<주관심분야 : 전력용반도체 구동회로 설계, 아날로그 집적회로 설계>



최 우 석(정회원)
 2006년 한양대학교 전자전기
 컴퓨터공학부 학사 졸업.

<주관심분야 : 전력용반도체 구동회로 설계, 아날로그 집적회로 설계>



유 창 식(정회원)
 1992년 서울대학교 전자공학과
 학사 졸업.
 1994년 서울대학교 전자공학과
 석사 졸업.
 1998년 서울대학교 전자공학과
 공학박사 졸업.

1998년~1999년 스위스연방공과대학 집적시스템
 연구소 연구원.
 1999년~2002년 삼성전자 반도체총괄
 책임연구원.
 2002년~현재 한양대학교 융합전자공학부
 부교수.

<주관심분야 : 혼성신호 회로설계, 고속인터페이스 회로, 전력용반도체 구동회로 설계>