

130 nm CMOS 공통 게이트 증폭기를 이용한 60 GHz 양방향 능동 위상변화기

A 60 GHz Bidirectional Active Phase Shifter with 130 nm CMOS Common Gate Amplifier

현 주 영 · 이 국 주

Ju Young Hyun · Kook Joo Lee

요 약

본 논문에서는 기존 CMOS 수동 스위치를 사용한 switched-line 타입 위상변화기의 수동 스위치를 공통게이트 증폭기(양방향 증폭기)로 대체한 60 GHz CMOS 양방향 능동 위상변화기를 제안한다. 양방향 능동 위상변화기는 양방향 증폭기 블록과 수동 delay line 네트워크 블록으로 구성된다. 양방향 증폭기 블록은 순방향과 역방향의 특성이 같도록 설계하기 위해 공통 게이트 증폭기(CGA) 구조가 적합하며, 입력단과 출력단의 매칭은 대칭으로 이루어진다. 또한, 통합 바이어스 회로를 이용하여 1개의 바이어스 전압(V_{DS})만으로도 증폭의 방향(순방향, 역방향)과 크기를 조절할 수 있도록 구성하였다. 수동 delay line 네트워크 블록은 마이크로스트립 라인으로 구성하였다. 동부 하이텍 1P8M 130-nm CMOS 공정을 이용하여 90도, 180도 1-bit 양방향 능동 위상변화기를 각각 설계하였고, 시뮬레이션 결과 60 GHz에서 평균 -3 dB의 삽입 손실을 얻었으며, 각각 90도 180도의 위상차를 얻었다.

Abstract

In this paper, a 60 GHz bidirectional active phase shifter with 130 nm CMOS is presented by replacing CMOS passive switches in switched-line type phase shifter with Common Gate Amplifier(bidirectional amplifier). Bidirectional active phase shifter is composed of bidirectional amplifier blocks and passive delay line network blocks. The suitable topology of bidirectional amplifier block is CGA(Common Gate Amplifier) topology and matching circuits of input and output are symmetrical due to design same characteristic of it's forward and reverse way. The direction(forward and reverse way) and amplitude of amplification can be controlled by only one bias voltage(V_{DS}) using combination bias circuit. And passive delay line network blocks are composed of microstrip line. An 1-bit phase shifter is fabricated by Dongbu HiTek 1P8M 130-nm CMOS technology and simulation results present -3 dB average insertion loss and respectively 90 degree and 180 degree phase shift at 60 GHz.

Key words : Bidirectional Amplifier, Active Phase Shifter, 130 nm CMOS

I. 서 론

최근 60 GHz 주파수 대역을 사용한 근거리 개인

통신 시스템(WPAN: Wireless Personal Area Network) 용 송수신기에 대한 연구가 국내외에서 활발히 진행되고 있다. 60 GHz의 주파수 대역은 수 GHz의 광

고려대학교 모바일솔루션학과(Department of Mobile Solution Engineering, Korea University)

· 논문 번호 : 20110906-097

· 교신저자 : 현주영(e-mail : dito1306@hanmail.net)

· 수정완료일자 : 2011년 10월 26일

대역 주파수를 사용해 대용량 데이터 전송이 가능할 뿐 아니라 매우 짧은 밀리미터 단위의 파장 때문에 안테나 및 송수신기 회로의 소형, 경량화가 가능한 장점이 있다. 기존의 밀리미터파 대역의 회로는 주로 III-V족 화합물 반도체 공정이 사용되어 왔으며, CMOS 공정과 비교해서 제작 비용이 높고, 집적도가 떨어지며, 신뢰성이 낮은 단점이 있다^[1]. 최근 CMOS 공정은 대량 생산, 성숙한 공정 능력 및 높은 직 접화의 장점이 있기 때문에, 60 GHz 대역에서 CMOS 기술을 이용하여 데이터 전송을 위한 위상 배열 회로(phased array)의 MMIC(Microwave Monolithic Integrated Circuit) 구현이 시도되고 있다.

60 GHz 근거리 무선 통신용 송수신 시스템에서는 제한된 출력 전력으로 효율적인 통신을 위해 위상배열 안테나를 사용한 빔-포밍 기법을 채택하고 있다. 빔-포밍용 안테나 시스템에서는 개별 안테나에 전달되는 신호의 위상을 조절하기 위한 위상변화기를 필요로 한다. 최근 그림 1의 시스템과 같이 수신단과 송신단을 공유하는 빔-포밍 안테나 시스템이 소개되고 있다. 이 시스템은 비용 절감과 전력 소모 감소뿐 아니라 면적 활용 등 이점을 가지고 있으며, 이 시스템을 구성하기 위해서는 양방향성 특성을 가진 위상 변화기가 요구된다^[2].

양방향성 특성을 갖는 위상변화기 중 간단한 형태의 위상변화기는 수동 스위치 소자와 delay 라인을 사용한 switched-line 형태의 위상변화기이다. switched-line 위상변화기는 서로 다른 위상을 갖는

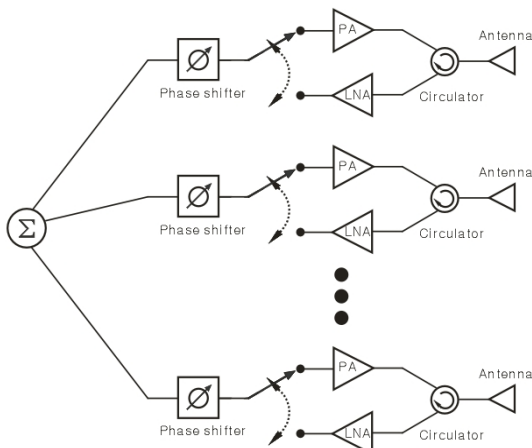


그림 1. 양방향 위상 배열 시스템
Fig. 1. The bidirectional phased array system.

두 개의 라인이 병렬로 연결되며 스위치를 사용하여 그 중 한 개의 path를 선택하는 방법으로 동작한다. 하지만 60 GHz의 고주파 대역에서는 수동 스위치 자체에서 큰 삽입 손실이 발생하여 switched-line 형태의 위상변화기 사용이 어렵다^[3]. 다른 형태의 위상변화기로는 switched-line 형태의 위상변화기에 수동 스위치 대신 능동 스위치를 사용한 위상변화기가 있다. 능동 스위치란 증폭기로 구성되어 바이어스 상태에 따라 스위치처럼 동작하고, 수동 스위치의 삽입 손실을 줄이기 위한 형태이다. 하지만 능동 스위치는 단방향 증폭기로서 동작을 하기 때문에 위상변화기가 양방향으로 동작하지 못하여 그림 1의 시스템에 적용이 제한적이다^[4].

본 논문에서는 60 GHz 대역에서 삽입 손실을 줄이고 단방향 증폭기를 양방향성으로 개선시킨 양방향 증폭기를 이용한 양방향 능동 위상변화기를 130 nm CMOS 공정을 이용하여 설계하였다.

II. 양방향 증폭기 설계

본 논문에서의 회로는 동부 하이텍 1P8M 130-nm CMOS 공정을 이용하여 설계하였으며, 소자의 finger 당 단일 너비는 2.5 um이며 16 finger의 소자를 사용하였다.

양방향 능동 위상변화기 회로에서 가장 중요한 블록이 되는 양방향 증폭기는 그림 2와 같이 구성된다. 이론적으로 양방향 증폭기는 순방향, 역방향으로의 동작, 조절, 전환이 가능해야 하며, 그 특성들이 같아야 적용이 용이하기 때문에 회로의 구조나 매칭 회로들이 대칭성을 가져야 한다.

양방향 증폭기를 설계하기 위한 형태로는 공통 소스(CS) 구조를 사용한 증폭기 형태와 공통 게이트(CG) 구조를 사용한 증폭기 형태가 있다. CS 구조를 사용한 증폭기는 대칭 구조가 아니기 때문에 단일 증폭기만으로는 양방향성 특성을 갖는 증폭기를 설계하는 것이 제한적이다. 그래서 서로 증폭하는 방향이 반대인 2개의 단일 증폭기를 병렬로 연결하여 양방향 증폭기의 설계가 가능하다. 하지만 병렬 구조의 CS 증폭기로 구성된 양방향 증폭기를 설계하여 위상변화기에 적용하게 되면 회로가 복잡하고 사이즈가 커지며, DC 전력 소모량이 증가하게 된다.

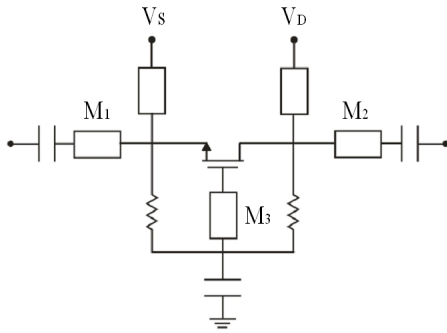


그림 2. 제안하는 양방향 증폭기 구조
Fig. 2. The proposed bidirectional amplifier.

그러나 CG 구조를 사용한 단일 증폭기의 경우, 게이트를 중심으로 대칭성을 가지기 때문에 CS 구조처럼 2개의 증폭기를 병렬로 연결할 필요 없이 한 개의 증폭기만으로도 양방향 증폭기 설계가 가능하다. 대칭성과 회로의 사이즈 및 효율 측면 등을 고려하였을 때 양방향 증폭기 설계할 때 CS 구조보다는 CG 구조가 적합한 구조이다^[5].

그림 2는 CG 구조를 적용한 양방향 증폭기의 구조이다. 바이어스 상태에 따라 순방향 역방향으로 동작이 가능하며, 입력단과 출력단을 대칭으로 설계하였기 때문에 그 특성들은 거의 유사하다. M1, M2는 마이크로스트립 라인으로 구성된 입력단과 출력단의 매칭 회로이며, CG 구조의 게이트가 중심이 되어 입력단과 출력단의 매칭 회로를 대칭으로 설계한다. 하지만 매칭 회로를 대칭으로 설계해야 한다는 제한된 조건 때문에 매칭 회로 설계가 자유로운 단방향 증폭기에 비해 이득과 반사 손실 등의 특성이 떨어질 수 있다^[6].

또한 일반적인 양방향 증폭기는 게이트, 소스, 드레인의 바이어스 전압을 이용해 신호의 증폭되는 방향과 크기를 조절해 준다. 하지만 증폭기 하나당 총 2개의 이상의 바이어스 전압을 사용하므로 여러 개의 바이어스 전압과 바이어스 회로가 필요하며, 회로가 복잡해지고 면적도 커지게 된다. 그래서 본 논문에서의 양방향 증폭기는 게이트와 소스, 게이트와 드레인을 저항으로 연결한 통합 바이어스 회로를 구성하여 증폭기당 1개의 바이어스 전압(VDS) 만으로도 순방향과 역방향의 증폭의 방향과 크기를 조절할 수 있다. 통합 바이어스 회로에 사용되는 저항은

각 단의 전압 분배의 역할 외에도 M3과 함께 증폭기의 안정화 조절 역할에도 기여하고 증폭기 이득과도 연관이 있다. 이처럼 통합 바이어스를 적용한 양방향 증폭기로 구성된 위상변화기는 1-bit당 1개의 바이어스만으로 조절과 변환이 가능하므로, 기존의 양방향 증폭기를 적용한 위상변화기에 비해 바이어스 전압과 바이어스 회로의 개수를 절반 이상으로 감소하여 사이즈는 축소되며, 회로가 간편해진다.

양방향 증폭기의 동작은 드레인단의 바이어스 회로에는 1.2 V를 인가하고, 소스단의 바이어스 회로에 0 V를 인가해 주면 순방향, 반대로 바이어스 전압을 인가해 주면 역방향으로 증폭기가 동작하며, 바이어스 전압의 크기에 따라 증폭의 크기도 결정된다.

양방향 증폭기 시뮬레이션 결과 이득은 약 -1.5 dB이며, 입력 단과 출력단의 Return Loss는 평균 -10 dB이다.

III. 양방향 능동 위상변화기 설계 및 결과

그림 3(a)는 대표적으로 사용하는 switched-line 형태의 위상변화기 회로의 구조이다. 이 구조는 매우 간단한 구조이고 사이즈도 작은 장점이 있지만 수동 위상변화기이기 때문에 4-bit 기준으로 고려하였을 때 약 -22 dB 이하의 큰 삽입 손실을 가진다는 단점이 있다^[3]. 이처럼 위 구조는 고주파 대역에서 수동 스위치 자체의 큰 삽입 손실로 인해 위상변화기의 손실을 증가시키기 때문에 사용이 어렵다. 이러한 단점을 보완하기 위해 본 논문에서 제안하는 위상변화기는 2개의 양방향 증폭기 사이에 delay line을 삽입한 구조(path-1)와 양방향 증폭기만 2개 연결한 구조(path-2)를 병렬로 연결하여 path-1과 path-2의 위상 차이를 발생시키는 구조이다. 또한, 1개의 path를 하나의 바이어스 전압으로 조절하기 위한 통합바이어스 회로를 사용하였기 때문에 1-bit 양방향 위상변화기를 1개의 바이어스 전압만으로 조절이 가능해졌으며 회로도 간단해졌다. 위상변화기의 동작원리는 바이어스 전압으로 인해 신호가 path-1과 path-2 중 1개의 path만 통과하게 된다. path-1에 바이어스 전압 1.2 V를 주면 증폭기가 on-state 스위치처럼 동작하며, path-2에 바이어스 전압에 0

V를 인가할 경우 증폭기가 off-state 스위치처럼 동작하여 path - 1을 통과한다. 반대로 바이어스 전압을 주게 되면 path - 2를 통과한다. 그래서 2개의 path 중 1개의 path만 통과함으로써 delay line 통과 여부에 따라 위상 차이가 발생하게 되는 것이다. 추가적으로 드레인단의 바이어스 회로에는 1.2 V를 인가하고 소스단의 바이어스 회로에 0 V를 인가해 주면 순방향, 반대로 바이어스 전압을 넣어주면 역방향으로 동작을 한다.

그림 3(b)는 제안하는 1-bit 양방향 능동 위상변화기의 구조이며, delay line의 길이에 따라 원하는 위상차를 구현할 수 있다. 또한, delay line이 90도인 1-bit 위상변화기와 180도인 1-bit 위상변화기를 연결하면 90도 간격으로 360도의 위상을 변화시킬 수 있는 위상변화기 설계가 가능하다.

본 회로의 시뮬레이션은 Agilent-ADS Simulator를 이용하여 설계하였으며, 회로의 레이아웃은 ADS Momentum을 통한 EM 시뮬레이션을 사용하여 트랜지

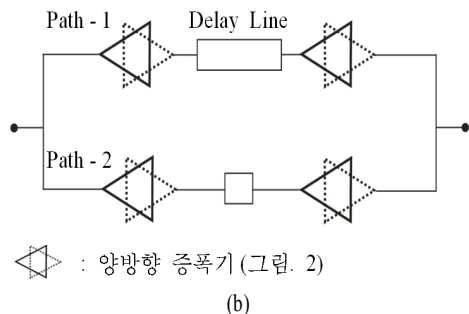
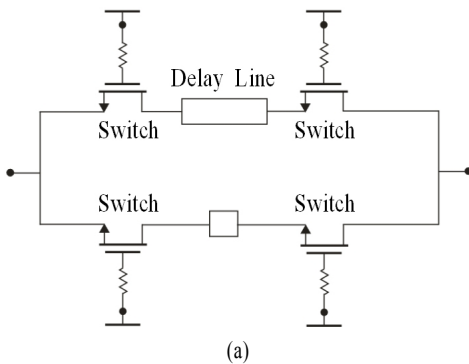


그림 3. (a) 기존의 양방향 위상변화기 구조, (b) 제안하는 양방향 능동 위상변화기 구조

Fig. 3. (a) The conventional bidirectional phase shifter, (b) The proposed bidirectional active phase shifter.

스터, 레이아웃 등의 모든 기생 성분을 충분히 고려하여 양방향 증폭기와 능동 위상변화기를 설계하였다. 또한, CMOS 공정에 제출한 레이아웃은 ADS의 EM 시뮬레이션 결과를 기반으로 하여 Cadence를 사용하여 설계를 완성하였다.

그림 4는 1-bit 양방향 능동 위상변화기의 순방향으로 동작할 때의 삽입 손실이며, 역방향으로 동작할 때의 삽입 손실 특성은 순방향일 때의 특성과 거의 흡사하다. 순방향, 역방향 모두 평균 -3 dB의 삽입 손실로 같은 특성을 보인다. 또한, path - 1과 path - 2일 때의 보이는 약간의 삽입 손실 차이는 delay line 손실로 인한 것이다. 그림 5는 90도, 180도 1-bit 양방향 능동 위상변화기 각각의 위상 차이를 보이며 약 10 GHz의 대역폭을 가진다.

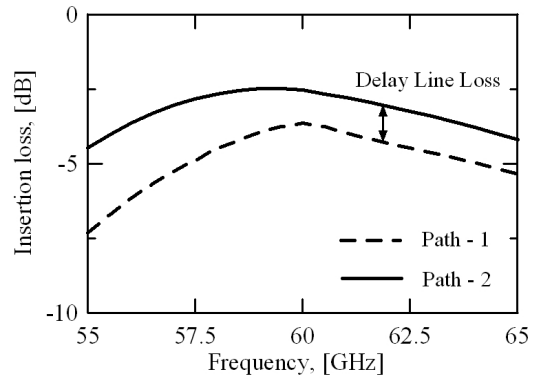


그림 4. 1-bit 180도 양방향 능동 위상변화기의 삽입 손실

Fig. 4. Insertion loss of 1-bit 180 degree bidirectional active phase shifter.

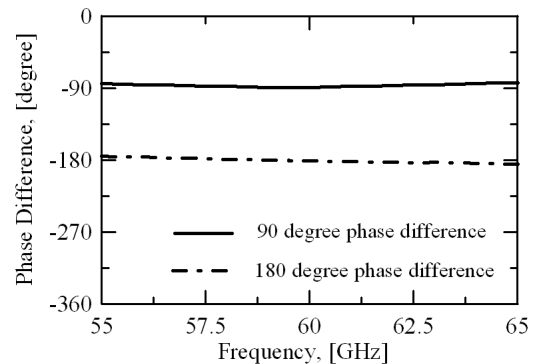
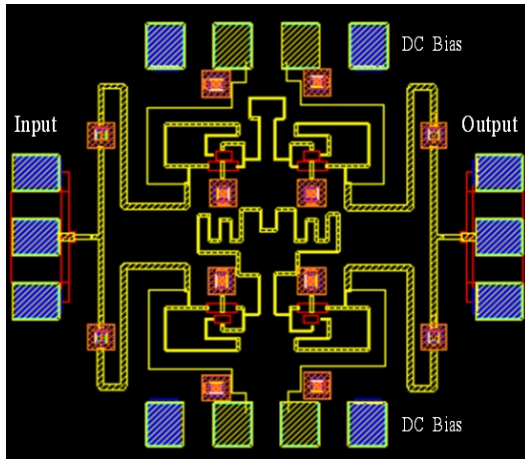
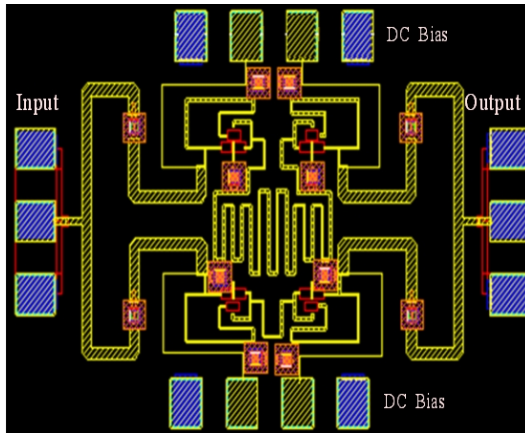


그림 5. 1-bit 양방향 능동 위상변화기의 위상 차이

Fig. 5. Phase difference of 1-bit bidirectional active phase shifter.



(a)



(b)

그림 6. (a) 1-bit 90도 양방향 능동 위상변화기 레이아웃, (b) 1-bit 180도 양방향 능동 위상변화기 레이아웃

Fig. 6. (a) Layout of 1-bit 90 degree bidirectional active phase shifter, (b) Layout of 1-bit 180 degree bidirectional active phase shifter.

IV. 결 론

기존 수동 스위치를 사용한 switched-line 형태의 위상변화기에서 발생하는 삽입 손실을 개선하기 위해 수동 스위치 대신 양방향 증폭기를 사용하여 양방향 능동 위상변화기를 설계하였다. 양방향 증폭기는 순방향, 역방향으로 동작, 조절, 전환이 가능해야 하며, 그 특성들이 같아야 적용이 용이하기 때문에 대칭성과 회로의 효율을 고려하였을 때 적합한 구조인 CG 구조로 설계를 하였으며, 입력단과 출력단의

매칭 회로는 트랜지스터의 게이트를 중심으로 대칭으로 설계하였다. 또한, 회로 면적 축소와 간단한 회로 구성을 위해 저항으로 구성된 통합 바이어스 회로를 사용하여 바이어스 회로와 바이어스 전압의 개수를 줄였다.

그림 6(a)와 (b)는 각각 90도와 180도 1-bit 양방향 능동 위상변화기 레이아웃으로 각각의 칩 사이즈는 $600\text{ }\mu\text{m} \times 570\text{ }\mu\text{m}$, $730\text{ }\mu\text{m} \times 450\text{ }\mu\text{m}$ 이며 1-bit당 DC 전력 소모량은 약 6 mW이다. 양방향 능동 위상변화기는 1-bit당 삽입 손실이 평균 -3 dB로서 switched-line 형태의 위상변화기에서 발생하는 평균 -5.5 dB의 삽입 손실에 비해 개선되었다는 것을 확인할 수 있다. 4-bit 위상변화기를 기준으로 하였을 경우 약 10 dB 정도의 손실이 줄었음을 확인할 수 있으며, 빔포밍 시스템 측면에서도 손실이 최소화하는데 기여할 수 있다.

하지만 Cutoff Frequency(F_t)가 약 115 GHz이며, Maximum Oscillation Frequency(F_{max})가 약 80 GHz인 130 nm CMOS 공정을 이용하여 60 GHz에서 양방향 증폭기를 설계하였지만, 이득 측면에서 좋은 특성을 얻진 못했다. 그러나 90 nm CMOS 공정은 F_t 가 150 GHz이고, F_{max} 가 200 GHz이며, 65 nm CMOS 공정은 F_t 가 250 GHz이고, F_{max} 가 220 GHz인 것처럼^[7] CMOS 공정의 성능이 좋아질수록 고주파에서의 설계가 가능하고 수월해지며, 추후에 130 nm CMOS 공정 이외의 90 nm, 65 nm CMOS 공정을 이용하여 양방향 능동 위상변화기를 설계한다면 별도의 증폭기 없이 이득을 갖는 양방향 위상변화기 설계가 가능할 정도로 개선이 가능할 것이다.

참 고 문 헌

- [1] D. Dawn, et al., "60 GHz CMOS power amplifier with 20-dB-gain and 12 dBm Psat", *IEEE, Int. Microwave Symp., Dig.*, pp. 537-540, Jun. 2009.
- [2] E. Cohen, C. Jakobson, S. Ravid, and D. Ritter, "A bidirectional TX/RX four element phased-array at 60 GHz with RF-IF conversion block in 90 nm CMOS", *IEEE, RFIC Symp.*, pp. 207-210, Jun. 2009.
- [3] Sang Young Kim, G. M. Rebeiz, "A 4-bit passive

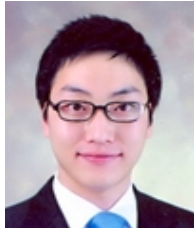
phase shifter for automotive radar applications in 0.13 μm CMOS", *IEEE J. CISC*, pp. 1-4, Oct. 2009.

- [4] 최승호, 이국주, 최정환, 김문일, "65 nm CMOS 스위칭-증폭기를 이용한 60 GHz 능동위상변화기 설계", 한국전기전자학회논문지, 14(3), pp. 232-235, 2010년 9월.
- [5] J. W. Archer, O Sevimli, and R. A. Batchelor, "Bi-directional amplifiers for half-duplex transceivers",

IEEE, GaAs IC Symp., pp. 251-254, Oct. 1999.

- [6] J. M. Yang, et al., "Compact Ka-band bi-directional amplifier for low-cost electronic scanning array antenna", *IEEE J. Solid-State Circuits*, vol. 39, no. 10, pp. 1716-1719, Oct. 2004.
- [7] Dajiang Yang, Yuanli Ding, and Samny Huang, "A 65-nm high-frequency low-noise CMOS-based RF SoC technology", *IEEE Trans, Electron. Devices*, vol. 57, no. 1, pp. 328-335, Jan. 2010.

현 주 영



2010년 2월: 광운대학교 전파공학과 (공학사)
 2012년 2월: 고려대학교 모바일솔루션학과 (공학석사)
 [주 관심분야] 초고주파 회로 설계

이 국 주



2005년: 고려대학교 전기전자전파공학과 (공학사)
 2008년: 고려대학교 전파공학과 (공학석사)
 2008년 3월~현재: 고려대학교 전자전기공학과 박사과정
 [주 관심분야] 초고주파 회로 설계, 안테나 설계