

Al₂O₃-HfO₂-Al₂O₃와 SiO₂-HfO₂-SiO₂ 샌드위치 구조 MIM 캐패시터의 DC, AC Stress에 따른 특성 분석

곽호영¹, 권혁민¹, 권성규¹, 장재형¹, 이환희¹, 이성재¹, 고성용², 이원묵², 이희덕^{1,a}

¹ 충남대학교 전자전파정보통신공학과

² DMS

Characterization of Sandwiched MIM Capacitors Under DC and AC Stresses: Al₂O₃-HfO₂-Al₂O₃ Versus SiO₂-HfO₂-SiO₂

Ho-Young Kwak¹, Hyuk-Min Kwon¹, Sung-Kyu Kwon¹, Jae-Hyung Jang¹,
Hwan-Hee Lee¹, Song-Jae Lee¹, Sungyong Go², Weon-Mook Lee², and Hi-Deok Lee^{1,a}

¹ Department of Electronics Engineering, Chungnam University, Daejeon 305-764, Korea

² DMS Co., Ltd, Suwon 443-803, Korea

(Received November 10, 2011; Revised November 11, 2011; Accepted November 14, 2011)

Abstract: In this paper, reliability of the two sandwiched MIM capacitors of Al₂O₃-HfO₂-Al₂O₃ (AHA) and SiO₂-HfO₂-SiO₂ (SHS) with hafnium-based dielectrics was analyzed using two kinds of voltage stress; DC and AC voltage stresses. Two MIM capacitors have high capacitance density (8.1 fF/μm² and 5.2 fF/μm²) over the entire frequency range and low leakage current density of ~1 nA/cm² at room temperature and 1 V. The charge trapping in the dielectric shows that the relative variation of capacitance ($\Delta C/C_0$) increases and the variation of voltage linearity (α/a_0) gradually decreases with stress-time under two types of voltage stress. It is also shown that DC voltage stress induced greater variation of capacitance density and voltage linearity than AC voltage stress.

Keywords: High-k, Al₂O₃-HfO₂-Al₂O₃, SiO₂-HfO₂-SiO₂, AC stress, Charge trapping

1. 서 론

MIM (Metal-Insulator-Metal) 캐패시터는 RF (radio frequency), AMS (analog mixed signal) 회로 등에서 널리 사용되고 있다 [1,2]. 특히 캐패시터가 아날로그 칩에서 많은 영역을 차지하기 때문에 MOSFET (metal-oxide-semiconductor field-effect transistor)의 scale down에 따라 캐패시터의 중요성이 커지고 있다 [3]. MIM 캐패시터의 유전체로는 SiO₂ 또는 Si₃N₄가

주로 사용되었으며, 높은 캐패시턴스 밀도를 얻기 위해 유전체의 두께를 줄이는 방법을 사용하였다. 하지만 유전체의 두께가 급격히 줄어들면서 높은 누설전류 (leakage current)와 신뢰성 (reliability) 문제 때문에 기존의 물질을 사용하는데 제약이 생기게 되었다 [4]. 따라서 유전체의 물리적인 (physical) 두께를 크게 가지면서도 큰 캐패시턴스 (capacitance)를 얻고, 누설전류를 줄이기 위해 HfO₂(~25) [5,6], Al₂O₃ (~9) [7], ZrO₂ (~20) [8], La₂O₃ [9]와 같이 기존의 SiO₂보다 큰 유전상수 (k)를 가지는 고유전율 물질을 적용하게 되었다. 많은 고유전율 물질 중에서 뛰어난

a. Corresponding author; hdlee@cnu.ac.kr

특성들, 예를 들어 큰 캐패시턴스, 열적 안정성 (thermal stability), 넓은 밴드갭 (wide band gap) 특성을 갖고 있는 HfO_2 기반 물질이 MIM 캐패시터에 널리 적용되었다 [10]. 하지만 단일 고유전율 물질은 낮은 밴드 오프셋 (low band offset)과 계면 특성에 의해 누설전류가 크게 나타나는 경우가 있다. 따라서 누설 전류가 증가하는 것을 방지하기 위해 하나의 고유전율 물질위에 다른 고유전율 물질을 첨가한 적층 (laminate) 또는 샌드위치 (sandwich) 구조의 MIM 캐패시터에 대해 연구하기 시작하였다. 이러한 적층 구조에서는 전극과 절연층의 장벽을 높게 하여 누설전류를 낮출 수 있으며 최근에 $\text{Al}_2\text{O}_3/\text{HfO}_2/\text{Al}_2\text{O}_3$ (AHA)와 $\text{SiO}_2/\text{HfO}_2/\text{SiO}_2$ (SHS) 구조에 대해 보고된 적이 있다 [11]. 하지만 이런 고유전율 물질들은 전극과 절연층 사이의 계면에 결점 (defect)이 많을 수 있기 때문에 이전의 일반적으로 사용되는 SiO_2 또는 Si_3N_4 유전체에 비해 전기적 스트레스에 따른 높은 quadratic VCC (voltage coefficient of capacitance)와 소자의 신뢰성 특성에 열화를 나타낸다. 이러한 특성들은 소자의 동작에 영향을 끼쳐서 RF와 AMS 같은 회로의 성능에 제한을 줄 수 있기 때문에 전기적 스트레스에 따른 소자의 특성 저하에 대한 정확한 분석이 필요하다. 또한 지금까지 유전체의 신뢰성 분석은 대부분 DC stress에서 이루어지고 있지만, 실제 회로의 동작은 대부분 dynamic stress에 영향을 많이 받기 때문이다. 하지만 스트레스 종류에 따른 차세대 MIM 캐패시터의 특성 변화에 대한 보고는 미흡한 상태이다.

본 논문에서는 고유전체 물질 중 널리 적용되고 있는 HfO_2 물질에 Al_2O_3 또는 SiO_2 를 위·아래로 적층한 AHA (Al_2O_3 - HfO_2 - Al_2O_3)와 SHS (SiO_2 - HfO_2 - SiO_2) 샌드위치 구조 [12]를 적용하여 소자를 제작하고 AHA와 SHS의 두 샌드위치 구조의 MIM 캐패시터에서 DC와 AC 스트레스 전압에 따른 신뢰성 특성에 대해서 비교 분석하였다.

2. 실험 방법

소자 제작 과정을 그림 1에 간략하게 나타내었다. MIM 캐패시터는 8인치 p-type 실리콘 기판위에 제작하였다. SHS의 경우 실리콘 웨이퍼 위에 500 nm 두께의 SiO_2 층을 형성하고 그 위에 TiN을 증착하여 bottom 전극을 형성하였다. 다음으로 ALD (atomic layer deposition)를 이용하여 300°C 에서 SiO_2 (3 nm)

500nm SiO_2 deposited on silicon substrate

TiN film was deposited as bottom electrode

Dielectric film deposited using ALD at 300°C
(SHS : 3/4/3nm, AHA : 2/11/2nm)

TiN film was deposited as top electrode

Annealing process at 420°C , 30min

Fig. 1. Process flow for experiment.

/ HfO_2 (4 nm)/ SiO_2 (3 nm)의 절연층을 증착하였다. 마지막으로 TiN을 증착하여 top 전극을 형성하였다. AHA의 경우 TiN을 증착하여 bottom layer을 Metal 2로 형성한 후 300°C 에서 ALD를 이용하여 Al_2O_3 (2 nm)/ HfO_2 (11 nm)/ Al_2O_3 (2 nm)의 절연층을 증착하고 마지막으로 절연층 위에 TiN을 top 전극으로 형성하였다.

제작된 소자의 전기적 특성 및 신뢰성을 측정하기 위해서 C-V 특성은 HP 4284A precision LCR meter를 이용하였고, I-V 특성은 Agilent 4156C semiconductor parameter analyzer 계측기를 사용하였다.

3. 결과 및 고찰

그림 2는 MIM 캐패시터에 인가한 2가지 형태의 스트레스 전압을 나타낸다. DC 스트레스 전압은 Agilent 4156C semiconductor parameter analyzer를 이용하여 인가하였고, AC 스트레스 전압은 Agilent 81101A pulse-generator를 이용하여 인가하였다. 그림 3은 100~1 MHz 범위에서 AHA 구조와 SHS 구조의 capacitance density ($\text{fF}/\mu\text{m}^2$)를 나타낸다. 측정된 주파수 범위에서 AHA 구조는 약 $8.1 \text{ fF}/\mu\text{m}^2$, SHS 구조는 약 $5.2 \text{ fF}/\mu\text{m}^2$ 의 높은 정전용량 밀도를 가지는 것을 알 수 있다 [11].

두 MIM 캐패시터에서 normalized thickness(t_{eff})를 식 (1), (2)와 같이 HfO_2 층을 기준으로 하여 고려해보면 AHA 구조가 SHS 구조보다 50% 더 큰 물리적

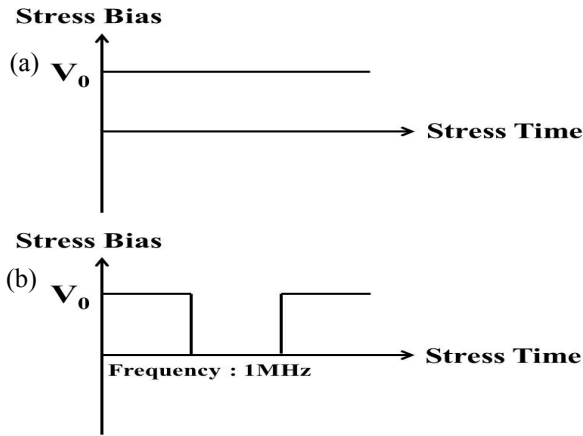


Fig. 2. Two kinds of voltage stress are applied to analyze the dependence of capacitance variation on stress type. (a) DC voltage stress and (b) AC voltage stress.

두께를 갖지만 SHS 구조가 AHA 구조보다 1.5배 정도 큰 t_{eff} 를 가지는 것을 알 수 있다.

$$t_{eff.AHA} = t_{HfO_2} + \frac{\epsilon_{HfO_2}}{\epsilon_{Al_2O_3}} t_{Al_2O_3} \quad (1)$$

$$t_{eff.SHs} = t_{HfO_2} + \frac{\epsilon_{HfO_2}}{\epsilon_{SiO_2}} t_{SiO_2} \quad (2)$$

그림에도 불구하고 AHA 구조가 SHS 구조에 비해 1.6배 정도 큰 정전용량 밀도를 가지므로 AHA 구조가 차세대 MIM 캐패시터 물질로 적합하다고 생각할 수 있다.

두 MIM 캐패시터의 전기적 특성 중 하나인, 전류-전압 특성은 그림 4(a)와 같고 앞에서 생각한 t_{eff} 를 바탕으로 고려한 전류-전기장 특성은 그림 4(b)와 같다. 두 소자 모두 HfO_2 물질의 양쪽에 각각 Al_2O_3 또는 SiO_2 의 interlayer를 사용하였는데 이러한 interlayer는 넓은 밴드 갭 특성을 이용하여 전극으로부터 유입되는 캐리어들을 막아주는 역할로 많이 사용되고 있다. 낮은 electric field 에서는 SHS가 AHA 구조에 비해 작은 누설 전류 특성을 보이지만, 높은 electric field 에서는 AHA가 SHS에 비해 낮은 누설 전류 특성을 보이고, 높은 breakdown electric field를 갖는다. 이것은 누설전류가 두 샌드위치 구조에서 HfO_2 층에 의해 좌우되는데 AHA가 SHS 구조에 비해 큰 physical thickness를 갖기 때문이다.

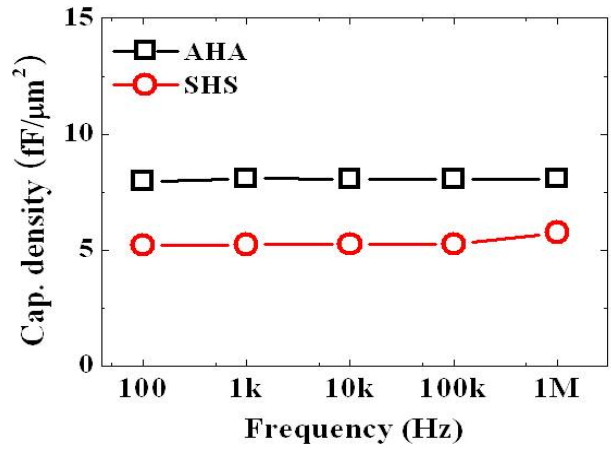


Fig. 3. Capacitance density of the sandwiched MIM capacitors as a function of frequency [11].

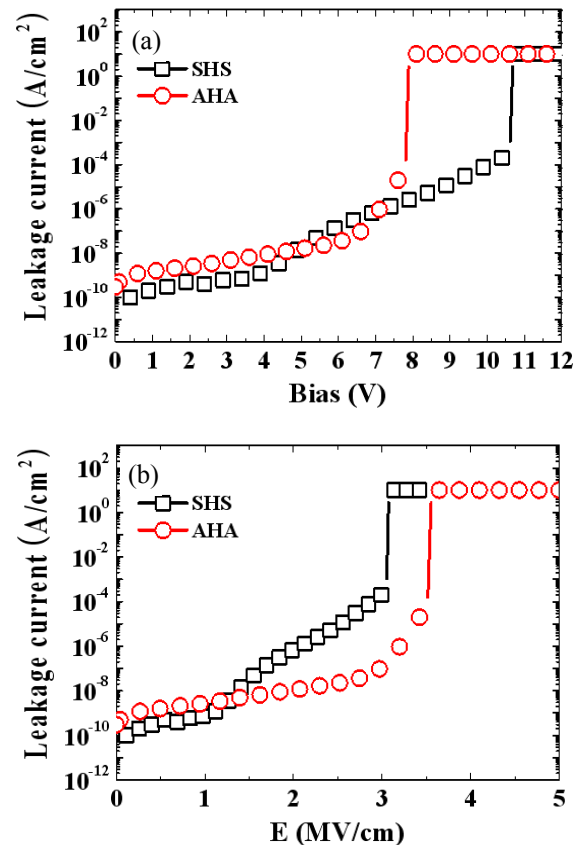


Fig. 4. (a) Leakage current versus applied bias, and (b) leakage current versus electric field for two sandwiched MIM capacitors. Electric field in (b) was obtained by dividing the applied bias in (a) by the effective thickness of dielectrics expressed as (1) and (2).

RF 및 AMS 회로에 MIM 캐패시터를 적용하는데 고려해야 되는 중요한 성분 중 하나가 VCC (voltage coefficient of capacitance)이다. MIM 캐패시터의 전압 안정성은 C-V 특성을 C_0 값을 기준으로 normalized한 후 평가할 수 있다. 2차 함수식을 이용하여 data fitting을 하게 되면 아래 식 (3)과 같이

$$\begin{aligned}
 C(V) &= C_0(\alpha V^2 + \beta V + 1) \Rightarrow \frac{C(V) - C_0}{C_0} \times 10^6 \\
 &= \frac{\Delta C}{C_0} \times 10^6 \\
 &= [\alpha V^2 + \beta V]_{ppm} \quad (3)
 \end{aligned}$$

normalized된 값을 얻을 수 있다. 이 때 식의 2차 항의 계수인 α 값이 quadratic VCC가 되며 일차항의 계수인 β 값이 voltage linearity VCC를 나타낸다. 여기서 C_0 는 전압이 인가되지 않았을 때의 정전용량이고 V 는 가해진 전압을 나타낸다. 두 구조에 걸리는 electric field가 같아지도록 스트레스 전압 (V_0) 조건을 설정하였다. AHA 구조에는 5 V, SHS 구조에는 7.9 V를 스트레스 전압으로 인가하여 MIM 캐패시터의 신뢰성 특성을 분석하였다. 인가된 DC 스트레스 전압에 따른 정전용량 특성은 그림 5와 같다. 스트레스 전압을 인가하게 되면 dielectric내에 trap이 생성되며, 생성된 trap에 캐리어들이 trapping되어 새로운 dipole을 형성함으로써 정전용량의 증가를 유발할 수 있다 [13].

측정된 변화량을 토대로 DC와 AC 스트레스 전압에 따른 10년 동안의 정전용량 변화량을 살펴보면 그림 6과 같다. DC 스트레스 전압의 경우 AHA가 0.41%, SHS가 0.67%, AC 스트레스 전압인 경우 AHA가 0.32%, SHS가 0.42%인 것을 알 수 있다. AC의 변화량이 DC의 경우보다 작은 것은 zero bias 동안 trapping 되었던 carrier들의 detrapping 현상이 발생하기 때문이다. 이와 같이 AHA 구조가 SHS 구조에 비해 정전용량의 변화량이 작은 것을 통해 AHA 구조가 좋은 신뢰성 특성을 가진다고 볼 수 있다.

DC와 AC 스트레스 전압에 따른 AHA와 SHS의 VCC 변화율은 그림 7과 같다. 한 가지 흥미로운 것은 그림 6에서 DC 스트레스 전압을 인가 한 경우 SHS가 AHA에 비해 큰 정전용량의 상대적 변화율을 나타낸 것과 달리, 그림 7에서는 SHS와 AHA 구조가 DC와 AC 스트레스 전압 모두에서 비슷한 α/α_0 의 변화율을 나타낸다는 것이다. 특히 SHS 구조가 DC 스트레스 전압에서 정전용량의 변화가 AHA 구조에

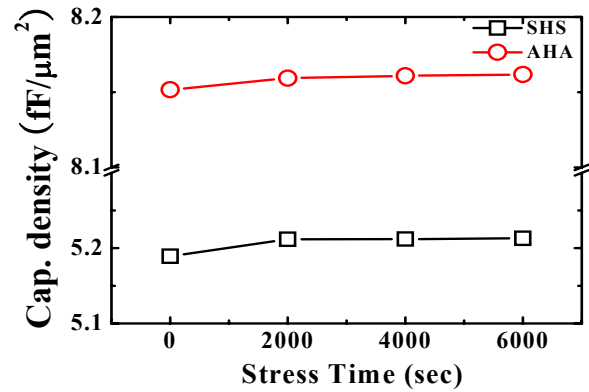


Fig. 5. Variation of capacitance density for two sandwiched MIM capacitors as a function of DC stress time.

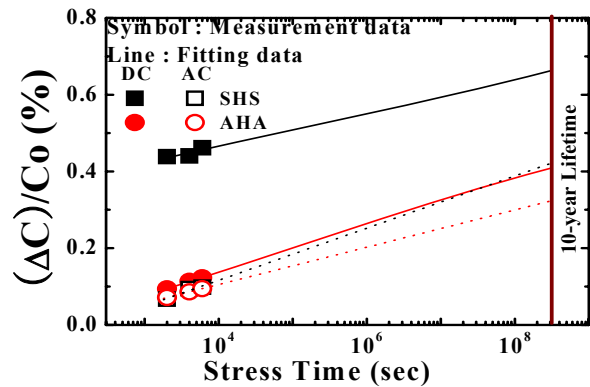


Fig. 6. Comparison of the relative variation of capacitance density for two sandwiched MIM capacitors under DC and AC stresses (solid : DC stress, open : AC stress).

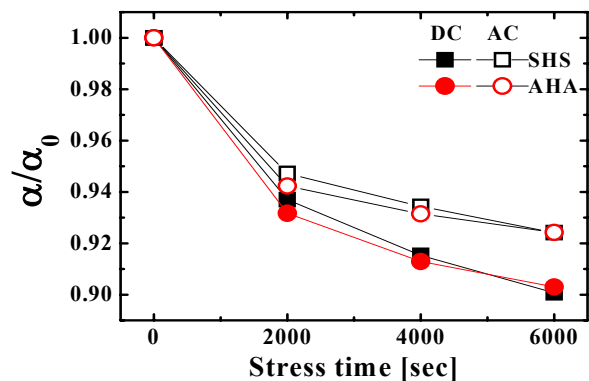


Fig. 7. Variation of VCC for two sandwiched MIM capacitors as a function of stress time under DC and AC stresses (solid : DC stress, open : AC stress).

비해 큰 것은 스트레스 전압에 의해 생성된 trap에 캐리어들이 trapping되면서 electrostatic scattering에 의해 캐리어의 이동도가 감소하였기 때문이라고 여겨진다.

4. 결론

본 연구에서는 차세대 MIM 캐패시터 구조 중 하나인 AHA와 SHS 샌드위치 구조 MIM 캐패시터의 전기적 특성과 DC와 AC 전압 스트레스에 따른 신뢰성 특성에 대해 분석하였다. DC의 경우가 AC 스트레스 전압에 비해 큰 정전용량 변화량과 VCC 변화율을 가지는 것을 알 수 있다. 이것은 유전체 내부의 deep trap 생성에 따른 새로운 dipole의 형성과 이렇게 생성된 dipole들이 carrier의 이동에 영향을 미치기 때문이다. AC의 경우가 DC에 비해 작은 변화율을 가지는 것은 DC의 경우에는 계속 charge trapping 현상이 일어나지만 AC 스트레스 전압의 경우에는 zero bias 동안 detrapping 현상이 발생하기 때문이라고 여겨진다. AHA 구조가 SHS 구조에 비해 큰 정전용량 밀도를 가지고 DC와 AC 전압 스트레스에 따른 정전용량 변화가 작으므로 차세대 MIM 캐패시터로 적합하다고 할 수 있다. 향후 유전체의 신뢰성인 TDDB 특성을 분석함으로써 차세대 MIM 캐패시터로 적용을 앞당길 수 있을 것이다.

감사의 글

본 연구는 지식경제부 및 한국산업 기술 평가 관리원의 산업원천기술 개발사업(정보 통신)[10034838, 25 nm급 Oxide Trench Etcher 개발]과 교육과학기술부와 한국연구재단의 지역혁신인력양성사업으로 수행된 연구 결과임.

REFERENCES

- [1] S. J. Kim, B. J. Cho, M. F. Li, X. Yu, C. Zhu, A. Chin, and D. L. Kwong, *IEEE Electron Device Lett.*, **24**, 387 (2002).
- [2] C. T. Black, K. W. Guarini, Y. Zhang, H. Kim, J. Benedict, E. Sikorski, I. V. Banich, and K. R. Milkove, *IEEE Electron Device Lett.*, **25**, 622 (2004).
- [3] H. Hu, C. Zhu, Y. F. Lu, Y. H. Wu, T. Liew, M. F. Li, B. J. Cho, W. K. Choi, and N. Yakovlev, *J. Appl. Phys.*, **94**, 551 (2003).
- [4] T. Rimmel, P. Ramprasad, and J. Walls, *Proc. Int. Rel. Phys. Symp.*, 277 (2003).
- [5] X. Yu, C. Zhu, H. Hu, A. Chin, M. F. Li, H. J. Cho, D. L. Kwong, P. D. Foo, and M. B. Yu, *IEEE Electron Device Lett.*, **24**, 63 (2003).
- [6] T. H. Peng, C. H. Chien, C. W. Chen, P. Lehnen, and C. Y. Chang, *Thin Solid Films*, **515**, 526 (2006).
- [7] S. B. Chen, C. H. Lai, Albert Chin, J. C. Hsieh, and J. Liu, *IEEE Electron Device Lett.*, **23**, 185 (2002).
- [8] H. M. Kwon, I. S. Han, S. U. Park, J. D. Bok, Y. J. Jung, H. S. Shin, C. Y. Kang, B. H. Lee, R. Jammy, G. W. Lee, and H. D. Lee, *Jpn. J. Appl. Phys.*, **50**, 04DD02-1 (2011).
- [9] M. Y. Yang, D. S. Yu, and A. Chin, *Electrochem. Solid State Lett.*, **151**, F162 (2004)
- [10] H. Hu, C. Zhu, Y. F. Lu, M. F. Li, M. F. Li, B. J. Cho, and W. K. Choi, *IEEE Electron Device Lett.*, **23**, 514 (2002).
- [11] S. U. Park, H. K. Kwon, I. S. Han, Y. J. Jung, H. Y. Kwak, W. I. Choi, M. L. Ha, J. I. Lee, C. Y. Kang, B. H. Lee, R. Jammy, and H. D. Lee, *Jpn. J. Appl. Phys.*, **50**, 10PB06 (2011).
- [12] S. H. Wu, C. K. Deng, T. H. Hou, and B. S. Chiou, *Jpn. J. Appl. Phys.*, **49**, 04DB16 (2010).
- [13] K. C. Chinag, C. H. Cheng, K. Y. Jhou, H. C. Pan, C. N. Hsiao, C. P. Chou, S. P. McAlister, and H. L. Hwang, *IEEE Electron Device Lett.*, **28**, 694 (2007).