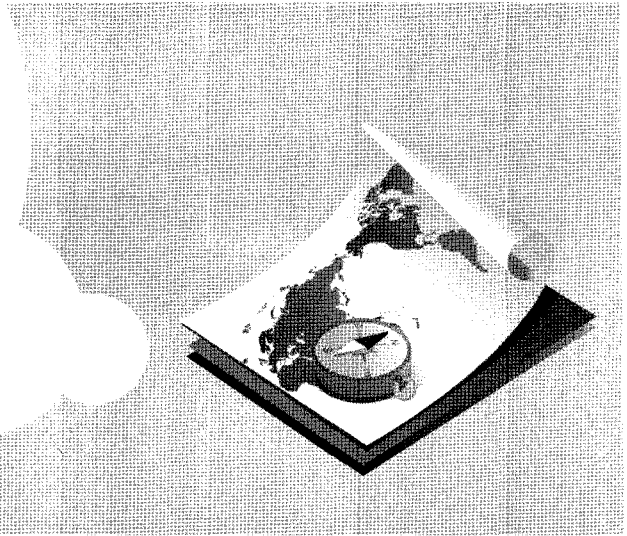


USB 3.0 (SuperSpeed USB) 기술 및 시험인증 동향



김동호 | TTA 시험인증연구소 방송통신융합실 실장

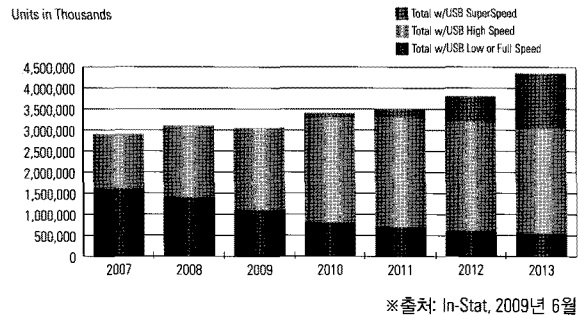
1. 머리말

USB(Universal Serial Bus)는 개인용 컴퓨터 주변 장치 연결을 위한 인터페이스로 개발되었으나 최근에는 가전, 휴대폰, 셋톱박스, 자동차 등 산업 전반에 사용되는 범용 직렬인터페이스로 그 역할이 확산되고 있다. 특히 스마트폰, MP3 플레이어 등 개인 휴대기기들의 보급 확산에 따라 데이터 전송과 충전을 위한 인터페이스로도 부각을 받고 있다. USB-IF(USB Implementers Forum)에서는 사용자의 고속 데이터 전송 욕구를 충족시키고자 USB 3.0에 대한 표준화를 완성했으며 이를 적용한 제품들이 시장에 속속 출시되고 있다. 본 고에서는 USB 3.0(SuperSpeed USB)에 대한 기술 표준 및 시험인증 동향을 소개한다.

2. 개요

USB에 대한 기술 및 시험표준 제정과 시험인증 프로그램을 운영하고 있는 USB-IF는 2008년 11월에 USB 3.0에 대한 스펙을 발표했다. In-Stat의 2009년 보고서에 따르면 지금까지 100억 개 이상의 USB 제품이 시장

에 출시되었으며, 매년 30억 개 이상의 제품들이 USB 인터페이스를 장착해 출시되고 있다. USB 3.0의 경우 2009년 하반기부터 현재까지 약 100여 종의 제품들이 인증을 획득해 시장에 출시되고 있으며 2013년에는 약 10억 개의 제품들이 USB 3.0 포트를 지원할 것으로 예측하고 있다. [그림 1]을 통해 볼 수 있듯이 USB 3.0의 출시가 기존 USB 2.0을 완전히 대체하는 것은 아니며 USB 2.0 역시 USB 3.0과 더불어 지속적으로 사용될 것이다. 예를 들어 USB 2.0 low-speed는 마우스와 키보드 연결에 사용되며 USB 2.0 full-speed는 오디오나 마이커 연결에 사용되고 USB 2.0 high-speed는 비디오 연결 및 저속 데이터 전송에 계속 사용될 전망이다.



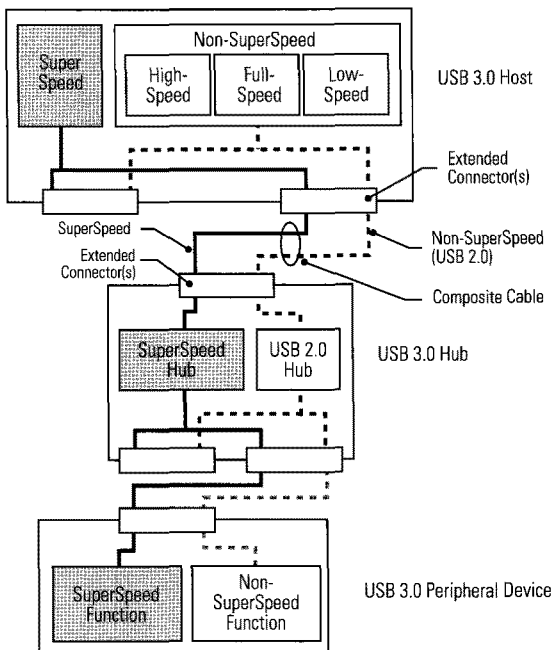
[그림 1] USB 시장 전망

다만 USB 2.0 full-speed 기기에 대한 수요는 USB 2.0 high-speed와 USB 3.0 기기들의 등장으로 인해 상당 부분 감소될 것으로 예상된다.

3. USB 3.0 특징

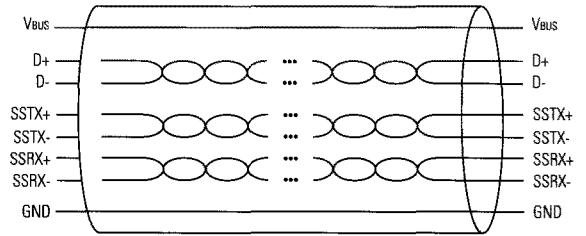
USB 3.0의 대표적인 특징으로는 5Gbps의 빠른 데이터 전송속도, USB 2.0과의 역방향 호환성, USB 2.0과 동일한 디바이스 모델 사용, 뛰어난 전원관리 및 확장성 등을 들 수 있다.

[그림 2]에는 USB 3.0에 대한 버스 구조를 나타내고 있으며 기존 USB 2.0 버스와 USB 3.0을 지원하는 SuperSpeed 버스의 이중 병렬 구조를 사용한다. USB 2.0에서와 마찬가지로 USB 3.0도 호스트, 디바이스 및 허브로 구성된다. [그림 3]에는 USB 3.0 데이터 라인 구조를 나타내고 있다. 그림에서 알 수 있듯이 USB 3.0



*Note: Simultaneous operation of SuperSpeed and non-SuperSpeed modes is not allowed for peripheral devices.

[그림 2] USB 3.0 이중 버스 구조



[그림 3] USB 3.0 데이터 라인 구조

은 dual simplex 전송방식을 이용해 데이터를 전송한다. 동일한 데이터 라인을 이용해 반 이중(half duplex) 방식으로 패킷을 전송하던 USB 2.0과 다르게 USB 3.0은 별도의 데이터 송수신 전용 라인을 이용해 호스트와 디바이스 사이에 데이터를 동시에 전송할 수 있다.

3.1 전송속도

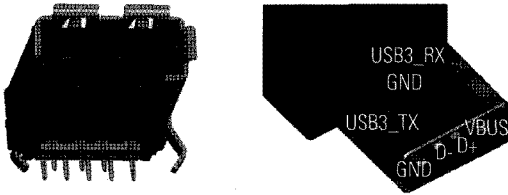
USB 3.0은 기존 USB 2.0의 high-speed(480 Mbps) 비해 10배 이상 빨라진 속도로 데이터를 전송한다. USB 3.0을 이용할 경우 16GB의 데이터를 전송하는 데는 약 54초가 걸리며 같은 양의 데이터를 USB 2.0을 이용한다면 약 9분이 소요된다. 일반적으로 사용자들이 지루함을 느끼지 않고 데이터 복사를 지켜볼 수 있는 시간이 약 90초인 것을 감안하면 USB 3.0은 사용자의 요구 사항을 충분히 만족시킬 수 있다. <표 1>에는 전송할 데이터 양에 따른 USB 2.0과 USB 3.0의 전송 소요시간을 비교하여 나타내고 있다.

3.2 역방향 호환성

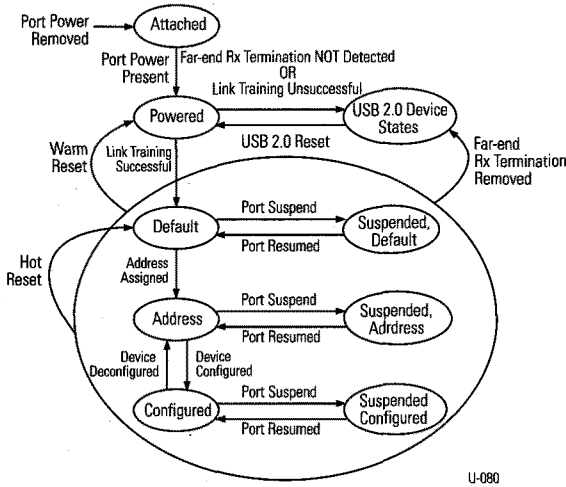
USB 3.0은 USB 2.0 디바이스들에 역방향 호환성을 제공한다. [그림 4]에는 USB 3.0 Std-A 커넥터를 나타내고 있으며, USB 2.0 Std-A 커넥터와 동일한 폼 팩터(form factor)를 이용하여 USB 2.0을 지원하기 위한 기존 4개의 핀에 USB 3.0을 지원하기 위한 추가적인 5개 핀이 별도로 존재한다. 따라서 USB 2.0 디바이스들은 추가적인 장치 없이 USB 3.0 커넥터의 USB 2.0 핀들에

〈표 1〉 USB 2.0과 USB 3.0 전송속도 비교

	Song/Pic(4MB)	256 Flash(256MB)	USB Flash(1GB)	SD Movie(6GB)	USB Flash(16GB)	HD-Movie(25GB)
USB 2.0 FS	5.3sec	5.7min	22min	2.2hr	5.9hr	9.3hr
USB 2.0 HS	0.1sec	8.5sec	33sec	3.3min	8.9min	13.9min
USB 3.0	0.001sec	0.8sec	3.3sec	20sec	53.3sec	70sec



〔그림 4〕 USB 3.0 Std-A 커넥터



〔그림 5〕 USB 3.0 디바이스 상태 천이 다이어그램

연결해 사용할 수 있으며 USB 2.0 디바이스 클래스 드라이버들도 변경 없이 그대로 사용될 수 있다. USB 3.0 장치는 USB 2.0장치 연결 핀들과 별도로 USB 3.0 데이터 전송 전용 핀들에 연결된다.

3.3 디바이스 모델

USB 3.0은 USB 2.0에서 사용하던 파이프 모델, USB 프레임워크 및 전송타입을 그대로 사용하면서 USB 3.0

을 위한 추가적인 부분을 정의하고 있다. 즉 동일한 스트림 및 메시지 파이프 사용과 동일한 구조의 디바이스 상태(states)와 디스크립터 구조 및 인터럽트, 벌크, 컨트롤, Isochronous 전송 모드를 제공한다. [그림 5]에는 USB 3.0에 대한 디바이스 상태 천이도를 나타내고 있다. 그림을 통해 확인 할 수 있듯이 USB 2.0의 디바이스 상태 천이도와 동일한 구조를 사용한다.

3.4 전력 효율

USB 3.0은 기존 USB 2.0에 비해 전력을 훨씬 더 효과적으로 사용할 수 있는 다양한 방안들을 제시하고 있다. USB 3.0은 디바이스의 동작여부를 판단하기 위해 USB 2.0에서 사용하는 폴링(polling) 동작을 수행하지 않는다. 그리고 USB 3.0 허브는 USB 2.0 허브에서 수행되던 브로드캐스팅을 수행하지 않고 패킷을 특정 목적지로만 전달하는 라우팅 기능을 가지고 있다. 특히 전원관리가 포트 레벨과 디바이스 레벨에서 주로 이루어지던 USB 2.0과는 달리 USB 3.0은 포트와 디바이스 레벨은 물론 링크 레벨과 펄스(function) 레벨까지 추가된 것이 특징이다. USB 3.0은 전원관리를 위해 4가지의 링크 상태를 정의하고 있다.

3.5 기타

USB 3.0은 포트에서 제공하는 전력을 900mA로 증가시킴으로써 별도의 전원 없이 많은 전원을 필요로 하는 장치를 수용함과 동시에 USB를 이용한 배터리 충전 디바이스의 충전시간 단축에도 도움을 준다.

4. USB 3.0 계층구조

[그림 6]에는 USB 3.0의 계층 구조 및 계층별 전원관리 기능을 나타내고 있다.

4.1 물리계층

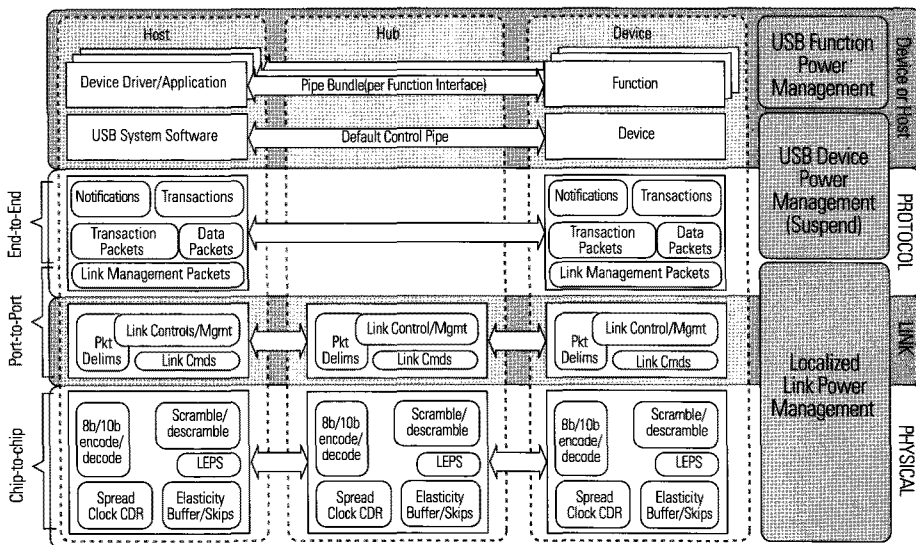
USB 3.0은 10^{-12} 이하의 에러율을 보장하면서 3 미터 전송거리에 5Gbps 전송속도를 제공한다. 8b/10b 코딩 방식을 사용해 전송된 데이터로부터 클럭을 복원하며 심볼 동기를 위해 K28.5(commma)라는 특별한 심볼을 사용한다. 그리고 링크 지터(jitter) 버짓을 개선하기 위해 데이터를 스크램블링하여 전송하며 이를 통해 약 20ps의 버짓을 개선시킬 수 있다. 또한 EMI를 요구조건을 충족시키기 위해 타 고속 직렬통신에서와 마찬가지로 SSC(Spread Spectrum Clocking)를 반드시 사용해야 한다. SSC는 EMI 개선 효과는 탁월하나 클럭데이터 복구회로에는 악영향을 미칠 수 있다. 특히 5Gbps로 동작하는 USB 3.0 채널의 사용 가능한 대역을 확장시키기 위해 송수신 측에 등화기(equalizer)를 반드시 사용해야 한다.

4.2 링크계층

USB 3.0에서는 링크계층의 역할이 한층 증대되었으며 링크계층의 명령어는 에러 복구 및 재전송 등의 신뢰성 있는 패킷 전송 기법의 도움으로 10^{-20} 이하의 에러율을 제공한다. 또한 링크계층에서는 4가지의 전원 상태관리를 통해 효과적으로 전원관리를 수행하며 각 포트가 링크 전원상태를 변화시킬 수 있는 특징을 가진다. 대표적인 링크계층 동작으로는 링크 흐름제어와 링크 전원상태를 변경을 들 수 있다.

4.3 프로토콜 계층

USB 3.0의 프로토콜 계층은 기존 USB 2.0 S/W 스택을 그대로 유지하면서 bulk, control, interrupt, isochronous 전송타입을 그대로 사용한다. 다만 하나의 파이프를 통해 다수의 명령어를 동시에 전송하거나 out-of-order completion 기능이 벌크 전송에 추가된 것이 특징이다. 그리고 호스트와 특정 디바이스로만 패킷을 전달하기 위한 주소체계를 가진 패킷 구조의 제공과 비동기 통지 기능을 추가해 전원관리 기능



U-089

[그림 6] USB 3.0 통신 계층 구조

을 강화했다. 또한 동시에 In/Outs 기능을 제공함으로써 대역의 이용효율을 개선시켰다.

4.4 허브

USB 3.0 허브는 포트 확장 및 전송거리 확장 등을 위해 주로 사용되던 USB 2.0 허브의 기능 제공뿐만 아니라 SuperSpeed USB 전원관리의 중추적인 역할을 담당하고 있다. 먼저 다운스트림(downstream) 링크 상태를 반영하여 자신의 업스트림(upstream) 포트의 링크 상태를 조정하고 특정 포트로 패킷을 라우팅시킨다. 또한 비활성 링크로의 패킷전송 요구에 대해 지연시킬 수 있으며 다운스트림 포트의 비활성 타이머 값들을 프로그래밍하여 조정할 수 있다. 또한 활성상태에 있는 다운스트림 포트뿐만 아니라 멀티캐스트 타임스탬프(timestamp) 패킷을 전달하며 지연된 패킷의 타임스탬프 값을 조정할 수도 있다.

4.5 LFPS

LFPS(Low Frequency Periodic Signaling)는 별도의 제어 라인을 이용하지 않고 사이드밴드(side band) 통신을 사용하며 저전력 링크상태에 있는 링크 양단 포트를 리셋하거나 웜 레스트(Worm Rest) 혹은 링크 초기 설정(link training) 등에 광범위하게 사용된다.

5. USB 3.0 시험인증 동향

USB 3.0에 대한 인증시험은 2009년에 Intel PIL에서 시작해 2010년 4월부터는 USB-IF 주관 인증행사를 통해 진행되고 있다. USB-IF는 인증시험절차 및 방법 등이 인증행사를 통해 검증되면 USB2.0시험소 지정 프로그램과 동일하게 전 세계에 USB 3.0 IITL(independent test lab)을 지정해 인증 시험서비스를 제공할 계획을 가지고 있다. 현재까지 USB 3.0 인증을 획득한 제품은 약 100여



[그림 7] USB 3.0 인증로고

개에 이르며 웹사이트(www.usb.org)를 통해 검색할 수 있다. 인증시험을 통과해 인증을 획득한 제품은 [그림 7]에 있는 SuperSpeed USB 로고를 사용할 수 있다.

<표 2>에는 USB 3.0 시험대상 장비가 USB 3.0 인증을 통과하기 위해 반드시 받아야 하는 시험항목들을 나타내고 있다. 표를 통해 알 수 있듯이 USB 3.0 장비는 최소한 USB 2.0의 세 가지 모드 중에서 하나 이상은 반드시 지원해야 하며 지원하는 USB 2.0에 대한 인증 시험 항목도 반드시 통과해야 한다.

5.1 USB 3.0 전기적 시험

USB 3.0 전기적 시험 중에서 아이디어어그램을 이용한 신호 품질측정에서는 수신측 기준등화기(CTLE: Continuous Time Linear Equalizer) 사용을 정의하고 있다. 또한 측정 포인트(test point)를 커넥터 단이 아닌 실리콘에서 정의하고 있으며 컴플라이언스 채널(컴플라이언스 보드 및 컴플라이언스 케이블) 개념을 사용한다. 또한 수신 PER(Packet Error Rate or jitter tolerance) 시험을 위해서는 시험대상장비가 루프백(loop back) 모드를 반드시 지원해야 한다.

5.2 상호운용성 및 역방향 호환성 시험

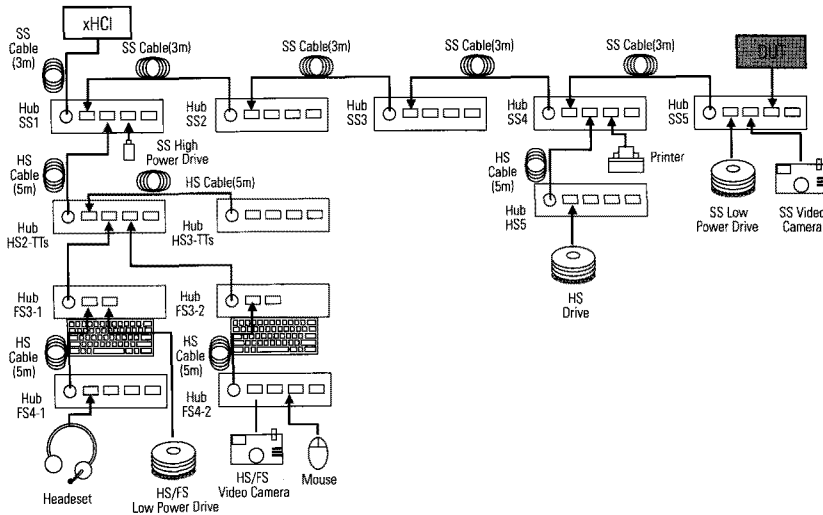
[그림 8]에는 USB 3.0 시험대상장비가 디바이스인 경우에 대한 USB 3.0 장비 간 상호운용성 및 USB 2.0과의 역방향 호환성 시험구성도를 나타내고 있다. 본 시험에서는 USB 3.0 5단 허브 트리, USB 2.0 high-speed

〈표 2〉 USB 3.0 시험대상장비 별 인증시험 항목

		USB 3.0 xHCI/SuperSpeed Testing								
		USBCV Chap 9 Tests	USBCV Device Specific Tests	xHCI Host Tests	3.0 Electrical	3.0 Introp	3.0 Backward Compatibility	Link Tests	xHCI HSET	Current Test Measurement
xHCI Host	Silicon	x	n/a	Full test suite	x	x	x	x	x	?
	End Product	x	n/a	Subset	x	x	x	x	x	?
USB 3.0 Devices Silicon/IP/End Product	Device	x	n/a	n/a	On both upstream and downstream ports	x	x	x	x	x
	Hub	x	Hub Tests	n/a		x	x	x	x	x
	MSD Device	x	MSD Tests	n/a	x	x	x	x	x	x

		USB 2.0 LS/FS/HS Testing			
		USBCV Chap9	USBCV Device Specific Tests	2.0 Gold Tree Introp	2.0 Electrical
xHCI Host	Silicon	All speeds	All	n/a	x
	End Product	All speeds	All	n/a	x
USB 3.0 Devices Silicon/IP/End Product	Device	Run for all 2.0 supported speeds	n/a	x	x
	Hub	Run for all 2.0 supported speeds	Hub Tests	x	x
	MSD Device	Run for all 2.0 supported speeds	MSD Tests	x	x

※ x: required testing items, n/a: not applicable, ?: not defined



〔그림 8〕 USB 3.0 상호운용성 및 역방향 호환성 시험구성도

트리, USB 2.0 full-speed 트리 및 USB 3.0과 USB 2.0 기준장비들이 사용된다. 이상적으로는 시험대상장비가 시험구성도의 모든 포트에 대해서 정상 동작해야 한다. 대표적인 시험항목으로는 디바이스 인식 및 정상동작, 탈·부착, 토폴로지 변화, 웜 부트(worm boot),

콜드 부트(cold boot), 대기모드, 최대절전모드, 하이브리드(hybrid) 슬립모드 등을 들 수 있다. 각 시험항목에 대해 시험구성도의 기준 장치들(헤드셋, 마우스, 카메라, 드라이브, 허브 등)의 동작이 시험대상 장치에 의해 멈추는 현상이 발생되지 않아야 한다.

5.3 기타

USB 3.0 시험에서도 USB 2.0에서와 마찬가지로 USB 3.0 CV(Command Verifier), 전류 측정, 클래스 시험항목들이 존재한다. 다만 링크 계층 시험항목은 여전히 표준화가 진행 중에 있다.

6. 맺음말

본 고에서는 최근 시장에 본격적으로 출시되고 있는 USB 3.0에 대한 기본 기술요소 소개와 시험인증 동향을 간략히 살펴보았다. USB 3.0은 이동형 하드디스크, 노트북 등에 탑재되는 것을 시작으로 점차 고속 직렬

인터페이스의 대표주자로 자리매김할 것으로 예상된다. TTA는 USB 2.0 국제공인시험소로서 국내 USB 3.0 산업활성화 기여와 인증시험수요를 충족시키기 위해 USB-IF의 USB 3.0 인증행사를 지속적으로 참가해 최신 시험기술 및 인증동향을 국내 업체에 전파하고 USB 3.0 국제공인시험소 지정 일정에 맞춰 시험환경을 구축할 예정이다.

[참고문헌]

- [1] www.usb.org
- [2] <http://www.usb.org/developers/whitepapers/> **TTA**

