

전극의 두께와 소성 온도에 따른 DSSC의 효율 특성

황기섭 · 하기룡[†]

계명대학교 화학공학과
(2010년 3월 24일 접수, 2010년 6월 21일 채택)

DSSC Efficiency Characteristics by Annealing Temperature and Thickness of Electrodes

Ki Seob Hwang and KiRyong Ha[†]

Department of Chemical Engineering, Keimyung University, Deagu 704-701, Korea
(Received March 24, 2010; Accepted June 21, 2010)

P25와 Dyesol TiO₂ (Titanium dioxide)를 사용하여 두께와 소성 온도가 다른 전극을 제조하여 염료감응형 태양전지 (Dye Sensitized Solar Cell, DSSC)를 제조한 후 광 변환 효율을 측정하였다. 소성 전 후의 TiO₂ 작업 전극의 두께 변화는 FE-SEM을 사용하여 시편의 cross section을 확인하여 비교하였다. 또한 상대전극인 Pt의 소성 온도에 따른 DSSC의 효율 변화도 측정하였다. P25를 활용한 DSSC는 doctor blade로 1층으로 도포 후, 500 °C에서 30 min 동안 소성한 작업 전극(~20.4 μm)과 350 °C에서 30 min 동안 소성한 Pt 상대 전극으로 제조한 셀이 3.8%의 광효율을 나타내었다. Dyesol TiO₂를 활용하여 1층으로 도포 후, 500 °C에서 30 min 동안 소성한 작업전극(~9.1 μm)과 450 °C에서 30 min 동안 소성한 Pt 상대 전극으로 제조한 셀이 5.8%의 광 효율을 나타냄을 알았다.

The photovoltaic performance of DSSCs fabricated with different electrode thickness and different annealing temperature with the P25 TiO₂ and the Dyesol TiO₂ was measured. Thickness change of TiO₂ electrodes was measured using cross-sectional FE-SEM before and after annealing. Photovoltaic efficiencies of DSSCs were also measured by changing annealing temperature of platinum (Pt) paste on the counter electrode. Photovoltaic performances of DSSCs made with one layer of P25 (~20.4 μm) and one layer of Dyesol TiO₂ (~9.1 μm) annealed at 500 °C for 30 min. showed highest efficiencies of 3.8% and 5.8%, respectively.

Keywords: DSSC, annealing temperature, thickness, titanium dioxide

1. 서 론

화석 연료는 인류에게 문명의 발달과 편리한 생활을 제공했지만 자원 고갈에 따른 위기와 심각한 환경오염 문제들도 동시에 제공하고 있다. 인류는 이러한 문제점들을 극복하기 위하여, 최근에 여러 대체 에너지 개발에 많은 노력을 기울이고 있으며, 태양전지를 통하여 빛을 전기로 전환하려는 노력도 활발히 시도되고 있다. 현재까지 개발된 여러 종류의 태양전지 중 실리콘을 이용하는 태양전지는 25%까지 도달하는 효율과 제조 공정의 확립 등으로 가장 널리 사용되고 있지만, 대형 고가 장비가 사용되고 높은 원료 가격의 한계 때문에 발전 단가가 높은 단점이 있다[1]. 이러한 문제점을 극복하기 위하여, 1991년 O'Regan과 Grätzel에 의하여 염료 감응형 태양전지가 제작 되었다[2]. 염료감응형 태양전지는 기존의 실리콘 태양전지에 비해 가격적인 측면에서 경쟁력이 있다. 그러나 아직 기술이 성숙되지 못하여 아래와 같은 개발들이 추가로 필요하다. 첫째, 나노 결정산화물의 입자크기, 형상, 결정성 및 표면 상태를 조절하는 기술의 개발[3], 둘째, 전자 교환 능력이 뛰어나고 장기 안정성이 확보되는 음극 개발[4], 셋째, 빛과 열

안정성이 확보되며 나노 산화물 반도체 표면과 견고한 화학적 결합을 가지고 넓은 파장의 빛을 흡수할 수 있는 염료의 개발[5], 넷째, 완전 고체형 염료 감응 태양전지 개발을 위한 고분자 매질의 전해질 개발이 필요하다[6].

일반적으로 열처리 온도가 높으면 TiO₂ 산화물 반도체 층의 저항이 증가하여 셀의 효율이 감소하고, 열처리 온도가 낮으면 paste 제조를 위해 사용한 binder 역할의 유기물이 나노 산화물 반도체 및 음극 전극에 분해되지 않고 남아있어 전자 전달을 방해하여, 효율이 낮아지는 것으로 알려져 있다[7]. 이에 따라 많은 연구자들이 TiO₂ 산화물 반도체 제조와 투명전도성 유리에 대한 접착 연구들로 전기이동 방식 [8] 및 titanium 증착[9,10] 등이 진행되고 있다. 또한 TiO₂ paste를 소성하는 방법에 대하여 열[11,12] 혹은 plasma를 활용하는 방법[13,14] 등에 대한 연구들이 진행 중이다. 또한 TiO₂ paste 제조 방법에 대하여서도 다양한 시도들이 진행되고 있다[15-18].

본 연구는 양극 TiO₂ 나노 산화물 반도체를 형성하는데 필요한 최적 열처리 조건 및 전극의 두께, 그리고 음극 Pt층을 형성하는데 필요한 최적 열처리 조건을 확립하는 연구를 수행하였다.

본 연구에서 사용한 TiO₂는 Dyesol의 상용등급과 Evonik Degussa의 P25를 사용하여 제조한 "Home made"를 사용하였다. "Home made"의

[†] 교신저자 (e-mail: ryongi@kmu.ac.kr)

사용 목적은 널리 알려진 P25 TiO₂를 활용하여 제조함으로써 P25의 DSSC 적용 가능성을 확인하고, TiO₂ 산화물 반도체 제조의 비용을 줄이고자 함이다.

2. 실험

2.1. 재료

DSSC를 제조하기 위해서 Evonik Degussa의 P25 TiO₂와 Dyesol의 상용등급 TiO₂ (DSL 90T)를 사용하였다. 전도성 유리로는 FTO (Fluorine-doped Tin Oxide)를 사용하였으며, P25를 이용하여 TiO₂ paste를 제조하기 위하여 acetylacetone (Junsei)과 PEG (polyethylene glycol, Aldrich, Average M_w 200)를 사용하여 제조한 것을 “Home made”라 명명하였다. 전해질 (EL-ILE)과 Pt paste (PT1)는 Dyesol의 상용등급을 사용하였다. Dye N719 (Dyesol, 0.42 mM in Ethanol)의 분산 용매는 ethyl alcohol (Merck, Absolute)을 사용하였고, 도포되는 TiO₂ paste의 두께를 조절하기 위한 spacer는 3M의 Scotch magic tape를 사용하였다.

2.2. P25 TiO₂ 및 Dyesol TiO₂의 층 두께가 다른 셀 제작

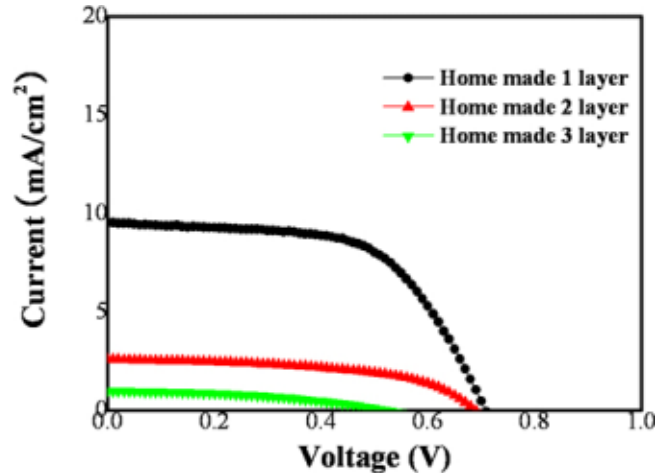
“Home made” TiO₂ paste는 P25 6.00 g, acetylacetone 0.2 mL와 PEG 2.0 g을 혼합하여 제조하여 양극재료로 사용하고, Dyesol TiO₂ paste는 상용의 것을 구입하여 양극 재료로 사용하였다. “Home made”와 상용 Dyesol TiO₂ paste는 doctor blade 방법[19,20]으로 ethyl alcohol과 계면활성제로 깨끗이 세척한 FTO 코팅 유리기관 위에 도포하였다. TiO₂를 doctor blade 방법으로 도포할 때 paste 층의 두께를 조절하기 위하여 FTO 유리기관 위에 Scotch magic tape를 spacer로 사용하여 1층, 2층, 3층 및 4층으로 붙여서 각각에 대한 코팅의 두께를 조절하였다. 이때 실제 도포된 paste의 두께는 FE-SEM (Hitachi, SU-70)을 사용하여 시편의 cross section을 관찰하여 두께를 확인하였다. 염료는 N719를 이용하였으며, 양극은 “Home made” TiO₂ paste와 Dyesol TiO₂ paste를 이용하여 TiO₂ 막을 형성한 후 500 °C에서 30 min간 소성로에서 열처리를 마친 TiO₂를 24 h 동안 염료 용액에 침지하여 염료가 흡착되도록 하였다. 염료가 흡착된 양극을 2회 ethyl alcohol에 담가 흔들어 줌으로써 FTO 면과 유리에 흡착된 염료를 제거하였다.

2.3. 열분해법을 이용한 Pt 상대전극의 열처리 온도별 DSSC 셀 제작

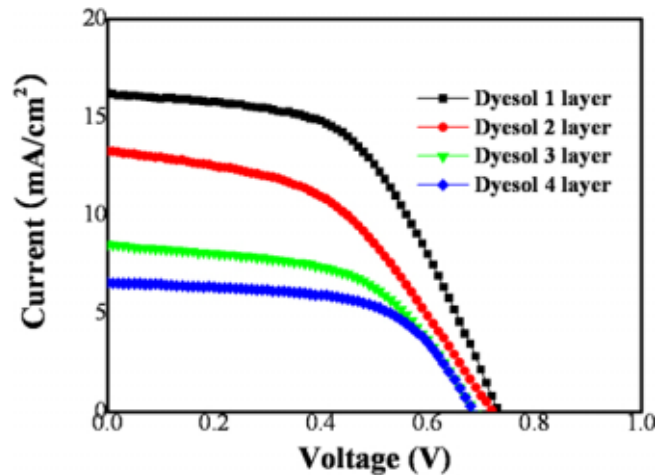
본 실험에서는 열분해법을 이용하여 Pt 상대전극(counter electrode)을 제작하였다. Pt 상대전극은 Pt paste를 열처리 온도별로 제작하여, 최적 열처리 온도를 파악하는 실험을 진행하였다. 제작 방법은 FTO 유리에 전해질 주입을 위한 두 개의 구멍을 TiO₂와 접합할 면적 주변에 뚫고 Scotch magic tape를 이용하여 doctor blade로 Pt paste를 FTO 면에 도포한다. Pt paste를 도포한 면의 Scotch magic tape를 FTO 면에 손상 없이 떼어낸 후 소성로에서 열을 가하여 유기물을 제거한다. 이 때 열처리 온도는 350 °C, 400 °C, 450 °C 및 500 °C로 각각 30 min 동안 공기 분위기에서 소성로에서 소성시켰다.

2.4. TiO₂ 열처리 온도별 DSSC 셀 제작

도포된 TiO₂ paste의 최적 열처리 온도를 확인하기 위하여, 도포된 TiO₂ paste의 열처리 온도를 달리하여 소성 후 DSSC 셀 제작을 수행하였다. TiO₂ 열처리 조건은 350 °C에서 2 h, 400 °C에서 2 h, 450 °C에서 2 h 및 500 °C에서 30 min으로 하여 열처리를 진행하였다. Pt 상대전극은 Pt paste를 사용하여 형성하였으며, Pt 상대전극의 소성 온도에 따른 효율이 가장 높은 것으로 선택하여 TiO₂ 열처리 온도별



(a) J-V curves of DSSCs made by various thickness of “Home made” TiO₂ electrode.



(b) J-V curves of DSSCs made by various thickness of Dyesol TiO₂ electrode.

Figure 1. J-V curves of DSSCs made by various thickness of TiO₂ electrodes.

DSSC 셀 제작을 실시하였다. 양극과 음극의 결합을 위하여 양면접착 tape인 spacer tape (3M, Scotch 양면테이프 #665)를 붙인 후 Pt 면에 TiO₂가 대면하도록 결합시켰다. 이 때, 전해질이 양면테이프 밖으로 누수가 일어나지 않도록 잘 접착 시켰다. 전해질은 상대전극에 미리 뚫어 둔 구멍으로 주사기를 이용하여 주입한 후, 두 개의 구멍을 3M의 Scotch magic tape로 막아 전해질의 누수를 방지하였다.

2.5. DSSC 셀 효율 평가

태양전지 평가 시스템을 통하여 DSSC 셀 효율을 평가하였다. 본 실험에서는 solar simulator (Newport) 및 J-V measurement (Keithley) 장비를 이용하여 셀 효율을 평가하였다. 먼저, AM 1.5 조건(100 mW/cm²)의 빛을 셀에 조사한 후, J-V curve를 측정하여 다음과 같은 식에 의해 셀의 효율을 측정하였다. 아래 Eq. 1과 2는 FF (Fill Factor)와 η (효율)에 관한 수식을 각각 나타내고 있다.

$$FF = \frac{V_{max} \cdot J_{max}}{V_{OC} \cdot J_{sc}} \tag{Eq. 1}$$

Table 1. Photovoltaic Efficiencies of DSSCs Made by Various Thickness of Annealed “Home Made” TiO₂ and Dyesol TiO₂ Layers

No.	Substrate	Semiconductor	# of spacer layer	Pt counter	V_{max} (V)	J_{max} (mA/cm ²)	V_{oc} (V)	J_{sc} (mA/cm ²)	FF	Efficiency (%)
1	FTO/ Glass	“Home made” TiO ₂ (Doctor Blade)	1	Electro plating	0.51	7.9	0.71	9.5	0.60	4.0
2			0.51		1.9	0.69	2.6	0.54	1.0	
3			0.32		0.7	0.52	1.0	0.42	0.2	
4		Dyesol TiO ₂ (Doctor Blade)	1		0.45	12.5	0.77	15.2	0.49	5.7
5			2		0.45	9.8	0.69	13.2	0.48	4.4
6			3		0.48	6.7	0.69	8.5	0.54	3.2
7			4		0.51	5.4	0.69	6.6	0.60	2.7

$$\eta(\%) = \frac{V_{max} \cdot J_{max}}{P_{intensity}} \times 100 = \frac{V_{OC} \cdot J_{sc} \cdot FF}{P_{intensity}} \times 100 \quad (\text{Eq. 2})$$

여기서 V_{max} (V)와 J_{max} (mA/cm²)는 J-V curve에서 최대 출력에서의 voltage와 current density를 나타낸다. V_{oc} (V)와 J_{sc} (mA/cm²)는 open circuit voltage와 short circuit current density를 나타내며 $P_{intensity}$ 은 light intensity를 나타낸다[21]. 본 실험에서의 $P_{intensity}$ 는 100 mW/cm²이다.

3. 결과 및 고찰

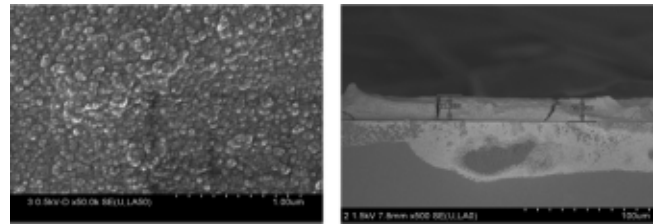
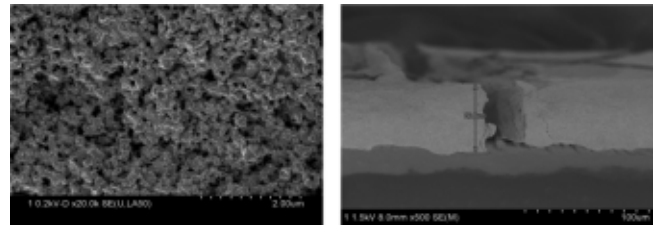
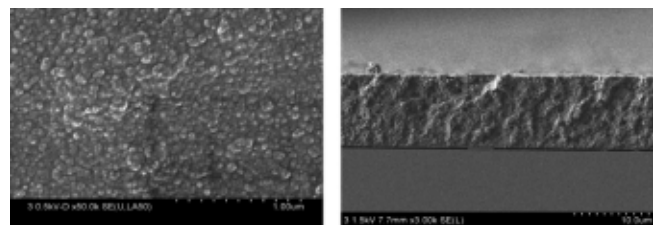
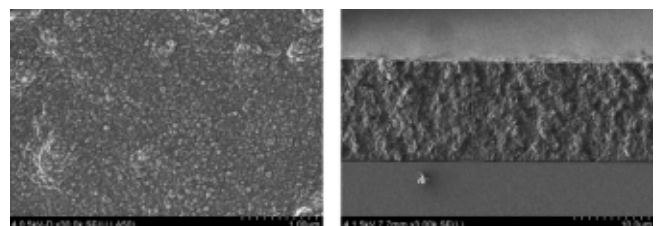
3.1. “Home made” TiO₂ 및 Dyesol TiO₂의 층 두께에 따른 셀 제작

Figure 1은 도포된 TiO₂ 두께에 따른 셀의 J-V curve를 나타낸 것이다. Figure 1(a)의 “Home made” TiO₂ 및 Figure 1(b)의 Dyesol TiO₂ 모두 1 층으로 제조된 양극에서 가장 높은 셀 효율을 보이는 것으로 관찰되었다. Figure 1에서 측정된 DSSC의 Pt 상대전극은 전기 도금으로 제조하였으며, TiO₂ 양극은 500 °C에서 30 min 동안 소성로를 활용하여 공기 중에서 소성시켰다.

Figure 1의 도포된 TiO₂ 두께에 따른 DSSC의 효율 측정 결과를 정리하여 Table 1에 나타내었다. Table 1에서 보면 도포된 “Home made” TiO₂ 및 Dyesol TiO₂를 사용하여 제조한 DSSC의 효율이 1층의 두께에서 각각 4.0% 및 5.7%로 나타났으며, 4층의 두께에서는 각각 0.2% 및 2.7%로 두께가 두꺼워 질수록 J_{max} , J_{sc} 및 셀 효율이 점점 낮아짐을 알 수 있다. 따라서 “Home made” TiO₂ 및 Dyesol TiO₂ 모두 spacer 층을 1층으로만 이용하였을 때 셀 효율이 가장 높은 것을 알 수 있었다.

Figure 2는 열 소성을 하기 전 도포된 “Home made” TiO₂와 Dyesol TiO₂ 층들의 FE-SEM image들이다. Figure 2에서 보는 바와 같이 “Home made” TiO₂ 층의 경우 1층의 두께가 ~21.4 μm로 나타나고, 2층으로 도포된 TiO₂ 층은 ~60.3 μm로 나타났다. Dyesol의 경우 도포된 1 층의 두께가 ~10.5 μm이며, 2층으로 도포된 TiO₂ 층은 ~14.2 μm로 나타났다. 소성 전 도포된 TiO₂ 층의 morphology를 Figure 2의 왼쪽 그림들에서 보면, 소성 열처리를 거치지 않았기 때문에 TiO₂ 입자와 고분자 물질이 혼합되어 TiO₂ 입자가 선명하게 나타나지 않았다.

Figure 3은 “Home made” TiO₂와 Dyesol TiO₂를 500 °C에서 30 min 소성 후의 FE-SEM image들이다. Figure 3에서 보는 바와 같이 “Home made” TiO₂를 사용하여 제조한 양극전극의 두께는 1층의 두께가 ~20.4 μm로 나타나고, 2층으로 도포한 경우 ~55.4 μm로 나타났다. 또한 “Home made” TiO₂를 사용하여 제조한 양극은 비교적 다공성(porous) 구조를 가지고 있는 것으로 관찰되었다. 반면 Dyesol TiO₂를 사용하여 제조한 양극은 1층의 두께가 ~9.1 μm로 나타나고, 2층으로 도포한 경우는 ~18.1 μm로 나타났으며, 입자들 사이의 간격이 조밀하게 나타

(a) “Home made” TiO₂, 1 spacer layer (Thickness : ~21.4 μm)(b) “Home made” TiO₂, 2 spacer layers (Thickness : ~60.3 μm)(c) Dyesol TiO₂, 1 spacer layer (Thickness : ~10.5 μm)(d) Dyesol TiO₂, 2 spacer layers (Thickness : ~14.2 μm)**Figure 2. SEM images “Home made” TiO₂ and Dyesol TiO₂ electrodes before annealing.**

났다. 또한 소성을 통하여 binder로 사용한 PEG가 열분해로 소실되어서, TiO₂ 입자들 사이의 경계가 분명하게 되어 TiO₂ 입자가 더욱 선명하게 나타났다. 이에 따라 TiO₂ 입자 표면에 흡착되는 염료는 입자 사이의 간격이 큰 “Home made” TiO₂에 흡착되는 양보다 입자 간격이 조밀한 Dyesol TiO₂에 흡착되는 양이 더 많을 것으로 판단된다. Table 1에서 본 바와 같이 1층으로 도포된 양극의 효율이 더 높게 나타난 것은

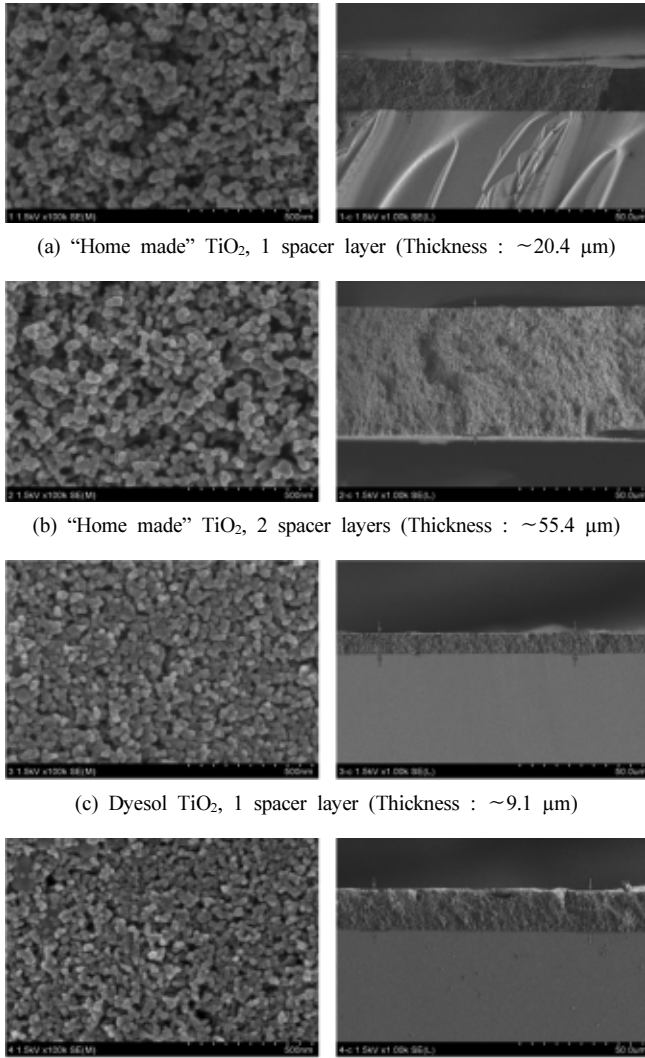
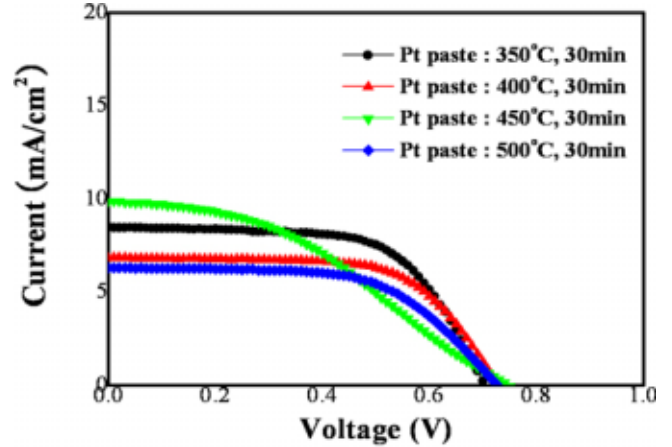


Figure 3. SEM images of “Home made” TiO₂ and Dyesol TiO₂ electrodes after annealing.

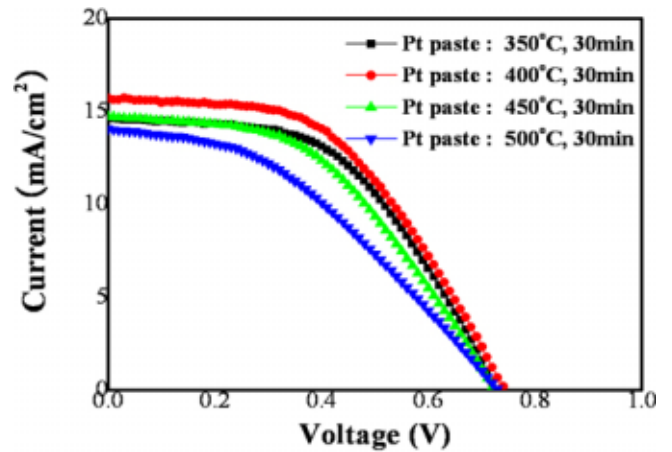
TiO₂의 두께가 두꺼워질수록 TiO₂ 내 전자 전달이 어려워 J_{sc}가 감소한 것으로 이해 할 수 있다. 통상 최적의 TiO₂ 두께는 ~10 μm 정도인 것으로 알려져 있다[22]. Figure 3(c)의 FE-SEM cross section 분석 결과에서 보는 바와 같이 Dyesol TiO₂를 1층으로 도포한 양극이 최적의 두께에 가장 근접한 두께인 ~9.1 μm를 가지는 것으로 관찰되었고, 이를 사용하여 측정된 #4 셀이 Table 1에서 보는 바와 같이 효율이 5.7%로 가장 높은 것으로 관찰되었다. 또한 J_{max}와 J_{sc}는 TiO₂ 전극의 두께가 두꺼워질수록 낮아졌으며, V_{max}와 V_{oc}는 조금씩 변화하는 하지만 큰 변화가 없이 비슷한 값들을 나타내고 있다.

3.2. 열분해법을 이용한 Pt 상대전극의 열처리 온도별 DSSC 셀 제작

Figure 4는 Pt paste의 열처리 온도에 따른 DSSC의 J-V curve들을 나타내고 있다. TiO₂ paste를 이용하여 1층의 양극을 500 °C에서 30 min 동안 소성한 후, Pt 상대전극의 열처리 온도를 350 °C, 400 °C, 450 °C 및 500 °C에서 30 min 동안 열처리하여 셀 제작 후 DSSC의 효율을 측정하였다. “Home made” TiO₂를 사용한 경우 Figure 4(a)에서 보는 바와 같이 Pt 상대전극 열처리 온도가 350 °C, Dyesol TiO₂를



(a) Anode made by “Home made” TiO₂



(b) Anode made by Dyesol TiO₂

Figure 4. J-V curves of DSSCs by various annealing temperature of Pt electrodes.

사용한 경우에는 Figure 4(b)에서 보는 바와 같이 Pt 상대전극 열처리 온도가 400 °C에서 가장 높은 효율을 나타내었다.

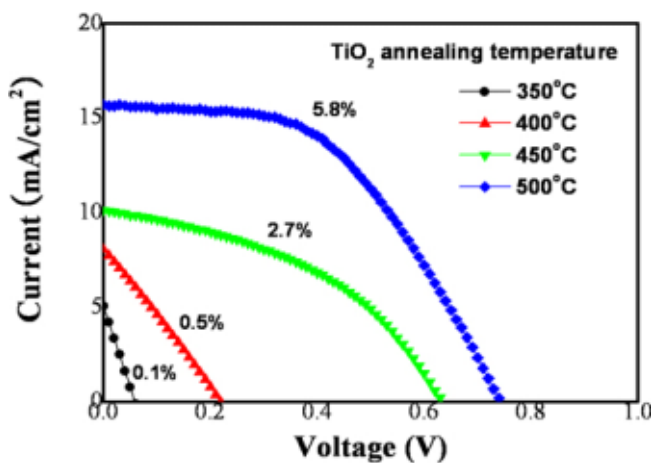
Table 2는 Figure 4의 Pt 상대전극의 열처리 온도에 따른 셀 효율을 정리하여 나타낸 것이다. “Home made” TiO₂ paste를 이용하여 1층의 양극을 500 °C에서 30 min 동안 소성한 후, Pt 상대전극의 열처리 온도가 350 °C일 때 효율이 가장 높게 나타나고, 400 °C, 450 °C 및 500 °C 순으로 점점 감소하여 나타났다. J_{max}는 350 °C가 가장 높으며, J_{sc}는 450 °C가 가장 높게 나타났다. 전체적인 셀 효율을 종합하여 나타난 Table 2에서 보면, 350 °C가 가장 최적의 Pt paste 열처리 온도인 것으로 판단된다. Dyesol TiO₂ paste를 이용하여 양극을 형성할 경우, Table 2의 결과에서처럼 J_{max}는 400 °C에서 가장 높게 나타났으며, J_{sc}도 400 °C에서 가장 높게 나타났다. V_{max}와 V_{oc}는 조금씩 변화하는 하지만 큰 변화가 없이 비슷한 값들을 나타내고 있다. Dyesol TiO₂ paste를 이용하여 양극을 형성할 경우 Table 2에서 나타나 있는 것과 같이 Pt 상대전극의 최적 열처리 온도는 효율이 가장 높은 400 °C인 것으로 관찰 되었다. 이러한 결과의 원인으로서는 Pt paste의 낮은 열처리 온도에서는 binder 역할을 하는 유기물이 완전 산화되지 못하여 저항을 증가시키는 것으로 판단되며, U. Schmid 등의 연구[23]에 따르면 Pt가 열처리 온도가 높아질수록 Pt의 저항이 커지는 결과에 따라, 본 연구에서도 높은 열처리 온도에서는 저항이 증가한 것으로 판단된다.

Table 2. Photovoltaic Efficiencies of DSSCs Made by Various Thermal Decomposition Temperature of Pt Counter Electrode

No.	Semiconductor	Annealing	Pt counter (Pt paste)	V_{max} (V)	J_{max} (mA/cm ²)	V_{oc} (V)	J_{sc} (mA/cm ²)	FF	Efficiency (%)
1	"Home made" TiO ₂	500 °C, 30 min	350 °C, 30 min	0.51	7.4	0.70	8.5	0.64	3.8
2			400 °C, 30 min	0.53	6.0	0.72	6.8	0.65	3.2
3			450 °C, 30 min	0.40	7.1	0.74	9.9	0.39	2.8
4			500 °C, 30 min	0.50	5.4	0.72	6.3	0.60	2.7
5	Dyesol TiO ₂	500 °C, 30 min	350 °C, 30 min	0.45	12.1	0.72	14.6	0.52	5.4
6			400 °C, 30 min	0.45	12.9	0.74	15.6	0.50	5.8
7			450 °C, 30 min	0.42	11.9	0.72	14.7	0.47	5.0
8			500 °C, 30 min	0.39	10.4	0.73	14.0	0.40	4.0

Table 3. Photovoltaic Efficiency of DSSCs Made by Various Annealing Temperature of TiO₂

No.	Substrate	Semiconductor	Annealing	Pt counter (Pt paste)	V_{max} (V)	J_{max} (mA/cm ²)	V_{oc} (V)	J_{sc} (mA/cm ²)	FF	Efficiency (%)
1	FTO/ Glass	Dyesol TiO ₂	350 °C, 2 h		0.03	2.5	0.05	5.1	0.29	0.1
2			400 °C, 2 h	400 °C	0.11	4.3	0.21	8.1	0.28	0.5
3			450 °C, 2 h	30 min	0.41	0.7	0.63	10.1	0.43	2.7
4			500 °C, 30 min		0.45	12.8	0.75	15.6	0.50	5.8

**Figure 5. J-V curves of DSSCs by various annealing temperature of TiO₂ electrodes.**

3.3. 열분해법을 이용한 TiO₂ 상대전극의 열처리 온도별 DSSC 셀 제작

Table 1과 2의 결과들을 정리하여 보면 "Home made" TiO₂를 사용한 것 보다 Dyesol TiO₂를 사용하여 소성한 DSSC의 효율이 더 높게 나타나, Dyesol TiO₂를 사용하여 최적 소성 온도에 대한 실험을 수행하였다. Dyesol TiO₂의 두께를 1층으로 하고 350 °C, 400 °C, 450 °C 및 500 °C의 온도로 각각 소성을 실시하였다. Pt 상대전극은 Table 2에서 본 바와 같이 가장 높은 효율을 나타낸 400 °C에서 30 min 동안 소성하여 사용하였다. Figure 5는 TiO₂ 소성 온도에 따른 J-V curve들을 나타내고 있다. Figure 5에서 보는 바와 같이 Dyesol TiO₂의 소성 온도가 350 °C에서 500 °C로 증가함에 따라 J-V curve의 면적도 증가하고 있다. 또한 J_{sc} 와 V_{oc} 도 소성 온도가 증가함에 따라 함께 증가하는 경향을 보이고 있다. Eq. 2에서 보는 바와 같이 J-V curve의 면적은 곧 효율을 나타냄으로 500 °C에서 30 min 동안 소성한 Dyesol TiO₂ 전극이 가장 높은 효율 5.8%를 나타내고 있다. 350 °C와 400 °C에서는 J-V curve가 거의 직선 형태로 나타나는데, 그 이유는 낮은 소성

온도로 인하여 유기물의 분해가 완전히 이루어지지 않아 전자 전달을 방해하여 낮은 효율 및 FF를 나타내는 것으로 판단된다.

Table 3은 Figure 5의 TiO₂의 열처리 온도별 DSSC의 효율을 정리하여 나타내고 있다. FF, J_{sc} , J_{max} , V_{oc} 및 V_{max} 는 모두 500 °C에서 0.50, 15.6 mA/cm², 12.8 mA/cm², 0.75 V 및 0.45 V로 각각 나타나 가장 높았다. Table 3에서 효율을 비교해 보면 500 °C에서 5.8%의 효율을 나타냈으며 다음으로 450 °C, 400 °C, 350 °C 순으로 낮아졌다. Table 3에서 보는 바와 같이 500 °C에서 30 min 동안 소성시킨 양극이 가장 높은 효율을 나타내고 있으며, 그 이유는 anatase와 rutile의 혼합물로 구성된 TiO₂가 온도 증가로 인하여 TiO₂ anatase 성분 중 일부가 rutile로 변화하여 rutile의 함량 증가로 인한 결과로 판단된다[24].

4. 결 론

"Home made" TiO₂와 Dyesol TiO₂를 사용하여 도포 두께와 소성 온도가 DSSC 효율에 미치는 영향을 연구하였다. 500 °C에서 30 min 소성한 "Home made" TiO₂를 사용하여 제조된 양극은 1층으로 도포하여 제조하고, 350 °C에서 소성한 Pt 상대전극을 사용하였을 때 가장 높은 효율 3.8%를 나타내었다. 500 °C에서 30 min 소성한 Dyesol TiO₂도 역시 1층으로 도포하여 제조하고, 400 °C에서 소성한 Pt 상대전극을 사용하였을 때 가장 높은 효율 5.8%를 나타내었다. "Home made" TiO₂를 사용하여 제조한 DSSC가 Dyesol TiO₂를 사용하여 제조한 DSSC 보다 효율이 낮게 나타나는 원인은 FE-SEM 결과에서 보는 바와 같이 TiO₂ 입자간의 치밀함이 낮고, FTO에 도포된 TiO₂ 층의 두께가 두껍게 나타나 전자 전달 흐름이 원활하지 못하기 때문으로 판단된다. P25를 활용한 "Home made" paste 제조에 관한 연구가 추가 되어 상용의 Dyesol TiO₂ 만큼의 치밀함과 점도 조절을 통한 도포 두께 조절을 한다면 비슷한 효율의 DSSC 개발이 이루어질 것이라 판단된다.

감 사

본 연구는 2009년도 계명대학교 비사업연구기금으로 이루어졌음.

참고 문헌

1. S. H. Jung, K. J. Hwang, S. W. Kang, H. G. Jeong, S. I. Jeong, and J. W. Lee, *J. Korea Ind. Eng. Chem.*, **20**, 227 (2009).
2. B. O'Reagan and M. Grätzel, *Nature (London)*, **335**, 739 (1991).
3. C. Huanga, Y. Hsua, J. Chena, V. Suryanarayanan, K. Leeb, and K. Ho, *Sol. Energ. Mat. Sol. C.*, **90**, 2391 (2006).
4. A. Hauch and A. Georg, *Electrochim. Acta*, **46**, 3457 (2001).
5. N. Koumura, Z. S. Wang, S. Mori, M. Miyashita, E. Suzuki, and K. Hara, *J. Am. Chem. Soc.*, **128**, 14256 (2006).
6. S. Lu, R. Koeppe, S. Gunes, and N. S. Sariciftci, *Sol. Energ. Mat. Sol. C.*, **91**, 1018 (2007).
7. K. M. Lee, V. Suryanarayanan, and K. G. Ho, *Sol. Energ. Mat. Sol. C.*, **91**, 1416 (2007).
8. W. Jarernboon, S. Pimanpang, S. Maensiri, E. Swatsitang, and V. Amornkitbamrung, *Thin Solid films*, **517**, 4663 (2009).
9. G. K. Kiema, M. J. Colgan, and M. J. Brett, *Sol. Energ. Mat. Sol. C.*, **85**, 321 (2005).
10. D. Y. Lee and C. W. Chung, *Appl. Chem.*, **12**, 189 (2008).
11. T. H. Meen, C. H. Huang, Y. W. Chen, L. W. Ji, C. C. Diao, and H. H. Chung, *Key Eng. Mater.*, **368**, 1716 (2008).
12. Q. Shen and T. Toyoda, *Thin Solid Films*, **438**, 167 (2003).
13. Y. S. Kim, B. J. Yoo, R. Vittal, Y. H. Lee, N. G. Park, and K. J. Kim, *J. Power Source*, **175**, 914 (2008).
14. Y. S. Kim, C. H. Yoon, K. J. Kim, and Y. H. Lee, *J. Vac. Sci. Technol. A*, **25**, 1219 (2007).
15. J. K. Lee, B. H. Jeong, S. I. Jang, Y. G. Kim, Y. W. Jang, S. B. Lee, and M. R. Kim, *J. Ind. Eng. Chem.*, **15**, 724 (2009).
16. U. O. Krašovec, M. Berginc, M. Hočevar, and M. Topič, *Sol. Energ. Mat. Sol. C.*, **93**, 379 (2009).
17. C. Y. Huang, Y. C. Hsu, J. G. Chen, V. Suryanarayanan, K. M. Lee, and K. C. Ho, *Sol. Energ. Mat. Sol. C.*, **90**, 2391 (2006).
18. L. Yang, Z. Zhang, S. Fang, X. Gao, and M. Obata, *Solar Energy*, **81**, 717 (2007).
19. A. I. Kontos, A. G. Kontos, D. S. Tsoukleris, M. C. Bernard, N. Spyrellis, and P. Falaras, *J. Mat. Proc. Tech.*, **196**, 243 (2008).
20. J. H. Yoon, S. R. Jang, R. Vittal, J. Lee, and K. J. Kim, *J. Photochem. Photobio. A: Chemistry*, **180**, 184 (2006).
21. G. P. Kalaignan, M. S. Kang, and Y. S. Kang, *Solid State Ionics*, **177**, 1091 (2006).
22. E. Joanni, R. Savu, M. de Sousa Goes, P. R. Bueno, J. N. de Freitas, A. F. Nogueira, E. Longo, and J. A. Varela, *Scripta Materialia*, **57**, 277 (2007).
23. U. Schmid and H. Scedel, *Thin Solid Films*, **516**, 898 (2008).
24. J. Ovenstone and K. Yanagisawa, *Chem. Mater.*, **11**, 2770 (1999).