

논문 2010-47CI-5-8

비전 시스템 구현을 위한 SAD 정합 알고리즘의 변형

(Heuristic Designs of SAD Correlation Algorithm for Vision System)

이 정 수*, 김 준 성**

(Jongsu Yi and JunSeong Kim)

요 약

스테레오 비전은 서로 다른 이미지 쌍을 사용하여 주변 환경에 대한 보다 세부화된 3차원 지도를 제공할 수 있기 때문에 소형 로봇이나 홈네트워크 분야에서 많은 활용이 가능하다. 스테레오 비전 시스템의 영역기반 정합방법 중 하나인 SAD 정합 알고리즘은 구조적인 규칙성을 가짐으로써 풍부한 병렬성을 제공하여 많이 사용된다. 본 논문에서는 SAD 알고리즘을 사용하여 스테레오 비전 시스템을 구현하는데 있어 응용분야에 따라 성능과 하드웨어 자원 소모량 등 제약조건이 서로 다른 변형 SAD 알고리즘을 제안하고 비교 분석하였다. 변이도 축약 알고리즘과 윈도우 축약 알고리즘의 경우 하드웨어 자원 소모량을 줄여 소형화와 저가격화를 지향하는 경우에 적합하다. 또한 사용 환경의 객체 형태에 따라서 윈도우 형태 알고리즘의 사용을 고려해 볼 만하며 높은 정합율이 필요한 경우 가변 윈도우 알고리즘을 사용할 수 있다.

Abstract

A stereo vision, which is based on two or more images taken from different view points, is able to build three dimensional maps of its environment having various applications including robots and home networks. SAD algorithm, which is based on area-based correlation, is widely used since its regular structure provide abundant parallelism. In this paper, we present heuristic designs of SAD algorithm to meet the demands on accuracy and resource usages in various applications. The disparity abridgement and the window abridgement algorithms can be used for vision systems in low cost and small size. The window shape algorithm can be applicable when object are in specific shapes. The adaptive window algorithm work well when accuracy is the primary concern.

Keywords : stereo vision, SAD algorithm, heuristic design, area-based correlation, real-time image correlation

I. 서 론

최근 컴퓨터 공학의 발달에 따라 표정을 표현하는 얼굴 로봇이나 아시모, 휴보와 같은 이족 보행 로봇과 같이 외형적 능력에 대한 연구와 함께 위험 물질을 탐지할 수 있는 후각 센서나 다수의 카메라를 통해 물체의 삼차원 거리 정보를 얻는 컴퓨터 비전과 같은 감각적 부분에 대한 연구가 활발히 진행되고 있다^[1]. 스테레오 비전 시스템은 컴퓨터비전 분야에서 인간과 가장 유사

한 형태의 시스템으로 두 개의 카메라를 통해 서로 다른 관점에서 찍은 한 쌍의 이미지에 대하여 대응점간의 변위를 계산함으로써 거리를 측정한다.

비전 시스템의 응용분야에 따라서 각기 다른 요구조건이 존재하므로 이에 따른 스테레오 비전 시스템의 설계가 필요하다. 예를 들어 인간의 시각 능력을 형상화하거나 정확한 정보수집이 필요한 분야의 경우 하드웨어 자원 소모량과 무관하게 높은 정합성능을 지향하는 반면에, 소형화와 저가격화를 위해 최소한의 성능을 보장하면서 적은 양의 하드웨어 자원 소모가 필요한 분야가 존재할 수 있다.

스테레오 비전 시스템을 구현하는데 있어서 실시간

* 학생회원, ** 정회원, 중앙대학교 전자전기공학부
(School of Electrical and Electronics Engineering,
Chung-Ang University)
접수일자: 2010년6월9일, 수정완료일: 2010년8월31일

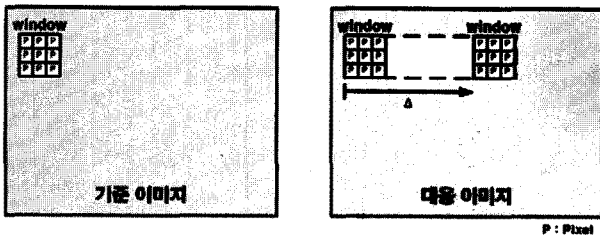


그림 1. 영역기반 정합 알고리즘의 이미지 정합 방법
Fig. 1. An Area-based Image correlation method.

연산을 목표로 하면서 알고리즘에 충실한 구현을 위한 연구는 많이 존재하지만 스테레오 비전 시스템의 성능과 사이즈에 대한 비교 분석을 위한 연구는 존재하지 않았다. 본 논문에서는 응용분야의 목적과 제약 조건에 따라 적절한 알고리즘을 선택할 수 있도록 다섯 가지의 변형된 SAD(Sum of Absolute Difference) 정합 알고리즘을 제시한다. 이미지 정합 기능성 시뮬레이터를 통하여 변형 SAD 정합 알고리즘의 기능을 검증하고 알고리즘별 정합율을 분석하였으며 HDL(Hardware Description Language) 설계를 통하여 변형 SAD 정합 알고리즘의 하드웨어 자원 소모량을 비교하였다. 이를 통하여 스테레오 비전 시스템이 사용될 서비스의 목적에 따라서 소형화와 저비용을 겸하면서 필요한 정확도를 확보한 센서의 개발이 가능할 것으로 기대된다.

II. 본 론

1. 스테레오 비전 시스템

스테레오 비전 시스템은 3차원 공간에 설치된 두 대의 카메라로부터 얻은 좌·우 영상의 이미지에서 상호간의 정합을 이루는 대응점 간의 변이값을 구하여 3차원 거리 정보를 추출하는 시스템을 지칭한다^[2~3]. 정합 방법은 영역기반 정합, 특징기반 정합, 에너지기반 정합으로 크게 3가지로 나눌 수 있으며 본 논문에서는 대표적인 영역기반 정합 방법인 SAD 알고리즘을 사용하였다.

가. 영역기반 정합

영역기반 정합이란 기준 이미지의 일정영역(window)과 대응 이미지와의 상관관계를 이용하는 정합 방법이다. 영역기반 정합은 기하학적 왜곡이나 명암대비 변화, 얼룩, 잡음 등에 취약한 단점이 있으나 이미지의 화소값에 근거함으로써 정합을 이루는 과정이 단순하고 구현이 용이한 장점이 있다^[4~5].

그림 1은 영역기반 정합 알고리즘을 이용한 이미지

정합 방법을 보여준다. 기준 이미지의 고정된 윈도우를 기준으로 대응 이미지의 윈도우를 이동시키면서 두 윈도우 간에 유사성을 계산하여 정합점을 찾아낸다. 본 논문에서는 영역기반 정합 알고리즘 중에서 하드웨어로 구현하기 간단한 구조를 가지면서 적절한 수준의 정합율을 가지는 SAD 정합 알고리즘을 이용하여 스테레오 비전 시스템을 구현하였다.

나. SAD 정합 알고리즘

SAD 정합 알고리즘은 기준 이미지의 윈도우에 대하여 대응 이미지의 윈도우를 변화시키면서 두 이미지의 각 픽셀간의 차에 대한 총합(SAD값)이 최소가 되는 점을 정합점으로 결정한다. 식(1)은 SAD값을 구하는 함수이다^[1,5].

$$C(x,y,\delta) = \sum_{y=0}^{wh-1} \sum_{x=0}^{w-1} |I_L(x,y) - I_R(x+\delta,y)| \quad (1)$$

SAD 정합 알고리즘은 변이값(disparity) δ 가 0일 때부터 최대변이값 Δ 일 때까지 모든 점에서 $C(x,y,\delta)$ 값을 계산한다. Δ 는 계산량 및 인식할 장면의 특성을 고려하여 적절히 줄여주되, 지나치게 작아져서 오류가 생기지 않도록 하여야 한다. SAD 정합 알고리즘은 규칙적인 구조와 풍부한 병렬성을 포함하는 간단한 데이터 흐름을 가지며 덧셈기와 비교기만으로 구현할 수 있어 하드웨어 설계가 용이하다^[6~8].

2. 변형 SAD 정합 알고리즘

본 논문에서는 스테레오 비전 시스템의 목적과 요구 조건에 따라 선택이 가능한 5가지 변형 SAD 알고리즘을 제안하였다.

비트 제한(Bit-Cut): SAD 정합기를 설계 하는데 있어 하드웨어 자원을 절약하기 위한 방법이다. 그림 2와 같이 SAD 정합 알고리즘에서 덧셈 연산시 tree adder

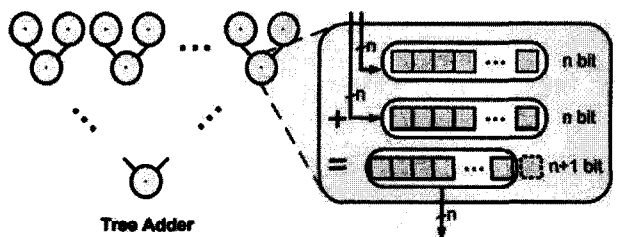


그림 2. 비트 제한 알고리즘
Fig. 2. A bit-cut algorithm.

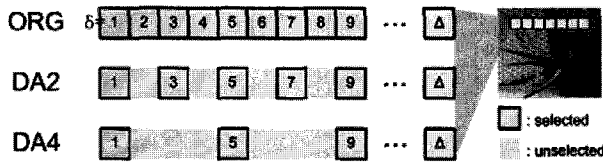


그림 3. 변이도 축약 알고리즘
Fig. 3. A disparity abridgement algorithm.

를 통한 계산 과정에서 증가되는 비트를 제한하기 위해 최하위 비트를 생략한다. 하드웨어 자원 사용량을 줄이는 효과가 있으나 최하위 비트가 생략됨에 따라 최소값을 찾는 과정에서 동일한 결과값이 발생될 가능성이 존재한다. 본 논문에서는 변이가 가장 작을 때를 정합점으로 갖도록 설계하였다.

변이도 축약(Disparity Abridgement): 스테레오 비전 시스템의 하드웨어 자원 소모량을 결정하는 요인 중 한 가지는 최대변이값 Δ 에 따른 총 연산 횟수이다. 변이도 축약 알고리즘은 그림 3에서 보여지는 바와 같이 변이값 δ 를 0부터 Δ 까지 변화시키는데 있어서 1씩 증가시키는 기본 SAD 알고리즘에 비하여 δ 의 변화 간격을 2(DA2) 또는 4(DA4)로 증가시켜 총 연산 횟수를 줄임으로써 하드웨어 자원 사용량을 감소시킨다. 변화 간격이 커질수록 최적의 정합점을 찾아낼 가능성이 감소한다.

윈도우 축약(Window Abridgement): 윈도우 축약 알고리즘은 하나의 윈도우에 대한 SAD 연산에 있어 윈도우 내부에서 픽셀단위로 생략하여 연산을 수행함으로써 하드웨어 자원 소모량을 줄인다. 예를 들어, 그림 4에서 보이는 바와 같이 윈도우 축약 알고리즘은 9x9 윈도우의 연산에 있어서 5x5의 윈도우 크기를 갖는 SAD 정합기와 같은 양의 연산을 수행함으로써 하드웨어 자원 소모량을 효과적으로 줄이면서 정합율에 있어

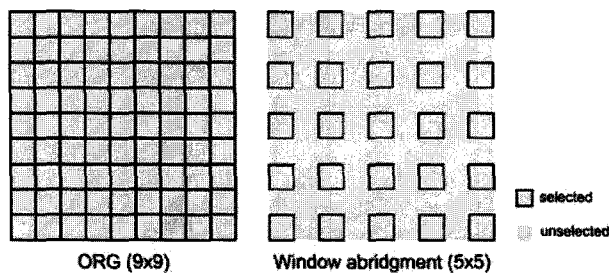


그림 4. 윈도우 축약 알고리즘
Fig. 4. A window abridgement algorithm.

서는 적은 손실을 가져온다.

윈도우 형태(Window Shape): 기본 SAD 정합 알고리즘에서 사용하는 정사각형 윈도우의 경우 객체의 경계에서 윈도우 크기에 의해 번짐 현상이 발생하는 폐색 영역이 좌우측과 동일하게 상하측에도 발생하게 된다. SAD 정합기의 사용 환경에 따라 세로형 객체가 다수 존재하는 경우는 세로형 직사각형 윈도우를 사용하고, 가로형 객체가 많이 존재하는 경우는 가로형 직사각형 윈도우를 사용함으로써 폐색 영역을 줄어든다 하여 더욱 좋은 정합 결과를 얻을 수 있다.

가변 윈도우(Adaptive Window): SAD 정합기에서 윈도우 크기가 크면 큰 객체나 객체의 중앙부와 배경 부분에 대한 정합율이 증가하는 반면 윈도우 크기가 작을 경우엔 작은 객체 혹은 객체의 경계부분에 대한 정합율이 증가한다^[10]. 가변 윈도우 알고리즘은 객체의 경계 부분에서는 윈도우 크기를 작게 하고 객체의 중앙부나 배경 같은 경계가 없는 부분에서는 윈도우 크기를 크게 함으로써 어떠한 특징을 가진 이미지에서도 더 좋은 정합율을 얻도록 한다. 본 논문에서는 경계 검출을 통해 경계가 존재하는 부분에서 윈도우 크기를 작게 하고 경계가 존재하지 않는 부분은 윈도우 크기가 커지도록 하였다. 가변윈도우에 사용된 윈도우 크기는 3x3, 5x5, 7x7, 9x9의 4가지 윈도우 크기를 갖도록 하였다.

III. 실험

1. 이미지 정합 기능성 시뮬레이터

5가지 변형 SAD 정합 알고리즘의 기능을 검증하고 기본 SAD 알고리즘과 비교하기 위하여 x86 기반 PC에서 Visual C++를 사용하여 기능성 시뮬레이터를 구현하였다. 이미지 정합 기능성 시뮬레이터는 하나의 스테레오 이미지 쌍을 입력으로 받아 기본 SAD 알고리즘과 5가지 변형 SAD 알고리즘의 결과인 변이도 이미지를 출력한다. 그림 5는 SAD 정합 알고리즘 기능성 시뮬레이터에 사용된 입력이미지들로서 관련 분야의 연구 개발에 널리 사용되며 객체의 모양, 수, 크기 및 정보량 등에서 각기 다른 특징을 갖는다^[9].

그림 6은 그림 5의 aloe 이미지에 대한 시뮬레이션 결과인 변이도이다. 그림 6-(a)의 사실변이도는 SAD 알고리즘에 대한 이상적인 정합 결과로서 SAD 알고리



그림 5. 실험에 사용된 입력 영상 이미지
Fig. 5. Input images for the experiment.

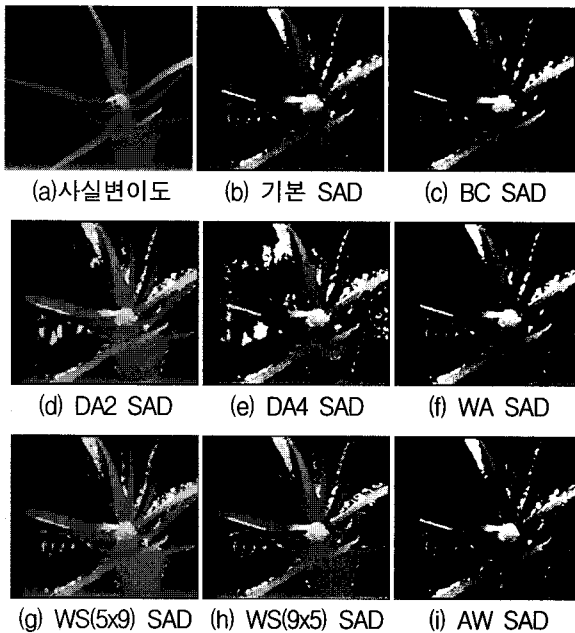


그림 6. 변형 SAD 알고리즘별 변이도 이미지
Fig. 6. Depth images of the SAD heuristics.

즘의 정량적 비교를 위하여 정합율과 오차율을 계산하는데 있어서 기준 이미지로 사용하였다.

그림 6에서 보여지듯이 BC, WA, WS, AW 알고리즘의 경우 기본 SAD 알고리즘의 변이도 이미지에 비하여 큰 차이를 보이지 않는다. 그러나 DA 알고리즘의

경우 기본 SAD 알고리즘에 비하여 노이즈가 증가하는 현상을 보이며 DA4 알고리즘의 경우 일부영역에서는 잘못된 연산을 수행하는 것을 확인할 수 있다. 반면 AW 알고리즘의 경우 오히려 기본 SAD 알고리즘보다 더 노이즈가 감소하였다. 육안으로 변형 SAD 알고리즘 간의 차이를 확인하는 것은 한계가 있으므로 본 논문에서는 더욱 정확한 비교를 위하여 정합율과 자원 사용량에 대하여 정량적 비교를 수행하였다.

2. 변형 SAD 정합 알고리즘의 정량적 비교

스테레오 비전 시스템의 사용 목적과 제약 조건에 따른 변형 SAD 알고리즘의 선택을 위해서는 각 변형 SAD 알고리즘에 대한 선택 기준이 필요하다. 이를 위하여 정합율과 하드웨어 자원사용량을 정량적으로 비교하여 알고리즘별 특징을 분석하였다.

$$m = \frac{1}{M \times N} \sum_{y=0}^{N-1} \sum_{x=0}^{M-1} f(x,y)$$

$$where f(x,y) = \begin{cases} 1 & \text{if } |I_R(x,y) - I_D(x,y)| \leq \theta \\ 0 & \text{otherwise} \end{cases}$$

(2)

SAD 변형 알고리즘에 대한 정량적 성능의 평가를 위하여 정합율을 식(2)에 정의하였다. 식(2)의 정합율 m은 해당 SAD 변형 알고리즘의 정합 결과가 얼마나 사실변이도와 일치하는가를 정량적으로 보여준다. $I_R(x,y)$ 는 비교 기준이 되는 사실변이도의 밝기값 배열이며 $I_D(x,y)$ 는 변형 SAD 알고리즘의 변이도 밝기값 배열이다. 두 이미지간의 전반적인 밝기에 의한 오차를 감안하여 θ 를 최대 밝기차(256)의 5%인 12로 설정하였다. 그림 7은 기본 SAD 알고리즘과 변형 SAD 알고리즘의 정합율 그래프로서 그림 5의 실험 입력이미지들에 대한 정합율을 산술 평균하여 나타내었다.

변형 SAD 알고리즘의 또 다른 선택 기준인 하드웨어

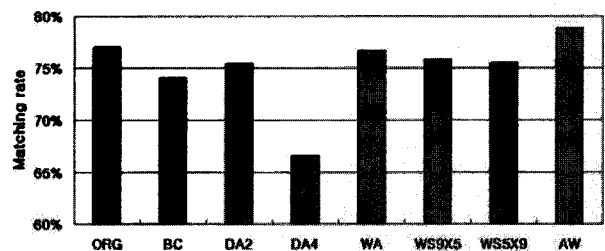


그림 7. 변형 알고리즘별 평균 정합율
Fig. 7. Matching rates of the SAD heuristics.

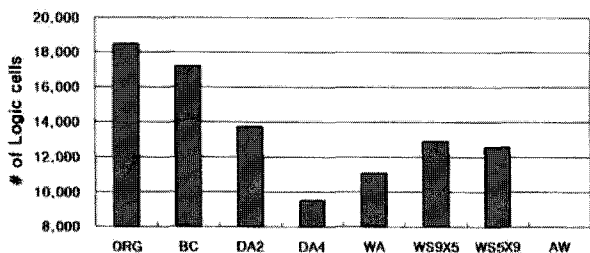


그림 8. 변형 알고리즘별 하드웨어 자원 소모량
Fig. 8. Resource usages of the SAD heuristics.

어 자원 사용량을 측정하기 위하여 Altera QuartusII 프로그램을 사용하여 SAD 정합기를 구현하여 컴파일 하였다^[11]. 테스트 베드로 사용한 Excalibur EPXA10F1020C2는 100만 게이트를 PLD 영역에 작성할 수 있으며 이때의 logic cell의 총수는 38,400개를 사용할 수 있다. 모든 SAD 정합기는 윈도우 크기 9x9, 최대 변이 63으로 설정하였다.

그림 8은 변형 SAD 알고리즘별 컴파일시 소모되는 logic cell의 양을 보여준다. 기본 SAD 알고리즘을 사용하는 경우 logic cell은 18,550개로 약 48.3%를 차지하게 된다. 이는 스테레오 비전 시스템에서 이미지의 선처리나 정합 결과를 통한 후처리에 필요한 IP를 추가하는데 있어 하드웨어 자원이 부족할 가능성이 있다.

BC 알고리즘의 경우 정합율 감소에 비하여 하드웨어 자원 소모량의 감소가 미미하여 다른 변형 SAD 알고리즘에 비하여 효율이 떨어진다. DA2 알고리즘의 경우 25%정도의 하드웨어 자원 소모량 감소를 보이는 것에 비하여 정합율이 약 2% 소폭 감소하여 하드웨어 자원 사용량을 효과적으로 감소시켜 스테레오 비전 시스템을 설계하는데 있어 고려될 만한 가치가 있다. 그러나 DA4의 경우 자원 소모량에서는 약 48%의 가장 좋은 결과를 보여주나 그림 7에서 확인할 수 있듯이 약 10%의 정합율 감소를 보이며 연산 오류를 보이는 영역이 존재하므로 실제 시스템 설계에 있어서 사용하기 부적절하다. WA 알고리즘의 경우 약 0.4%의 작은 정합율 감소와 약 40%의 높은 하드웨어 자원 감소량을 보여 스테레오 비전 시스템의 설계에 있어 가장 효율적인 변형 SAD 알고리즘으로 분석되었다. 정합율을 높이기 위한 변형 SAD 알고리즘인 WS 알고리즘의 경우 가로 세로 변형 모두 30% 정도의 양호한 하드웨어 자원 감소량을 보이면서 약 1%의 정합율 감소를 보이므로 스테레오 비전 시스템의 설계시 주변 환경에 존재하는 객체의 형태에 따라 사용할 수 있다. AW 알고리즘의 경

우 정합율에 있어서 기본 SAD 알고리즘에 비하여 약 1.8% 높은 정합율을 보여주지만 경계 검출 모듈과 추가적인 컨트롤 모듈이 필요하여 정확한 하드웨어 자원 사용량을 측정하지 못하였다.

IV. 결 론

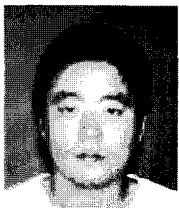
인간의 감각능력 중 시각능력을 시스템으로 구현하는데 있어 3차원 거리 정보를 얻는 것은 필수적인 요소이다. 두 대의 카메라를 이용하는 스테레오 비전은 인간의 시각 구조와 유사하며 환경의 특별한 제약이 없는 장점 때문에 많이 응용되고 있다. 본 논문에서는 실시간 스테레오 비전 시스템의 설계에 있어 기본이 되는 SAD 정합 알고리즘의 다양한 변형을 통하여 응용분야에 따라 우수한 정합 성능이 필요한 경우와 하드웨어 자원소모량을 줄여 소형화, 저가격화가 필요한 경우에 맞춰 알고리즘을 선택 구현할 수 있도록 하였다. 이를 위해 이미지 정합 기능성 시뮬레이터를 이용하여 측정된 정합율과 HDL 코딩을 통한 하드웨어 자원 소모량을 비교 분석하였다. DA2 알고리즘과 WA 알고리즘의 경우 하드웨어 자원 소모량을 줄여 소형화와 저가격화를 지향하는 비전 시스템에서 사용할 가치가 있고 사용 환경의 객체 형태에 따라서 WS 알고리즘의 사용을 고려해 볼 만하다. 하드웨어 자원 사용량의 제약 없이 좀 더 높은 정합율이 필요한 비전 시스템의 경우 AW 알고리즘을 사용하여 구현할 수 있다.

참 고 문 헌

- [1] SungHwan Lee, Jongsu Yi, and JunSeong Kim, "Real-time Stereo Vision on a Reconfigurable System", SAMOS2005, pp. 299-307, Samos, Greece, July 2005.
- [2] C. Sun, "A fast stereo matching method", Digital Image Computing: Techniques and Applications, pp. 95-100, Massey University Auckland, New Zealand, December 1997.
- [3] C. Sun, "Multi-resolution stereo matching using maximum-surface techniques", Digital Image Computing: Techniques and Applications, pp. 195-200, Perth, Australia, December 1999.
- [4] N. Sebe and M. S. Lew "Maximum Likelihood Stereo Matching," *International Conference on Pattern Recognition*, Vol. 1, pp. 900-903, September 2000.

- [5] A. Fusiello, V. Roberto and E. Trucco, "Experiments with a new area-based stereo algorithm", International Conference on Image Analysis and Processing, Florene, 1997.
- [6] K. Miura, M. Hariyama and M. Kameyama, "Stereo vision VLSI processor based on a recursive computation algorithm", SICE Annual Conference, Fukui University, Japan, Aug. 2003.
- [7] Peter J. Ashenden, "Recursive and repetitive hardware models in VHDL", Tech. Rep. TR160/12/93/ECE, Electrical and Computer Engineering, University of Cincinatti, Ohio 45221-0030, 1993.
- [8] D. Guevorkian, A. Launiainen, P. Liuha and V. Lappalainen, "Architectures for the sum of absolute differences operation" *Signal Processing Systems, 2002. (SIPS '02). IEEE Workshop on*, pp. 57- 62, Oct. 2002.
- [9] D. Scharstein and R. Szeliski, "High-accuracy stereo depth maps using structured light", *Computer Vision and Pattern Recognition, 2003. Proceedings. 2003 IEEE Computer Society Conference on*, vol 1, pp. 195-202, June 2003.
- [10] T. Kanade and M. Okutomi, "A stereo matching algorithm with an adaptive window: Theory and Experiment", *Pattern Analysis and Machine Intelligence, IEEE Transactions on*, vol.16, no.9, pp.920-932, Sep 1994.
- [11] 이정수, 양승구, 김준성, "실시간 스테레오 비전 시스템을 위한 SAD 정합연산기 설계", 전자공학회 논문지, 제45권, 제1호, 55-61쪽, 2008년 1월

 저 자 소 개



이 정 수(학생회원)
 2002년 중앙대학교 전자전기
 공학부 학사 졸업.
 2004년 중앙대학교 전자전기
 공학부 석사 졸업.
 2004년~중앙대학교 전자전기
 공학부 박사 과정.

<주관심분야 : 컴퓨터 구조, 컴퓨터 성능 분석, 스테레오 비전 시스템, SoC>



김 준 성(정회원)-교신저자
 1991년 중앙대학교 전자공학과
 학사 졸업.
 1993년 중앙대학교 전자공학과
 석사 졸업.
 1998년 미네소타대학교
 전기공학과 박사 졸업.

2002년~중앙대학교 전자전기공학부 부교수
 <주관심분야 : 컴퓨터 구조, 컴퓨터 성능 분석, 병렬처리, 임베디드시스템 설계>