

논문 2010-47IE-3-8

중전력 주파수 3체배기 설계 및 제작

(Design and Fabrication of the Frequency Tripler for Medium Power)

노희정*, 이병선*

(Hee Jung Roh and Byung Sun Lee)

요약

본 논문에서 P-HEMT를 이용한 100 mW급 중전력 주파수체배기를 제안한다. 3차 고조파 성분을 발생 시키는 비선형 장치를 이용하여 2.4GHz의 입력을 3체배 하여 7.2GHz 주파수를 얻도록 설계하였다. 주파수 체배기는 로드풀 모의실험 방식을 이용하여 설계 하였고 기본파와 2차 고조파가 억압된 노치 필터를 사용 하였다. 15dBm 입력에 약21dBm의 출력을 얻도록 하였다 즉 6dB의 변환 이득을 얻었고 기본파에서 20dBc 2차 고조파에서 30dBc의 고조파 억압을 하였다.

Abstract

In this paper, a frequency tripler has been designed with 100mW medium-power using P-HEMT. It is designed to obtain 7.2GHz frequency at the output that is an integer multiple of 2.4GHz input frequency by using nonlinear device that produces 3rd harmonic. The frequency tripler is designed by using load-pull simulation. To suppress the 2nd and fundamental, notch filter is used for the frequency tripler. The tripler is designed to obtain about 21dBm output power with 15dBm input, i.e., 6dB conversion gain and the suppression of 20dBc at fundamental, and 30dBc at the second harmonics.

Keywords : medium-power, frequency tripler, load-pull, nonlinear

I. 서론

체배기의 일반적 구조로 그림 1과 같이 입력단에 저역통과필터, 출력단에는 대역통과필터를 이용한 체배기를 구성할 수 있다. 하지만 모의시험 결과 대역통과필터를 사용하는 경우에 삽입손실이 발생하므로 3체배기 이상에서는 사용이 곤란할 것으로 보이며, 손실이 작은 노치필터를 이용하는 것이 최선으로 여겨진다. 따라서 제안된 논문에서는 그림 1(a)의 출력단에 연결된 대역통과필터를 그림 1(b)와 같이 π 구조인 노치필터를 적용하여 2.4GHz와 4.8GHz를 억압하도록 설계하였다.

또한 노치필터를 추가하기 전에 로드풀 모의시험을 이용하여 최적화된 전력이 부하에 전달되도록 설계하였으며, 이 모의시험이 완료된 후에 노치필터를 추가하여 기본파와 두 번째 고조파의 전력만 제거하여 목적하는 3차 고조파를 이용한 최적의 3체배기를 설계하였다.

본 논문에서 설계하고자 하는 주파수 3체배기는 그림 1(a)의 구조를 개선하여 그림 1(b)와 같이 노치필터 두 개를 연결한 구조를 제안하였다. 대역통과필터를 갖는 3체배기는 기본파와 2차 고조파를 억압하는데 부족한 특성을 갖는데 비해 제안된 구조의 3체배기는 두 개의 노치필터를 이용하여 기본파와 2차 고조파를 억압성능이 매우 뛰어난 것을 측정을 통하여 확인할 수 있었다.

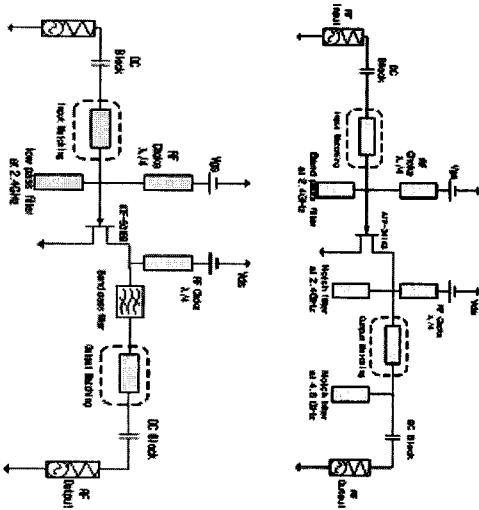
주파수 체배기는 소자의 비선형성에 의해 발생하는 고조파 성분을 이용한다. 능동 주파수 체배기는 FET나 BJT에서 기본주파수에 의해 발생하는 2차 또는 3차 고

* 정회원, 김포대학

(Dept. of Ubiquitous-IT, Kimpo College)

※ 본 논문은 2010학년도 김포대학 연구비 지원에 의해 연구되었음

접수일자: 2010년7월26일, 수정완료일: 2010년8월31일



(a) 일반구조체배기 (b) 노치필터포함 체배기

그림 1. 2개 노치필터에 따른 체배기 블록도
Fig. 1. The tripler with two notch filter.

조파 성분을 이용하여 주파수 체배를 한다. FET의 입출력 바이어스 점 선정에 의한 전도 각(conduction angle)의 변화에 따라 기본파(I_d)와 고조파 주파수의 출력 전류(I_{dn})는 변화한다. 전도 각은 바이어스 점의 선정에 의해 제어될 수 있으며 그림 1은 바이어스 전압을 변화시키는 경우에 변화하는 전도 각에 따른 정규화 된 전류 값을 나타내고 있다.

FET를 pinch-off점에서 동작시킬 경우 출력전류의 클리핑(Clipping)을 가정하여 전류를 푸리에 변환하면 아래 (1)식과 같이 쓸 수 있다.^[1-2]

$$I_d = \frac{I_p}{\pi} \left[\frac{\pi t_0}{T} - \frac{\sin(2\pi t_0/T)}{2} \right]$$

$$I_{dn} = \frac{I_p}{\pi} \left[\frac{\sin((n-1)\pi t_0/T)}{n-1} + \frac{\sin((n+1)\pi t_0/T)}{n+1} - \frac{2}{n} \cos(\pi t_0/T) \sin(2\pi t_0/T) \right] \quad (1)$$

위의 식에서 I_d 와 I_{dn} 은 드레인 전류이며 I_p 는 핀치 오프전류를 의미한다.

사인파의 게이트 전압에 의해 코사인파형의 피크드레인 전류가 흐르는데 이것을 푸리에 시리즈로 나타내면 다음 (2)식과 같다. 여기서 I_{max} 는 피크 드레인 전류이고 입력 신호의 전도 각은 $\theta = 2\pi(t_0/T)$ 으로 정의된다.^[3-4]

$$I_d(t) = I_0 + I_1 \cos(\omega_0 t) + I_2 \cos(2\omega_0 t) + \dots + I_n \cos(n\omega_0 t) \quad (2)$$

여기에서 $n=0$ 일 때

$$I_0 = \frac{2I_{max}}{\pi} \frac{t_0}{T} \quad (3)$$

$n \geq 1$ 일 때는

$$I_n = I_{max} \frac{4t_0}{\pi T} \cdot \frac{\cos(n\pi \frac{t_0}{T})}{1 - (2n \frac{t_0}{T})^2} \quad (4)$$

$n=(T/2t_0)$ 일 때

$$I_n = I_{max} \frac{t_0}{T} \quad (5)$$

식 (1)로부터 피크 드레인 전류로 정규화된 전도각과 체배비의 관계를 나타내면 그림 2와 같다.

그림 1(b)에서 2차 고조파의 전류비가 최대가 되는 전도각($n=2$)은 120° 이고 3차 고조파의 전류비가 최대가 되는 전도각($n=3$)는 $2\phi_{opt} = 240^\circ/n$ 로 근사되므로, 주파수 3체배기의 경우 최적의 전도각은 $2\phi = 80^\circ$ 가 된다.

주파수 3체배기의 기본구조는 입력단에 발생된 3차 고조파 신호가 체배기의 입력의 신호원 방향으로 나가는 것을 막기 위해 3차 고조파 주파수($3f_0$)에서 $\lambda/4$ 의 전기적 길이를 갖는 개방 스티브를 연결하고, 입력신호(f_0)의 반사를 최소화하기 위한 입력정합 회로를 구성한다. 출력단은 3차 고조파 신호를 제외한 다른 고조파를 억압하기 위한 노치필터와 출력정합회로를 구성한다.

기존의 논문 중엔 A급으로 바이어스를 인가하여 3체배기를 실현한 논문으로 A급으로 구동하고 입력신호를 과동작(Overdriving)해서 3체배기를 구현하였다.^[5] 하지만 이 경우에는 이득이 떨어진다는 단점이 발표되었다.

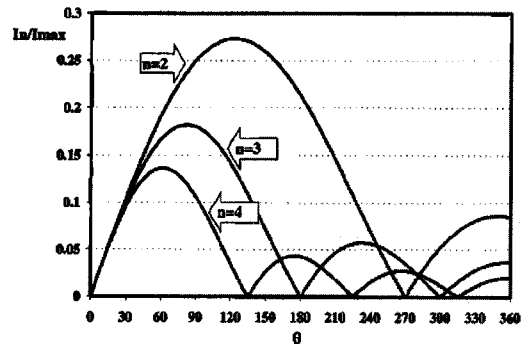


그림 2. 정규화 된 하모닉 전류
Fig. 2. Normalized harmonic current as function of conduction angle.^[3]

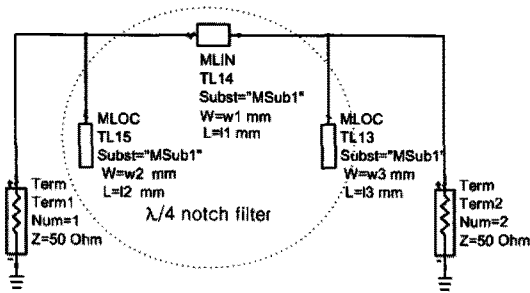


그림 3. $\lambda/4$ 노치필터 회로도

Fig. 3. Schematic of notch filter circuit($\lambda/4$).

표 1. 3체배기의 설계 목표

Table 1. Design target of frequency tripler.

요구 항목	목표 설계 값
Input Power	20dBm
Output Power	18dBm
Conversion Gain	-2dB
Harmonic Suppression (1st : 3rd)	20dBc

본 논문에서는 이론을 바탕으로 2.4GHz 입력신호에 대해 3체배기로 동작하는 2.4/7.2GHz 주파수 3체배기를 ADS 시뮬레이터를 이용해 설계를 하고 유전율 4.4, 기판두께 1.6mm, 동박두께 35 μ m인 FR4기판에 마이크로 스트립 선로를 이용하여 제작하였다. 3체배기에 사용된 pHEMT는 ATF-34143을 사용하였다. 최적의 부하 조건을 얻기 위한 기법인 로드 풀 모의실험을 이용하여 정합회로 소자 값을 구하였다.

그림 1(b)에서 노치필터는 출력단에서 2.4GHz와 4.8GHz의 주파수를 억압하도록 설계하였다. 이 노치필터의 구조는 그림 3(a)의 구조를 가지며 그림에서 전송선 TL14는 출력단의 정합회로를 위한 마이크로 스트립 라인이며, TL13과 TL15는 노치필터회로이다. TL15는 2.4GHz의 기본파를 억압하기 위한 필터이며, TL13은 4.8GHz의 2차 고조파를 억압하기 위한 필터이다. 표 1은 기존에 나와 있는 주파수 3체배기의 설계 값과 비교하여 설계 목표를 정한 값이다.

II. 본론(고효율 주파수 체배기 설계)

주파수 3체배기를 ADS 시뮬레이션을 이용해 설계하고 FR4 기판에 구현하였다. 2.4 GHz 입력 및 7.2 GHz 출력에서의 입출력 임피던스는 입력과 출력의 가능한 모든 임피던스를 변화시켜 가면서 출력 특성을 측정하여 최적의 부하 조건을 얻는 기법인 소스 풀, 로드

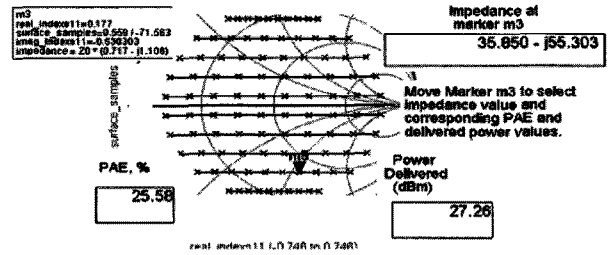


그림 4. 모의실험 결과

Fig. 4. Simulation result of Load-pull.

풀 시뮬레이션을 이용하여 값을 구하였다. 그리고 로드 풀 시뮬레이션에 의해 구한 부하 임피던스 값을 ADS를 이용하여 기본파 주파수인 2.4 GHz 신호에 대한 역압특성이 큰 값을 갖도록 하고, 높은 변환이득 특성을 갖도록 하기 위해 출력단 반사손실을 최소화 하여 부하 임피던스 값을 최적화하였다.

최대전력전송을 위한 부하의 임피던스 점을 찾기 위해 로드풀 모의실험을 통해서 출력정합회로를 설계했다. 그림 4는 로드풀 모의실험 결과로서 35.8-j55.3임피던스 점에서 25.58%의 효율과 27.26dBm 출력전력으로 시뮬레이션 되었다.

2-1 주파수 3체배기 회로 설계

로드풀 모의실험을 통해서 입력신호가 트랜지스터를 통하여 최대 전송될 수 있는 부하 임피던스 점을 결정하기 위해 트랜지스터 소스(source)에서 바라본 반사계수를 구한 후, 공액정합을 이용하여 입력 정합회로를 설계하였다. 로드풀 모의실험을 한 결과를 바탕으로 설계된 주파수 체배기는 바이어스 라인과 입출력 정합을 마이크로 스트립 라인으로 구성하였다. 이 때 노치필터는 기본파인 2.4GHz와 2차 고조파인 4.8GHz에서 전력을 억압하도록 설계하였다.

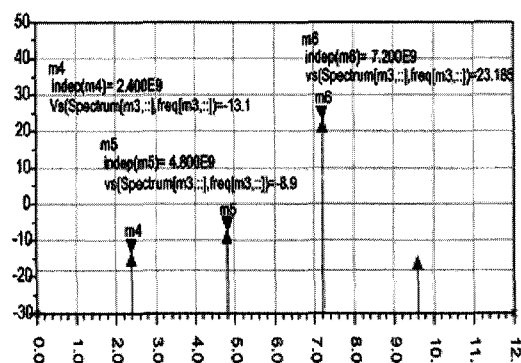


그림 5. 3체배기의 모의실험 된 출력전력

Fig. 5. Output power simulation of frequency tripler.

모의실험한 출력 스펙트럼은 그림 5로 2.4GHz의 입력 주파수와 입력전력 15dBm에서 3차 고조파의 출력 주파수 7.2GHz에서 출력전력은 23.2dBm로 변환이득은 8.2dB를 얻었으며, 이때 2고조파인 4.8GHz에서 -8.9dBm의 전력으로 3차 고조파와 2차 고조파간의 억압은 -32dBc를 얻었으며, 기본파의 출력전력은 -13.1dBm을 얻어서 3차 고조파와 기본파의 억압은 -36.1dBc를 얻었다.

2-2 주파수 3체배기 제작 및 측정

유전율 4.4, 기판두께 1.6mm, 동막두께 35μm인 FR4 기판에 기판에 Agilent사의 ATF-34143칩을 사용하고, 마이크로스트립 선로를 이용하여 2.4/7.2GHz 주파수 3체배기를 구현하였다. 제작된 크기는 80mm×30mm이며 측정은 E4438C 신호발생기와 스펙트럼 분석기를 사용하여 대신호 특성을 측정하였다.

제작한 주파수 3체배기를 2.4GHz 입력전력의 크기에 따라 출력전력, 전력부가효율을 측정한 결과를 그림 10에 각각 나타내었다. 이때 7.2GHz에서 15dBm 입력전력에 21.3dBm의 출력전력을 보여 변환이득이 약 6.3dB를 보이고 있다.

입력전력을 -5dBm에서 17dBm까지 변화시키면서 변화되는 출력전력 값을 그림 6.에 나타낸 것이며 그림 7.은 3체배기의 효율특성을 나타낸 그림으로 0dBm 입력에서 0%의 효율을 보이다가 17dBm 입력전력에서 약 20%의 효율을 보이고 있다. 그림에서 기본파의 효율이 마이너스로 떨어지는 것은 체배기의 기본파 억압이 제대로 동작하고 있음을 알 수 있다. 즉 입력 전력이 3체배 주파수로 전달되고 있음을 알 수 있다. 15dBm의 입력전력에 출력 측에서 측정한 값으로 기본파는 -10dBm을 보이며, 2차 고조파는 약 -5dBm을 보이고 있다.

이때 3체배기의 최종 출력전력은 21.3dBm을 보여 변환이득은 약 6.3dB를 보여 매우 높은 이득을 가지고 있음을 알 수 있다. 이 값은 기존 논문^[6]의 결과 값인 입력전력 -2dBm에 출력전력 -7.6dBm으로 변환이득 -5.6dB값과 비교할 때 참고 논문은 저전력 체배기이며, 본 논문은 중전력의 우수한 성능을 보이는 3체배기이다. 3체배기의 전력이 높으면 저주파신호를 높은 주파수로 변환하는 믹서용 LO 설계를 직접할 수 있으며 LO용 드라이버 증폭기의 생략 및 증폭기설계에 많은 장점을 줄 수 있다. 따라서 체배기의 전력이 높으면 후

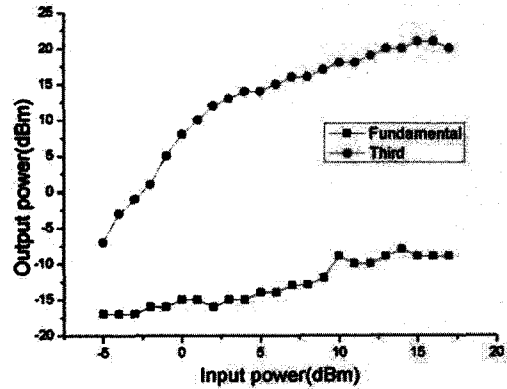


그림 6. 3차 체배기 출력전력과 기본파의 측정된 전력 값

Fig. 6. Measured result of second harmonics and fundamental

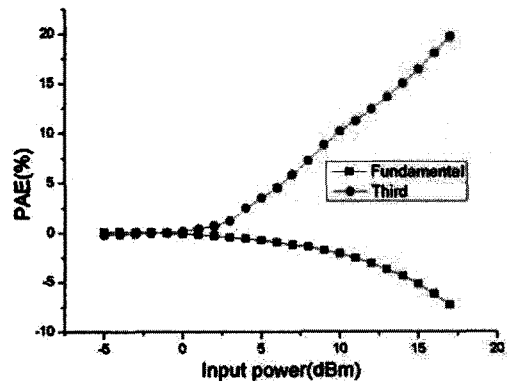


그림 7. 7.2GHz 측정된 효율 값

Fig. 7. Measured result of PAE at 7.2GHz.

단 증폭기의 설계 시에 여러 단의 증폭체인 수를 줄일 수 있는 장점이 있다.

2-3. 측정 결과 분석 및 검토

본 연구의 주파수 3체배기는 노치필터의 특성을 2.4GHz와 4.8GHz에서 갖도록 설계하여 다른 구조에서 사용하는 대역통과필터대신 2.4GHz, 4.8GHz의 전력을 차단하여 소모되는 출력전력을 최소화한 3체배기를 구현하였다.

이 체배기는 소자는 ATF-34143칩을 사용하고 마이크로스트립 선로를 이용하여 2.4/7.2GHz 주파수3체배기를 제작하였다. 제작된 크기는 80mm×30mm이며 2.4GHz 입력전력의 크기에 따라 출력전력, 전력부가효율을 측정한 결과를 그림 6.과 그림 7.에 나타내었다. 입력전력이 3차 고조파로 많은 전력이 전달되도록 여러 가지 기법이 연구되어야 할 것으로 보인다. 7.2GHz

출력은 15dBm 입력전력에 21.3dBm의 출력전력을 보여 변환이득은 약 6.3dB를 나타내었다.

제작된 주파수 3체배기는 17dBm 입력전력을 인가 시 약 20%의 효율을 나타내었다. 향후 주파수 3체배기의 효율 특성을 개선하는 것 역시 이 후의 연구가 지속되어야 할 분야로 사료된다.

III. 결 론

주파수 체배기는 소자의 비선형성을 이용하여 고조파 성분 신호를 발생하는 회로로 마이크로파 및 밀리미터파 통신 시스템에서 고안정, 저잡음 신호원을 발생하기 위한 기법으로 많이 사용된다.^[7]

주파수 체배기는 고조파 출력 주파수에 따라 2체배기, 3체배기, 4체배기 등으로 구분되며, 사용 소자에 따라 다이오드 주파수 체배기와 능동 주파수 체배기로 나눌 수 있으며, 다이오드 주파수 체배기는 바랙터와 스텝 리커버리 다이오드를 이용한 리액티브 주파수 체배기가 있다. 현재는 FET와 트랜지스터를 이용한 능동 주파수 체배기의 특성이 넓은 동작 대역폭과 높은 변환이득을 갖고 있어 많은 연구가 진행되고 있다.

본 논문에서는 능동 주파수 체배기로 pHEMT소자를 이용하여 주파수 2체배기와 증전력 주파수 3체배기를 구현하였다.

주파수 3체배기는 다른 3체배기가 대역통과필터와 반사기를 이용하여 구현하는 것과 다르게 출력단에 2.4GHz와 4.8GHz의 노치필터를 설계하여 간단한 회로로 높은 변환이득을 얻도록 하였다.

제작된 증전력 체배기는 출력 전력이 다른 체배기에 비하여 높은 21.3dBm이 되므로 송신 시스템 또는 수신 시스템의 믹서의 LO 이용 시 구동증폭기를 이용할 필요가 없는 등 많은 장점이 있을 것으로 판단된다.

따라서 구현된 7GHz 대역의 100mW급의 체배기는 다양한 시스템 특히 호주의 TOB(Television Outside Broadcast)와 국방망 및 센서 네트워크 등 소형화시스템에 적용이 가능할 것으로 사료된다.

본 연구에서는 주로 통신시스템용 국부발진기로 이용 가능한 단일 주파수용 주파수 체배기로 활용하는 예를 제시하였으며 변조신호와 같은 대역폭을 갖는 신호를 체배하는 경우는 주파수 체배에 의한 왜곡 특성을 보상하기 위한 선형화 기법에 대한 연구가 필요할 것이다.

참 고 문 헌

- [1] S. C. Cripps, RF Power Amplifiers for Wireless Communications, Artech House. Boston. 1999.
- [2] J. Staudinger, "Applying switched gain stage concepts to improve efficiency and linearity for mobile CDMA power amplification," Microwave J. vol. 43, no.9 pp. 152-171, 2000.
- [3] 민준기 등, "낮은 삽입손실을 갖는 새로운 대역통과 필터를 이용한 주파수 3체배기 설계," 한국통신학회 논문지 vol.10A, pp. 1031-1035, 2006.
- [4] 정미경, 주파수 체배기를 이용한 ku-band 국부발진기 설계 및 제작, 충남대 석사학위 논문, 2006.
- [5] 정미경, 홍성용, "8GHz 대역 국부발진기용 주파수 3체배기 설계 및 제작," 한국전자과학기술학회 논문지 vol.13, no.4, pp. 379-385, 2002.
- [6] You Zheng and Carlos E. Saavedra, "A broadband CMOS frequency tripler using a third-harmonic enhanced Technique," IEEE Journal of Solid State Circuits, vol.42, no.10, pp. 2197-2203, 2007.
- [7] 오정균, 최재홍, 구경현, "IEEE 802.11g OFDM 무선랜용 2.4GHz 전력증폭기의 비선형 왜곡 분석," 대한전자공학회 논문지, vol.42, TC no.3, 2005.

— 저 자 소 개 —



이 병 선(정회원)

1985년 서울 산업대학교
전자공학과 학사 졸업.
1992년 건국대학교 전자공학과
석사 졸업.
2000년 단국대학교 전자공학과
박사 졸업.

1997년~현재 김포대학 유비쿼터스 -IT 교수
<주관심분야 : 통신, 신호처리, 고주파 증폭기 및
발전기 >



노 희 정(정회원)

1985년 아주대학교 전자공학과
학사 졸업.
1995년 서울시립대학교
전자공학과 석사 졸업.
2010년 인천대학교 전자공학과
박사 졸업.

1998년~현재 김포대학 유비쿼터스 -IT 교수
<주관심분야 : 통신, 마이크로파 회로 및 모듈설
계>