

# 외부 전기서지에 의한 전자회로기판 Latch-up 현상 고찰

논 문
59-11-25

## A Study on PCB's Latch-up Phenomenon by External Electrical Surge

지영화\* · 조성한\* · 정창규\*\*  
(Yeong-Hwa Ji · Sung-Han Jo · Chang-Gyu Jung)

**Abstract** - There are many cases that interrupt the production process because of malfunctions caused by electronic circuit boards which control equipment, but it is difficult to distinctly identify the causes in many cases. Especially, CMOS devices with the control logic circuit return automatically to normal state after their own faults. Therefore it is not easy to analyze the problems with electronic circuit boards. Recently, nuclear power plant experienced a failure due to the malfunction of electronic circuit boards and it was identified that the reason of the malfunction was because of latch-up phenomenon caused by external surge in electronic devices. This paper presents the causes and the phenomenon of latch-up by experiment and also a way using counter EMF diodes, noise filters and surge protective devices to prevent latch-up phenomenon from electronic circuit boards, finally confirms the effectiveness of the result by experiment.

**Key Words** : Latch-up, PCB, Surge, Noise filter, Counter EMF diode, Surge protective devices

### 1. 서 론

산업 플랜트의 계측제어설비 전자회로기판에 사용되는 CMOS(집적회로소자)는 latch-up 현상이 일어날 가능성을 내포 하고 있다.[1]. Latch-up 현상은 외부 서지 등에 의해 CMOS에 생성되는 기생 바이폴라 트랜지스터의 자생으로 인해 Turn-on 되는 현상으로, 순간적으로 latch-up 상태가 되더라도 전원이 차단될 때 까지 계속 Turn-on 상태를 유지하기 때문에, 관련된 구동기기에 오 신호를 제공하게 된다. 현재 Latch-up 문제 해결을 위한 연구는 CMOS 소자의 설계, 공정, 재질 변경 등 CMOS 제작과 관련한 연구[1][2]와 전자회로기판 내에 Latch-up 트리거링 방지용 다이오드 추가, Latch-up 전류 Self-stop 회로 적용 등을 통해 전압 Overshoot, Undershoot, 정격전압 초과, 부적절한 Power-up 순서[2] 등에 의한 latch-up 현상을 방지하는 연구가 주로 되고 있다. 그러나 이러한 연구결과는 이미 산업현장에서 적용되어 운전되고 있는 전자회로기판의 latch-up 현상 방지에 적용하기에는 작업조건 및 경제적 여건 때문에 어려움이 예상된다. 또한 산업 플랜트의 전력계통 등 설치환경이 열악한 위치에 설치된 전자회로기판은 개폐기 및 차단기 동작에 의한 외부서지, 케이블 간 정전유도 및 전자유도에 의

해 유입되는 노이즈 등 설계단계에서 예상치 못한 다양한 노이즈에 노출되어 있기 때문에 CMOS의 최적설계나 전자회로기판의 보호회로 추가에 의한 방법으로 완전히 해결하기에는 어려운 면이 있다. 따라서 본 연구에서는 이미 산업 플랜트에 적용되어 운전되고 있는 전자회로기판의 latch-up 현상을 방지하기 위해 노이즈 발생경로, 노이즈에 의한 latch-up 발생현상에 대한 실증실험을 하였으며, 계전기 코일 역기전력 방지 회로 적용, 노이즈 필터 및 서지보호기 설치 등 외부회로 변경만으로 latch-up 현상을 방지할 수 있는 latch-up 발생 방지 회로를 제시하고자 한다.

### 2. 본 론

#### 2.1 전자회로기판 오동작 확인 시험

최근 원자력발전소 계획예방정비를 위한 전원절체 시험 중 제어계통에서 전자회로기판 오동작에 의해 고장이 발생되었다. 전자회로기판의 오동작 근본원인 분석을 위하여, 해당 전자회로기판에 설치된 전자소자 중 오동작 현상이 의심되는 De-Mux(SN74259)에 대하여 아래와 같은 시험을 수행하였다. 고장 발생 후 실시한 전자소자 동작시험에서는 전자소자의 고장이 확인되었으나, 정밀분석을 위한 비파괴시험 및 내 환경시험에서는 이상 현상이 발견되지 않았다. 이후 동작시험을 재 수행한 결과 전자소자는 스스로 정상동작 상태로 복구되었음이 확인되었다.

##### 2.1.1 비파괴(X-ray)시험

전자소자의 오동작 근본원인을 분석하기 위하여 전자소자 정밀점검 장비(HP-3070)를 사용하여 부품정밀시험을 수행

† 교신저자, 정희원 : 한수원(주) 원자력발전기술원  
선임보전문원

E-mail : yhchi@khnp.co.kr

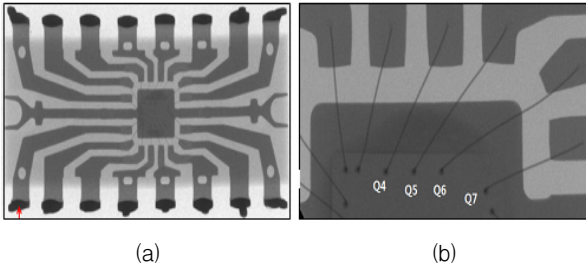
\* 정희원 : 한수원(주) 원자력발전기술원 선임전문원

\*\* 정희원 : 한수원(주) 원자력발전기술원 전문원

접수일자 : 2010년 9월 9일

최종완료 : 2010년 10월 26일

하였으나, 정상상태로 복귀되어 있어, 이상 상태를 확인할 수 없었다. 이에 전자소자 내부의 연결 와이어 등 형상의 이상 유무(절단, 균열 등)를 확인하기 위하여, 비파괴 시험(X-Ray)을 시행하였다. 시험결과, 그림 1과 같이 내부 형상에 이상 현상은 발견되지 않았다. 따라서 전자소자 내부의 물리적인 파손에 의해 전자소자가 이상동작을 하였을 가능성은 배제하였다.



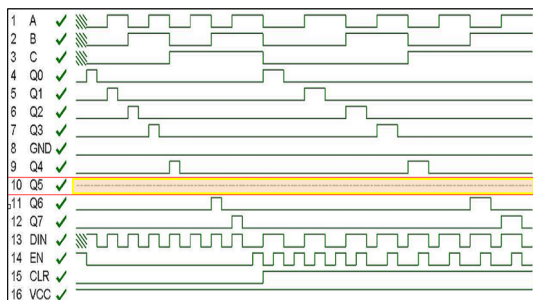
**그림 1** 전자소자 비파괴(X-Ray) 시험  
(a) 전체 이미지, (b) 확대 이미지  
**Fig. 1** Electronic devices' non-destructive(X-Ray) test  
(a) All images, (b) Enlarge Image

**2.1.2 내 환경(온습도) 시험**

외부 환경(온, 습도)에 의한 오동작 여부를 확인하기 위하여, 온습도 시험 장비(Chamber)를 사용하여 실제 전자소자의 설치환경 보다 가혹한 조건에서 내 환경시험을 수행하였다. 시험은 고온(65℃), 항습(55%) 조건에서 7시간 노출 후 성능 시험을 3회에 걸쳐 수행하였으며, 시험결과 모두 정상 동작 하였다. 따라서 전자소자가 온습도에 의한 영향으로 일시적 이상동작을 발생시켰을 가능성은 배제하였다.

**2.1.3 전자소자 동작 시험**

고장 발생 직후 De-Mux 출력신호 확인을 위하여 전자회로기판 고장진단 장치(PCB Fault Finding System)를 이용하여 전자소자 동작시험을 수행하였다. De-Mux(SN74259)는 입력신호를 선택하여 출력하는 기능을 가진 전자소자로서, 입력에 순차적인 전압 펄스를 인가하고 출력을 점검한 결과, 그림 2와 같이 Q5 단자에서 입력신호에 대한 출력신호가 불완전하게 동작되는 것이 발견되었다. 이와 같이 De-Mux의 출력이 0과 1(5Voltage) 사이인 약 2Voltage를 발생시키는 것은 논리적으로는 발생할 수 없는 현상이기 때문에 CMOS의 바이어스 전압의 품질을 의심하게 되었다.



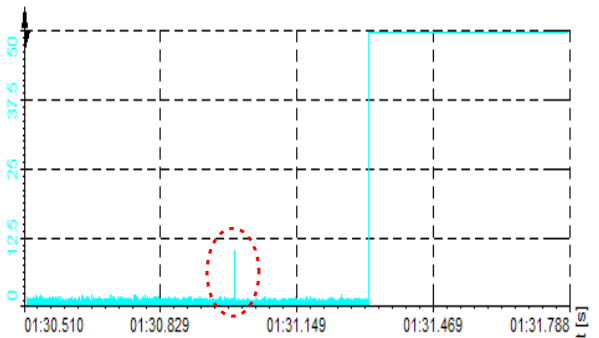
**그림 2** 전자소자 동작시험  
**Fig. 2** Electronic device operating test

**2.2 전자회로기판 latch-up 현상 확인**

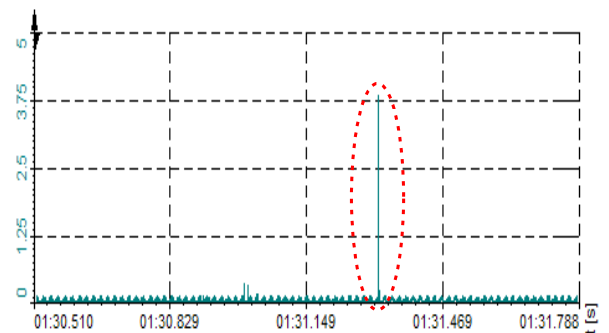
해당 전자소자의 동작시험, 비파괴시험, 내 환경시험 결과 고장원인이 확인되지 않았으며, 오동작 후 정상으로 복귀한 현상 및 Q5단자 출력전압 불완전 동작 등을 통해 유추한 결과, 동 현상은 외부서지에 의한 전자소자의 latch-up 현상에 의해 발생된 것으로 판단하였다. 따라서 Latch-up 현상을 고찰하기 위해, 아래와 같이 외부서지에 의한 latch-up 측정 및 실증 실험을 수행하였다.

**2.2.1 외부 서지 유입 측정 실험**

전자회로기판 오동작에 의해 발생한 발전소 고장 상황과 동일한 조건으로 시험을 수행하여, 외부에서 서지가 유입되는지 여부를 확인하였다. 그 결과 전원 공급용 차단기가 동작하는 순간 그림 3과 같이 최대 9.7V의 임펄스 서지가 측정되었으며, 그림 4와 같이 해당 전자소자에 3.8V, 1.2ms의 서지가 유입된 것이 측정되었다. 전자회로기판에 영향을 미친 외부 서지 발생원은 다음과 같이 두 가지가 예상된다. 계전기가 동작하면서 발생된 코일 역기전력이 신호선에 유도되어 서지가 유입되었거나, 차단기가 동작하면서 발생된 서지가 전력케이블을 경유하여 제어계통으로 유입되었을 가능성이 있다.



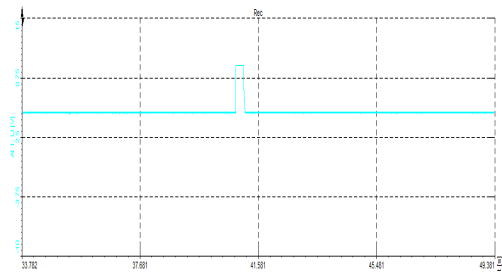
**그림 3** 차단기 투입 시 서지 발생  
**Fig. 3** Surge by circuit breakers



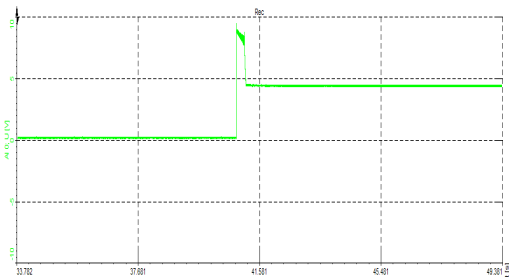
**그림 4** 전자소자에 유입된 서지  
**Fig. 4** Surge introduced in electronic devices

### 2.2.2 실증 시험에 의한 latch-up 현상 확인

2.2.1항 ‘외부 서지 유입 측정 실험’ 결과, 발전소 고장 상황과 동일한 조건에서 외부에서 발생된 서지가 전자회로기판으로 유입된 것이 확인되었다. 이에 따라 유입된 서지가 latch-up을 발생시키는지 확인하기 위하여, 다음과 같이 실증시험을 수행하였다. 시험은 바이어스 정격전압이 5Vdc인 전자소자에 외부에서 유입된 서지와 유사한 크기의 10Vdc 임펄스 전압을 인가하여, latch-up 발생여부를 관찰하였다. 시험결과 그림 5와 같이 임펄스전압을 인가하는 순간 전자소자의 출력이 순간적으로 상승하였으며, 임펄스 전압이 제거된 후에도 계속하여 Turn-on(Hi, 5Vdc) 상태를 유지하는 latch-up 현상이 발생하였다. 이러한 현상은 2.2.1항의 실험에서 나타난 서지전압 유도에 의해 latch-up 현상이 발생되고, 이에 따라 계측제어설비 전자회로기판의 불완전 동작 가능성이 보여주는 결과이다.



(a)



(b)

그림 5 latch-up 실증시험

(a) 모의서지 인가, (b) latch-up 발생

Fig. 5 Latch-up demonstration tests

(a) Surge input simulation, (b) latch-up phenomenon

### 2.3 전자회로기판의 latch-up 현상 방지 방안

전자회로기판에 유입되는 서지의 발생 원인이 계전기 코일 역기전력 유도, 또는 차단기가 동작 시 전원공급기를 통한 서지유입으로 예상됨에 따라, 이러한 원인을 제거하기 위하여 아래와 같이 두 가지 회로를 소개하고 시험을 통하여 그 결과를 확인 하였다.

#### 2.3.1 계전기 코일 역기전력 방지 회로 적용

계전기 코일 역기전력에 의한 유도전압을 방지하기 위해

서는, 유도전압을 차폐 할 수 있는 신호선을 사용하고, 적절한 접지를 해야 한다. 하지만 처음부터 시공되지 않는 상태에서 신호선을 재 포설하기는 매우 어려움이 따르므로, 역기전력을 방지할 수 있는 방안을 마련해야 한다. 이에 따라 그림 6과 같이 발전소 동일 계측제어설비에 역기전력 방지를 위한 다이오드를 설치하여, 계전기 코일에서 발생하는 역기전력이 전자회로기판에 유도되지 않도록 하였으며, 역기전력 방지 효과를 실험을 통해 입증하였다. 그림 7은 역기전력 방지용 회로를 적용하기 전과 적용한 후 발생한 서지의 상태로, 회로 적용 후 전자소자에 유입된 유도전압이 크게 감소되었다. 이는 계전기에 역기전력 방지용 다이오드를 설치하면 계전기에서 발생하는 역기전력을 효과적으로 제거할 수 있음을 보여준다.

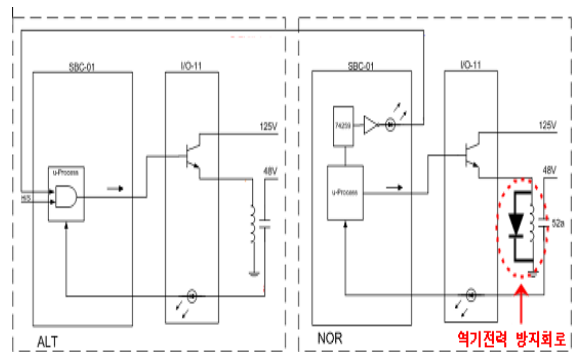
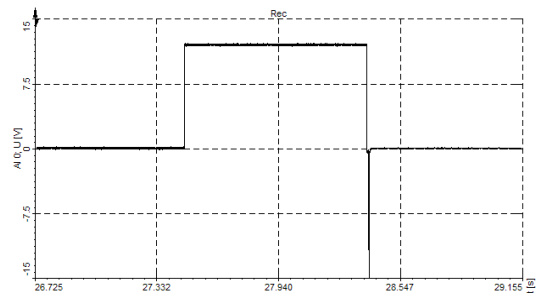
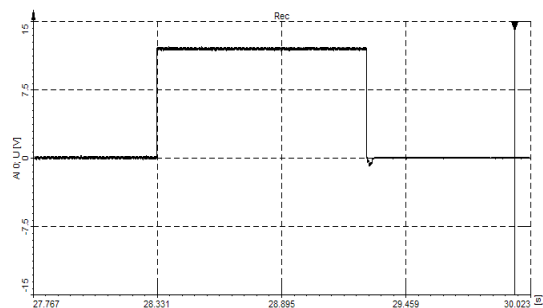


그림 6 계측제어설비 계전기 역기전력 방지회로 적용

Fig. 6 Application of EMF protection circuit for relay



(a)



(b)

그림 7 계전기 코일 역기전력 방지회로 적용

(a) 적용 전 유도전압, (b) 적용 후 유도전압

Fig. 7 Application of EMF protection circuit for relay coil

(a) Before EMF application, (b) After EMF application

### 2.3.2 전원공급기 전단 노이즈 필터 및 서지보호기 설치

전원 공급용 차단기의 동작에 의하여 급격한 전류 변화가 발생하며, 그 전류에 비례하여 스파이크 전압이 발생한다.[3][4] 이러한 스파이크 전압은 고주파 노이즈 및 서지형태로 전원케이블을 통하여 제어시스템에 유입될 수 있다. 이러한 고주파 노이즈 및 서지 유입을 방지하기 위하여, 일반적으로 전원공급기 전단에 그림 8과 같은 노이즈 필터 및 서지보호기를 설치한다.[4][5] 전원공급기를 통하여 전자회로 기판에 유입되는 고주파노이즈는 노이즈 필터에 의해 제거되고, 서지는 서지보호기에 의해 제거하게 된다.

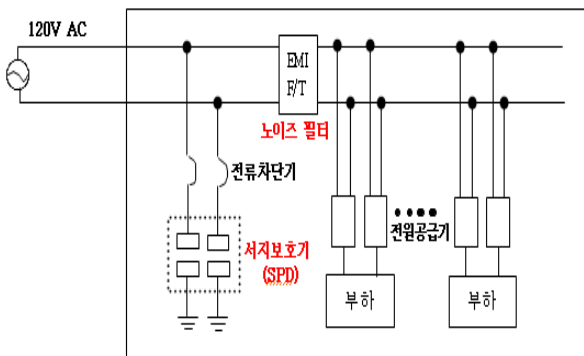


그림 8 전원공급기 전단 노이즈 필터 및 서지보호기 적용  
Fig. 8 Application of noise filter and surge protective device

### 3. 결 론

본 논문은 발전소 계측제어설비에 설치한 전자회로기판에서 발생된 latch-up 현상에 대하여, 실증실험을 통하여 고찰하였으며, latch-up 현상을 억제하기 위한 방안으로 계전기 코일 역기전력 방지회로와 노이즈필터 및 서지보호기 회로를 제안하였다. 전자소자의 latch-up 현상을 줄이거나 방지하기 위해서는, 전자소자가 외부 서지에 영향을 받지 않도록 설계 및 제작되어야 하며, 외부에서 유도되는 서지를 최소화할 수 있도록 차폐 케이블을 사용하여 적절한 접지를 해야 한다. 그러나 이러한 방법은 이미 적용되어 운전되고 있는 계측제어설비에 대해서는 케이블 재 포설 등이 현실적인 방안이 되기 어렵기 때문에, 본 논문에서는 계측제어설비의 외부 회로만을 수정 및 보완하여, latch-up 현상을 방지할 수 있는 방안을 제시 하였다. 원자력 발전소 뿐만 아니라 산업계 플랜트의 계측제어설비에 디지털 기반의 전자회로기판이 널리 적용되고 있는 현실에서, 본 논문에서 제안된 latch-up 방지회로는 계측제어설비 전자회로기판의 고장을 사전에 예방하고, 신뢰도 증대 및 안정적인 운영에 기여할 수 있을 것이다.

### 참 고 문 헌

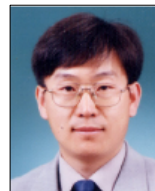
- [1] 고요환, 김충기, 경종민 “CMOS Latch-up 현상의 실험적 해석 및 그 방지법” 전자공학회지, 제22권-5호, 470, 1985
- [2] 최병호, 공배선, 전영현 “LCD 구동 IC를 위한 Power-up 순차 스위치를 가진 Latch-up 방지기술” 전자공학회 논문지, 제45권 6호, 2008
- [3] 조대영 “전원장치의 노이즈 대책” 전자공학회지 제20권-9호, 981 1993
- [4] 최승덕, 박동철 “스위칭에 의한 전원 전자파적 노이즈 대책과 회로 설계 개선에 관한 연구” 한국정보기술학회논문지 제3권 6호, 2005
- [5] IEC 61643-12 “Surge Protective Devices connected to Low-voltage Power Distribution Systems”, Edition 2.0, 2008

### 저 자 소 개



#### 지 영 화 (池寧和)

1967년 12월 30일생. 2001년 광주대 전자공학과 졸업. 1992년~현재 한국수력원자력(주) 원자력발전기술원 선임보 전문원  
Tel : 042-870-5618  
Fax : 042-870-5619  
E-mail : yhchi@khnp.co.kr



#### 조 성 한 (趙聖翰)

1964년 4월 27일생. 2010년 충남대 정보통신공학과 졸업(석사). 1983년~현재 한국수력원자력(주) 원자력발전기술원 선임전문원  
Tel : 042-870-5612  
Fax : 042-870-5619  
E-mail : uljincom@khnp.co.kr



#### 정 창 규 (鄭昌圭)

1965년 4월 18일생. 1997년 조선대 제어계측공학과 졸업(석사). 1992년~현재 한국수력원자력(주) 원자력발전기술원 전문원  
Tel : 042-870-5615  
Fax : 042-870-5619  
E-mail : inc92@khnp.co.kr