

# 전압제어 주파수가변 적분기 및 3차 체비셰프 CMOS 전류모드 필터 설계

방준호<sup>1</sup>, 이우춘<sup>1\*</sup>  
<sup>1</sup>전북대학교 IT응용시스템공학과

## Design of A Voltage-controlled Frequency Tunable Integrator and 3rd-order Chebyshev CMOS Current-mode Filter

Junho Bang<sup>1</sup> and Woochoun Lee<sup>1\*</sup>

<sup>1</sup>Dept. of IT Applied System Engineering, Chonbuk National University

**요약** 본 논문에서는 3차 체비셰프 전류모드 필터가 1.8V-0.18 $\mu$ m CMOS 파라미터로써 설계되었다. 전류모드 필터의 기본 회로는 제안된 전압제어 주파수 가변 전류모드 적분기로 구성되었다. 제안된 전류모드 적분기를 사용함으로써 필터의 차단주파수가 가변될 수 있으며 또한 전체 소비전력을 줄일 수 있다. HSPICE 시뮬레이션 결과, 필터의 차단주파수는 1.2MHz에서 10.1MHz로 조절되었고 전체 소비전력은 1.8V 공급전압에서 2.85mW로 확인되었다.

**Abstract** In this paper, a 3rd-order Chebyshev current-mode filter in 1.8V-0.18 $\mu$ m CMOS parameter is designed. The core circuit of the current-mode filter is composed with the proposed voltage-controlled frequency tunable current-mode integrator. Using the proposed current-mode integrator, the cutoff frequency of the filter can be controlled and also total power consumption can be reduced. HSPICE simulation results show the cutoff frequency of the filter is controlled between 1.2MHz and 10.1MHz, and the power consumption is 2.85mW at Vdd=1.8V.

**Key Words** : Current-mode, Integrator, Filter, Voltage-controlled, Frequency tunable

### 1. 서론

전류모드 방식을 이용하여 필터를 설계할 경우, 전원 공급단 사이의 소자 중첩을 감소시킬 수 있고 전류 피드백을 사용으로 높은 임피던스 출력 노드를 제거하여 낮은 전압 신호 스윙이 가능하게 할 수 있어서 전압모드 방식에 비하여 저전압 필터 설계를 가능하게 한다[1-3].

소프트웨어 레디오 시스템에 사용될 수 있는 전류모드 필터 설계에 관한 논문이 최근 발표 되었다[4]. 논문[4]에서 필터를 구성하는 기본회로는 전류미러형 적분기를 사용하였고 이를 교차 연결하여 차동구조로 구성하였다. 또한 제안된 방법 중에서 중요한 내용 중의 하나는 교차 연결된 전류모드 적분기 사이에 가변 캐패시터를 구성하여

필터의 차단 주파수가 가변될 수 있도록 설계한 점이다.

본 논문에서는 소프트웨어 레디오 시스템에 활용될 수 있는 전류모드 필터를 기존의 방법과 다른 구조로 제안하여 설계하고 그 특성을 논문[4]의 필터와 비교하였다. 본 논문에서 설계한 필터의 기본 블록인 전류모드 적분기를 전압제어 주파수 가변특성을 갖도록 설계하였다. 설계된 전류모드 적분기는 CMOS 상보형 회로로 구성하였으며 여기에 NMOS 트랜지스터를 추가하여 바이어스를 구성하였다. 특히 논문[4]에서는 캐패시터 어레이를 사용하여 차단주파수 대역이 가변될 수 있도록 하는 방법을 사용하였는데 캐패시터 값을 가변할 경우, 스위칭 제어회로가 첨가되어야 하고 스위칭 동작시 발생하는 스위칭잡음 영향도 무시할 수 없다는 단점이 있다. 본 논문에서

\*교신저자 : 이우춘(wclee@jbnu.ac.kr)

접수일 10년 08월 23일

수정일 (1차 10년 09월 14일, 2차 10년 09월 27일)

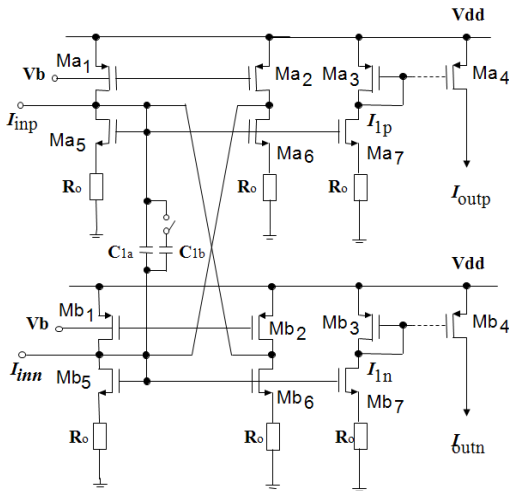
게재확정일 10년 10월 15일

제안한 방법은 적분기의 CMOS 상보형 구조 하단에 구성한 NMOS의 바이어스 전압을 조정함으로써 주파수 대역이 가변될 수 있도록 구성하였는데 이 방법을 사용함으로써 스위칭잡음을 발생하지 않고도 더 넓은 대역의 주파수 대역이 가변될 수 있음을 보였다. 2장에서는 본 논문에서 제안된 전류모드 적분기의 설계에 대하여 논하였고 3장에서는 전류모드 적분기를 이용하여 전류모드 필터를 설계하였으며 4장에서 결론을 지었다.

## 2. 전압제어 주파수가변 전류모드 적분기 설계

### 2.1 저전압 전압제어 주파수 가변 전류모드 적분기 제안

그림 1은 최근에 논문[4]에서 설계된 전류모드 적분기이다.



[그림 1] 캐패시터 어레이를 갖는 전류모드 적분기[4].

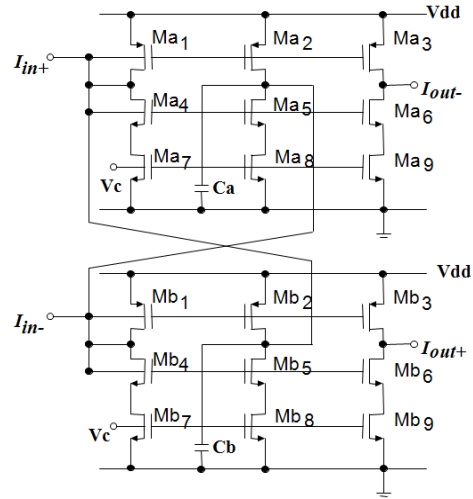
그림 1의 소프트웨어 래디오시스템용 전류모드 필터용 전류모드 적분기는 주파수 가변특성을 구현하기 위하여 캐패시터 어레이를 사용하였고 차단 주파수는 식(1)과 같다[4].

$$\omega_o = \frac{g_m}{(g_m R_o + 1)C} \approx \frac{g_m}{2C} \quad (1)$$

식(1)에서 적분기의 차단주파수는  $g_m$ 에 비례하고 2C

에 반비례하는 관계식으로 표현되며, 이때  $g_m$ 이 고정된 값을 가질때 캐패시터 어레이로부터 C값을 조정함으로써 차단주파수 값을 조정할 수 있다. 그러나 이 적분기의 경우, 캐패시터 어레이의 캐패시턴스 값을 스위칭 방식으로 제어할 때 스위칭 잡음이 발생할 가능성이 크다. 특히 전류모드 필터의 주 신호가 비교적 적은 크기에 전류신호인 점을 감안하면 스위칭 제어전압에 의한 노이즈 발생으로 S/N비를 떨어뜨리는 주요한 원인이 될 수 있다. 또한 스위칭 동작을 위한 추가회로가 필요함으로써 전체 회로면적 및 소비전력도 증가될 수 있는 단점을 가지고 있다.

본 논문에서는 캐패시터어레이를 이용한 주파수 제어 방법의 단점을 줄이고 전체회로면적 및 소비전력도 줄일 수 있으면서 주파수 조정범위가 확장된 특성을 갖는 전류모드 적분기를 제안하였다. 제안한 전류모드 적분기 구조는 그림 2와 같다.



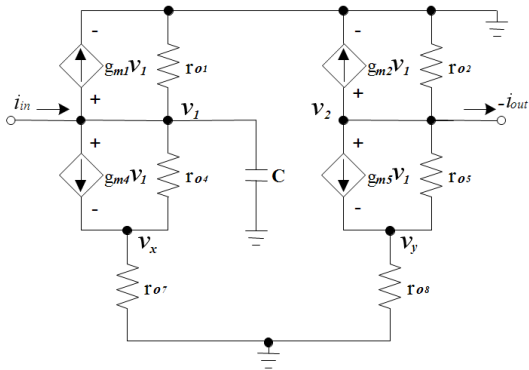
[그림 2] 제안된 전압제어 주파수 가변 전류모드 적분기

설계된 전류모드 적분기는 전원 노이즈 영향에 강한 완전차동 구조로 설계하였으며 차동회로 한쪽은 양전류가 입력되고 음전류가 출력되며, 다른 한쪽은 음전류가 입력되고 양전류가 출력된다. 또한 이들 양쪽단의 출력은 상호궤환되도록 하였다. 그림 2의 위쪽 회로는 PMOS Ma1와 NMOS Ma4로 구성된 CMOS 인버터형 구조를 사용하여 전류 입력단을 구성하였고 Ma2와 Ma5의 드레인에는 적분상수를 얻어내기 위해 커패시터를 연결하였으며 이 단자로부터 상호 궤환회로를 구성하였다. 마지막 단의 Ma3와 Ma6의 드레인에서는 Ma2와 Ma5의 드레인 출력 전류와 같은 크기의 출력 전류를 발생한다. 그리고

각 단의 하단에 캐스코드로 연결되어 있는 Ma7, Ma8, Ma9는 바이어스를 공급하며 선형영역에서 동작시킴으로써 드레인-소스 전압강하를 최소화하였다. 이것은 설계된 전류모드 적분기의 Vdd와 접지 단자 사이에 연결된 3개의 트랜지스터들 중에서 2개의 트랜지스터만을 포화영역으로 동작시키게 되어 2Vdsat만을 필요로 하게 됨으로써 저전압 동작이 가능하다. 적분기의 주파수 조정방법은 하단에 위치한 NMOS의 게이트 단자에 제어 전압(Vc)을 인가하고 이 전압 값을 조정함으로써 이루어진다. 제어전압 Vc가 변할 때 Ma7, Ma8, Ma9의 드레인 전류가 변하게 되고 각 단의 트랜스컨덕터 값이 제어되어 결과적으로 필터의 차단주파수 값이 조절된다. 이 방법은 비교적 간단한 방법이지만 전류모드 적분기의 전류 값을 제어하는 방법으로 매우 유용한 방법이다. 하지만 Ma7, Ma8, Ma9이 선형영역에서 동작하여야 하므로 드레인 전류도 선형범위 이내의 값으로 제한 될 수 있어 전류의 스윙이 크지 않은 단점도 있다. 그러나 이러한 문제는 소프트웨어 레디오시스템용 전류모드 필터의 차단주파수를 만족하기 위한 최적화된 전류를 얻어낼 수 있도록 Ma7, Ma8, Ma9의 채널 폭과 길이의 비(W/L)와 Vdsat값을 결정할 수 있기 때문에 큰 문제가 되지 않았으며 제안한 전류모드 적분기의 시뮬레이션 결과에서 확인하였다.

**2.2 제안된 전압제어 주파수 가변 전류모드 적분기의 소신호 해석**

설계된 전압제어 주파수 가변 전류모드 적분기의 특성을 분석하기 위한 소신호 등가회로는 그림 3과 같다. 설계된 적분기가 완전차동 구조를 이루므로 절반회로(half circuit) 소신호 등가회로써 간략화하여 해석할 수 있다.



[그림 3] 설계된 전류모드 적분기의 소신호 등가회로

그림 3의 소신호 등가회로에서 키르히호프의 전류법칙을 이용하여 입출력 전류 관계식을 유도 및 정리하면

다음 식(2)를 얻을 수 있다.

$$\frac{i_{out}}{i_{in}} = \frac{g_{m2} + \frac{1}{r_{o2}}}{sC + g_{m1} + \frac{1}{r_{o1}}} \quad (2)$$

또한 식(2)에서 극점과 이득은 식(3)과 식(4)로 나타낼 수 있다.

$$p_1 = \frac{g_{m1} + \frac{1}{r_{o1}}}{C} \quad (3)$$

$$A_o = \frac{g_{m2} + \frac{1}{r_{o2}}}{C} \quad (4)$$

그리고, 적분기의 단위이득 주파수는 식(5)와 같이 얻을 수 있다.

$$\omega_o = A_o \cdot p_1 = \frac{(g_{m1} + \frac{1}{r_{o1}})(g_{m2} + \frac{1}{r_{o2}})}{C^2} \quad (5)$$

여기서  $g_{m1} \gg \frac{1}{r_{o1}}$ ,  $g_{m2} \gg \frac{1}{r_{o2}}$  이므로 식(5)는 아래 식(6)과 같이 정리된다.

$$\omega_o \approx \frac{g_{m1} \cdot g_{m2}}{C^2} \quad (6)$$

식(6)으로부터 전류모드 적분기의 단위이득 주파수( $\omega_o$ ) 크기가  $g_{m1}g_{m2}$ 의에 비례하고  $C_2$ 에 반비례함을 알 수 있다.

이러한 결과를 논문[4]의 전류모드 적분기의 차단주파수 결과식(1)과 비교하였을때 표1과 같이 정리될 수 있다.

[표 1] 전류모드 적분기의 차단주파수 결과비교

논문[4]의 적분기	제안된 적분기
$\omega_o \approx \frac{g_m}{2C}$	$\omega_o \approx \frac{g_{m1} \cdot g_{m2}}{C^2}$

표 1과 같이 정리된 결과로부터  $g_m$ 과  $g_{m1} g_{m2}$ 를 모두 같은 크기로 설계했을 때, 제안된 적분기의 경우 논문[4]

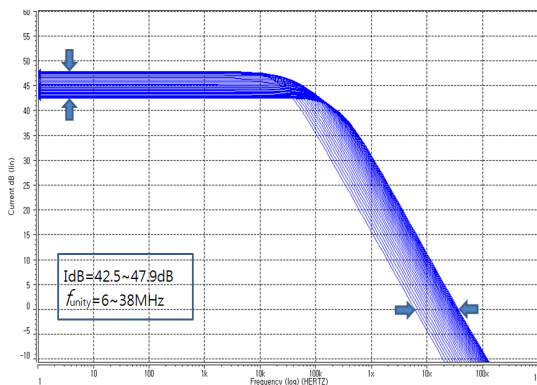
의 적분기에 비하여 2배의 차단주파수 크기를 가진다. 이러한 결과는 제안된 적분기를 이용하여 필터를 설계할 경우, 필터의 차단주파수의 역시, 논문[4]의 적분기에 비하여 더 넓은 범위를 가질 수 있음을 알 수 있다.

여기서  $g_{m1}$ 과  $g_{m2}$ 를 같은 크기로 설계하면 식(7)로 표현되고 결과적으로  $g_{m1}g_{m2}$ 의 값은 식(8)로 표현된다.

$$g_{m1} \approx g_{m2} \approx \sqrt{2\mu C_{ox} \frac{W}{L} I_D} = \frac{2I_D}{V_{DSAT}} \quad (7)$$

$$\omega_o \propto g_{m1} \cdot g_{m2} = \left(\frac{2I_D}{V_{DSAT}}\right)^2 \quad (8)$$

식(8)로부터  $\omega_o(f_{unity})$ 의 크기는  $V_{DSAT}$ 가 고정되었을 때 적분기의 드레인 전류  $I_D$ 에 의하여 변화할 수 있음을 알 수 있으며, 드레인 전류  $I_D$ 는 제어전압,  $V_C(=V_{GS})$ 에 의하여 가변될 수 있으므로 결과적으로  $\omega_o$ 의 크기는  $V_C(=V_{GS})$ 에 의하여 가변될 수 있음을 수식적으로 확인할 수 있다. 설계된 전압제어 전류모드 적분기의 단위이득 주파수 특성을 1.8V TSMC 0.18 $\mu$ m CMOS n-well 공정 파라미터를 이용하여 Hspice 시뮬레이션 하였다. 그림 4는 설계된 적분기의 제어전압의 변화에 따른 적분기의 적분기의 AC 전류이득 및 주파수 특성 결과이다.



[그림 4] 설계된 전압제어 전류모드 적분기의 AC 전류이득 및 주파수 특성

그림 4의 결과로부터 전류모드 적분기의 제어전압 ( $V_C$ )이 0.65~0.99V일 때, 전류 이득은 42.5~47.9dB로 단위이득 주파수는 6~38MHz로 얻을 수 있음을 확인하였다. 시뮬레이션 결과로부터 설계된 전류모드 적분기가 전압제어에 의하여 단위이득 주파수가 가변될 수 있음을 보였고, 또한 이러한 특성은 이 전류모드 적분기를 이용하여 필터 설계에 활용할 경우, 필터의 차단주파수를 특정한 전압으로 제어할 수 있는 가능성을 확인하였다. 이

와 같이 설계된 전압 제어 주파수 가변 전류모드 적분기를 활용하여 다음 절에서 소프트웨어 레디오 시스템용 저역통과 전류모드 필터를 설계하고 그 주파수 제어 특성을 조사한다.

### 3. 소프트웨어 레디오 시스템용 전류모드 능동필터 설계

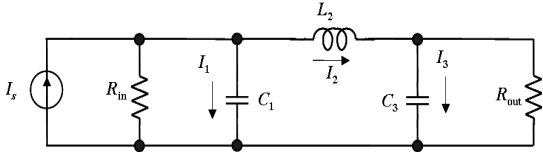
이 절에서는 앞 절에서 설계된 전압제어 전류모드 적분기를 이용하여 소프트웨어 레디오 시스템에 적용할 수 있는 전류모드 저역통과 능동필터를 설계한다. 능동필터 설계 방법중에서 SFG 방법은 회로의 루프 이득이 유지되는 한 필터의 전달함수가 크게 변하지 않는 장점을 가지며, 다수의 적분기를 모두 같은 구조의 적분기로서 구성할 수 있으므로 필터의 특성을 조정하기가 용이하므로 전류모드 능동필터를 구현하는 방법으로 SFG 변환법을 이용하였다. 설계하고자 하는 소프트웨어 레디오 시스템용 전류모드 저역통과 능동필터의 설계명세조건을 표 2에 나타내었다. 표 2의 설계명세 조건은 최근 발표된 참고문헌[4]과 [5]을 참고하여 설정한 값들이다.

[표 2] 소프트웨어 레디오 시스템용 전류모드 능동필터의 설계사양

설계 항목	설계명세 조건
필터 원함수	3차 체비세프
기본 수동회로	LC 복종단 제자형
통과대역 감쇠(리플)	0.5dB
차단대역 감쇠	> 25dB/1.5rad 이상
차단주파수 조정범위	1~6MHz 이상
공급전압 및 설계파라미터	1.8V- 0.18 $\mu$ m
소비전력	2mW/pole 이하

필터함수는 3차 체비세프로써 결정하였으며, 수동회로는 LC복종단 제자형회로로부터 얻도록 설정하였는데 복종단 회로를 사용할 경우 출력값은 -6dB 만큼 감쇠된다. 공급전압 및 설계파라미터는 1.8V-0.18 $\mu$ m, 소비전력은 2mW/pole 이하로 설정하였다. 3차 필터를 구현하기 위해서는 3개의 적분기가 사용되어 3개의 pole을 만들어 내므로 전체소비전력은 6mW이하로 설계되어야 한다. 특히 필터의 차단주파수가 1~6MHz로 가변되도록 설정하였는데 그 이유는 논문[4]에서 캐패시터 변환방법을 사용하여 1MHz에서 4MHz까지 변환한 시뮬레이션 결과와 본 논문에서 제시한 가변전압제어 방법을 통하여 얻어진

결과와 비교할 수 있도록 하기 위함이다. 위와 같이 설정한 설계명세조건에 만족하는 필터를 SFG 변환과정에 의하여 설계하였다. 전류모드 LC 복중단 제자형 수동저역 필터는 그림 5와 같다.



[그림 5] 3차 전류모드 LC 복중단 제자형 수동 저역필터

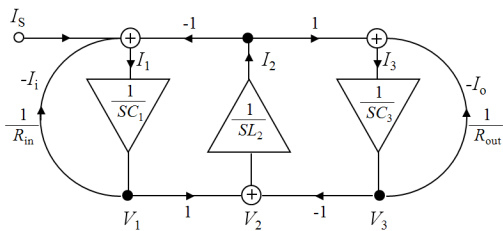
그림 5의 키르히호프의 전류 법칙을 이용하여 식(9)~(11)로 나타낼 수 있다.

$$I_1 = \frac{1}{SC_1}(I_s - I_1 - I_2) \quad (9)$$

$$I_2 = \frac{1}{SL_2}(I_1 - I_3) \quad (10)$$

$$I_3 = \frac{1}{SC_3}(I_2 - I_3) \quad (11)$$

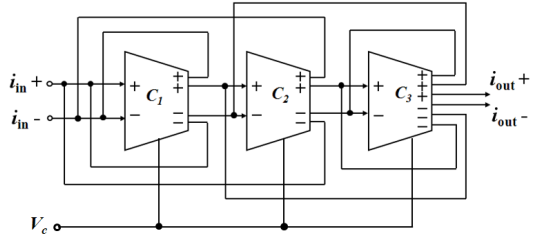
식(9)에서 (11)을 활용하여 신호흐름 선도를 작성하면 그림 6과 같으며 신호흐름선도에서 각 적분항은 전류모드 적분기에 의하여 모의되고, 각 단자에 연결되어 있는 덧셈기는 전류모드 적분기의 입력단에서 합으로 모의된다. 이와 같은 변환과정을 거쳐 최종 완성된 3차 전류모드 능동필터 블록을 그림 7에 나타내었다.



[그림 6] 3차 전류모드 필터의 신호흐름선도

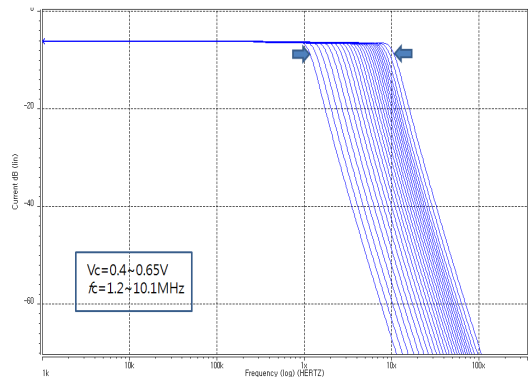
그림 7의 필터 블록에서 첫 번째와 두 번째 적분기의 출력이 2개쌍이고 세 번째 적분기의 출력이 3개쌍이 되는데 설계된 적분기의 출력 단을 병렬로 확장 연결하여 구성할 수 있다. 아울러 필터를 구성하는 3개의 적분기의 제어전압들은 모두 하나의 단자에 연결되고 이 연결된 제어전압(Vc)을 통하여 필터의 차단주파수를 가변 가능

한 범위 내에서 원하는 값으로 변환할 수 있다.



[그림 7] 3차 전류모드 저역통과 능동필터 블록

설계된 3차 전류모드 저역통과 능동필터를 1.8V TSMC 0.18μm CMOS 공정을 이용하여 시뮬레이션하여 그림 8에 나타내었고 결과를 표 4에 논문[4]의 캐패시터 어레이 변환 방법을 사용한 전류모드 필터의 특성과 비교하여 정리하였다.



[그림 8] 설계된 3차 전류모드 저역 능동필터 주파수 특성

특성 결과로부터 설계된 3차 전류모드 저역통과 능동 필터의 특성이 설계명세 조건에 만족한 결과를 얻을 수 있음을 확인하였다. 설계된 필터의 차단대역 감쇄율은 25dB/1.5rad로써 논문[4]의 15dB/1.5rad보다 좋은 특성을 얻었는데 이 이유는 체비세프 함수를 사용한 결과이다. 차단주파수의 조정범위는 설계된 필터가 1.2~10.1MHz 로써 캐패시터 변환방법을 사용한 논문[4]의 1~4MHz (측정:1.28~4.18MHz)에 비하여 훨씬 광대역 특성 결과를 얻었다. 소비전력도 설계된 필터의 경우, 최고전류를 필요로 하는 10.1MHz의 차단주파수에서 한 개의 적분기 당 0.95mW의 값을 가지며 논문[4]의 2.25mw에 비하여 좋은 결과를 얻었는데 이것은 필터를 구성하는 적분기의 구조를 저전압 구조로 설계함으로써 얻어진 결과이다. 위와 같은 결과를 표[4]에 정리하였다.

[표 4] 설계된 3차 전류모드 저역통과 능동필터의 특성비교

설계 항목	Capacitor array Filter (논문[4])	Voltage controlled Filter(본논문)
필터 원함수	3차 바터워스	3차 체비세프
차단대역 감쇠	15dB/1.5rad	25dB/1.5rad
차단주파수 조정범위	1~4MHz (1.28~4.18MHz:측정)	1.2~10.1MHz
차단주파수 조정방법	캐패시터 어레이	전압제어
공급전압 및 설계파라미터	1.5V- 0.12 $\mu$ m	1.8V- 0.18 $\mu$ m
소비전력	2.25mW/pole(측정)	0.95mW/pole (@10.1MHz)

#### 4. 결론

본 논문에서는 전류모드 아날로그 필터를 설계하기 위하여 필터의 내부회로인 전류모드 적분기를 전압제어에 의한 주파수 변환특성을 갖는 구조로 설계하고 이를 1.8V TSMC 0.18 $\mu$ m CMOS n-well 공정 파라미터를 이용하여 특성을 조사하였다. 전류모드 적분기에 대한 소신호 분석결과, 차단주파수가 확장된 결과를 얻었다. 또한 시뮬레이션 결과, 제어 전압의 가변에 따라 이득은 42.5~47.9dB, 단위이득 주파수는 6~38MHz의 특성을 얻었다.

설계한 전류모드 적분기를 활용하여 소프트웨어 시스템용 방식에 적합한 3차의 전류모드 저역통과 능동필터를 설계하였다. 필터 설계시 제어전압에 의한 적분기의 주파수 변환 특성을 최대로 활용하기 위하여 SFG 변환법을 이용하였으며 시뮬레이션한 결과, 1.2~10.1MHz의 차단주파수 가변특성을 얻을 수 있었다. 이러한 결과로 부터 최근 발표된 논문에서 캐패시터 어레이를 사용한 방법의 1~4MHz(측정:1.28~4.18MHz)에 비하여 훨씬 광대역 특성 결과를 얻었다. 이로써 본 논문에서 제안한 전압제어 방법이 기존의 캐패시터 어레이 방법에 비하여 주파수 조정범위를 확장할 가능성을 보였다. 또한 소비전력이 0.95mW/pole로써 우수한 결과를 얻을 수 있음을 확인하였다.

#### 참고문헌

[1] Yuanying Deng, E. K. F. Lee, "Design of a 1V-250 MHz current-mode filter in conventional CMOS process". Proc. of the IEEE international Symposium

on Circuits and Systems, Vol. 1, pp. 236-239, May 2001.

[2] A. Mazurek, and K. wawryn, "Programmable Current Mode Circuits", ICECS, pp. 553-556, Sep. 2001.  
 [3] N. A. Shah and S. Z. Lqbal, "Current-mode active-only universal filter", Int. J. Electron., Vol. 90, pp. 407-411, 2003.  
 [4] R. Kolm and H. Zimmermann, "A 3rd-order current-mode filter in 0.12 $\mu$ m CMOS", Advances in Radio Science Vol. 6, pp. 201-204, 2008.  
 [5] A. A. Abidi, "The Path to the Software-Defined Radio Receiver", IEEE IEEE JSSC, Vol. 42, No. 5, pp. 954-966, 2007.  
 [6] B. Pankiewicz, M. Wojcikowski, S. Szczepanski, and Y. Sun, "A Field Programmable Analog Array for CMOS Continuous-Time OTA-C Filter Applications", IEEE JSSC, vol. 37, no. 2, pp. 125-136, Feb. 2002.

#### 방준호(Jun-Ho Bang)

[정회원]



- 1989년 2월 : 전북대학교 전기공학과 졸업(공학사).
- 1991년 2월 : 전북대학교 전기공학과 졸업(공학석사).
- 1996년 2월 : 전북대학교 전기공학과 졸업(공학박사).
- 1998년 3월 ~ 현재 : 전북대학교 IT응용시스템공학과 교수
- 2009년 3월 ~ 현재 : 전북대학교 IDEC WG 책임교수

<관심분야>

아날로그 집적회로 설계, 통신용 필터 IC 설계

#### 이우춘(Woo-Choun Lee)

[정회원]



- 1977년 2월 : 단국대학교 전기공학과 졸업(공학사).
- 1986년 2월 : 명지대학교 대학원 전기공학과 졸업(공학석사).
- 1995년 2월 : 명지대학교 대학원 전기공학과 졸업(공학박사).
- 1992년 3월 ~ 현재 : 전북대학교 IT응용시스템공학과 교수

<관심분야>

전기기기, 전력변환