

# Software Defined Radio를 위한 I/Q 부정합 보정 기능을 갖는 이중 대역 Six-Port 직접변환 수신기

## Dual-Band Six-Port Direct Conversion Receiver with I/Q Mismatch Calibration Scheme for Software Defined Radio

문성모 · 박동훈\* · 유종원 · 이문규\*

Seong-Mo Moon · Donghoon Park\* · Jong-Won Yu · Moon-Que Lee\*

### 요 약

본 논문에서는 software defined radio(SDR) 기반의 고속의 다중 모드, 다중 대역을 위한 새로운 six-port 직접변환 수신기를 제안한다. 설계한 수신기는 2개의 CMOS four-port BPSK 수신기와 직교 LO 신호 발생을 위한 이중 대역 1단 polyphase 필터로 구성되어 있다. 0.18  $\mu\text{m}$  CMOS 공정을 이용하여 마이크로파 대역에서 처음으로 개발한 four-port 수신기는 두 개의 능동 결합기, 능동 발룬, 두 개의 전력 검출기 및 아날로그 디코더로 구현되어 있다. 제안한 polyphase 필터는 type-I 구조를 선택하였으며, LO 신호의 전력 손실을 줄이기 위하여 1단으로 구현하였고, 커패시터를 사용하는 것 대신하여 LC 공진구조를 적용하여 이중 대역 동작을 구현하였다. 제안한 six-port 수신기의 RF 가용범위를 확장하기 위하여, six-port junction과 전력 검출기에 I/Q 위상 및 크기를 보정하는 회로를 추가하였다. 제안한 회로에서 위상과 크기 부정합의 보정 범위는 각각 8도와 14 dB이다. 제작한 six-port 수신기는 이중 대역인 900 MHz와 2.4 GHz 대역에서 M-QAM, M-PSK의 40 Msps의 변조 신호를 성공적으로 복조하였다.

### Abstract

In this paper, a new six-port direct conversion receiver for high-speed multi-band multi-mode wireless communication system such as software defined radio(SDR) is proposed. The designed receiver is composed of two CMOS four-port BPSK receivers and a dual-band one-stage polyphase filter for quadrature LO signal generation. The four-port BPSK receiver, implemented in 0.18  $\mu\text{m}$  CMOS technology for the first time in microwave-band, is composed of two active combiners, an active balun, two power detector, and an analog decoder. The proposed polyphase filter adopt type-I architecture, one-stage for reduction of the local oscillator power loss, and LC resonance structure instead of using capacitor for dual-band operation. In order to extent the operation RF bandwidth of the proposed six-port receiver, we include I/Q phase and amplitude calibration scheme in the six-port junction and the power detector. The calibration range of the phase and amplitude mismatch in the proposed calibration scheme is 8 degree and 14 dB, respectively. The validity of the designed six-port receiver is successfully demonstrated by modulating M-QAM, and M-PSK signal with 40 Msps in the two-band of 900 MHz and 2.4 GHz.

Key words : M-QAM, M-PSK, Six-Port Receiver, Dual-Band Polyphase Filter, Software Defined Radio

「이 논문은 2010년도 한국과학기술원 BK21 정보기술사업단에 의하여 지원되었습니다.」

한국과학기술원 전기 및 전자공학과(Department of Electrical Engineering, Korea Advanced Institute of Science and Technology)

\*서울시립대학교 전자전기컴퓨터공학부(School of Electrical and Computer Engineering, University of Seoul)

· 논문 번호 : 20091127-16S

· 교신저자 : 이문규(e-mail : mqlee@uos.ac.kr)

· 수정완료일자 : 2010년 5월 18일

## I. 서 론

차세대 이동통신 시스템은 유비쿼터스(ubiquitous) 네트워크에 부합하는 기존의 단일 모드(single-mode) 시스템에서 탈피하여 다중 모드(multi-mode) 이동통신 서비스를 지원하는 시스템으로 발전하고 있다. 이러한 요구 조건에 맞춰 송 수신부도 여러 신호를 동시에 처리할 수 있는 구조이어야 한다. 이를 위하여 가장 이상적인 송수신기는 J. Mitola<sup>[1]</sup>가 제안한 software defined radio(SDR) 구조로 송신부는 DAC와 전력 증폭기만 내장되며, 수신부는 LNA 후의 신호를 바로 샘플링(sampling)하여 여러 주파수에 걸쳐 있는 신호를 처리할 수 있는 방식이다(그림 1). 하지만 수신 RF 주파수의 제약성, ADC/DAC의 비트 해상도(bit resolution)와 샘플링 속도의 상보적 관계의 제약성, 수신부의 잡음 특성 및 소비 전력을 고려할 때 현재의 기술로는 SDR에 적합한 방식으로 구현이 용이하지 않다.

SDR에 적합한 또 다른 방법은 six-port 기반의 송수신기 방식이다. 1970년대 이후로 네트워크 분석기에 사용되었던 덧셈 혼합(additive mixing) 방식의 six-port 원리를 적용한 송수신기 구조가 SDR의 구조로 활발한 연구가 진행되고 있다<sup>[2],[3]</sup>. 특히 six-port junction에 사용되는 수동 소자인 power divider와 hybrid coupler를 다중 대역으로 동작하게 함으로써 단일 대역으로 동작했던 수신 구조를 다중 대역 수신기로의 개발이 되었다<sup>[4]</sup>.

또한 Wang은 2007년 ISSCC에서 CMOS 공정을 이용하여 60 GHz 대역의 six-port 기반의 송수신기 논문으로 six-port 구조를 CMOS에 집적화 가능성을 보였다<sup>[5]</sup>. 하지만 발표된 논문들은 Wilkinson 전력 분배기와 hybrid 결합기 등 분포 소자를 이용하는 six-port junction이 송수신기 회로에 포함되기 때문에 이를

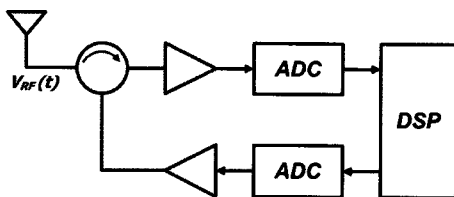


그림 1. 이상적인 SDR 구조의 블록 다이어그램  
Fig. 1. Block diagram of ideal SDR architecture.

마이크로파 대역에서 CMOS 공정에 집적화하기에는 현재까지 많은 어려움이 있다.

본 논문에서는 six-port 수신기 구조를 마이크로파 주파수 대역에서 CMOS로 직접화 가능한 four-port junction 회로를 이용하여<sup>[6]</sup>, six-port 수신기로 확장하여 M-QAM, M-PSK 신호를 복원 가능함을 검증하고자 한다. 또한 현재까지 발표된 six-port 수신기 구조들은 수동 소자로 구현된 six-port junction에서 발생하는 I/Q 위상 및 진폭 부정합을 신호 복조 후에 DSP(Digital Signal Processing)에서 재생(regeneration) 알고리즘을 이용하여 보정하였지만, 본 논문에서는 six-port junction에서 직접 보정하는 방식을 적용하여 이를 회로에 구현하였으며, 그 가능성을 검증하였다.

## II. 개별 회로 및 수신기 모듈 구현

### 2-1 CMOS 기반의 Four-Port Receiver 설계

제안한 복조기에서 가장 핵심 회로는  $\{0, \pi\}$ 의 위상 천이를 갖는 국부 발진기 신호와 변조 RF 신호를 결합하는 덧셈 혼합 방식을 이용한 four-port BPSK junction이다<sup>[6]</sup>. 그림 2는 간략화한 CMOS 기반 four-port 수신기 회로이다. 제안된 CMOS four-port 수신기는 능동 소자를 이용한 발룬, 완충 증폭기, RF 결합기(combiner), 그리고 전력 검출기(power detector)로 구성되어 있다.

Four-port 수신기의 국부 발진기 신호 경로에서  $\{0, \pi\}$ 의 위상을 갖는 국부 발진기 신호를 만들기 위하여 single-to-differential 변환기가 필요하다. 일반적인 분포 소자로 된 on-chip 발룬(balun)은 특히 낮은 주파수 대역에서 회로 크기가 매우 커 CMOS 공정에서 구현이 어렵다. 이러한 이유에서 발룬은 변환 손실과 비용의 증가의 단점이 있어 일반적으로 off-chip으로 구현한다. 본 논문에서는 발룬을 CMOS 공정에 on-chip화하기 위하여 능동 소자를 이용하여 구현하였다.

외부에서 인가되는 국부 발진기 신호는 공통 소스(common source)와 공통 게이트(common gate)로 구현된 능동 발룬을 통해서 four-port junction에 인가된다. 일반적으로 능동 소자를 이용한 발룬은 분포 소자를 이용한 발룬에 비하여 위상과 크기 오차가 상대적으로 크기 때문에 본 논문에서는 발룬에서 발

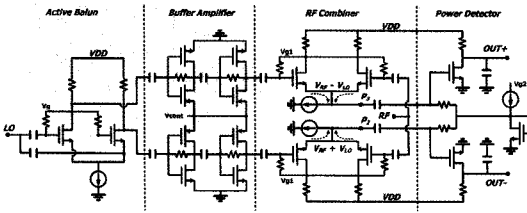


그림 2. 간략화한 four-port 수신기 회로  
Fig. 2. Simplified schematic of four-port receiver.

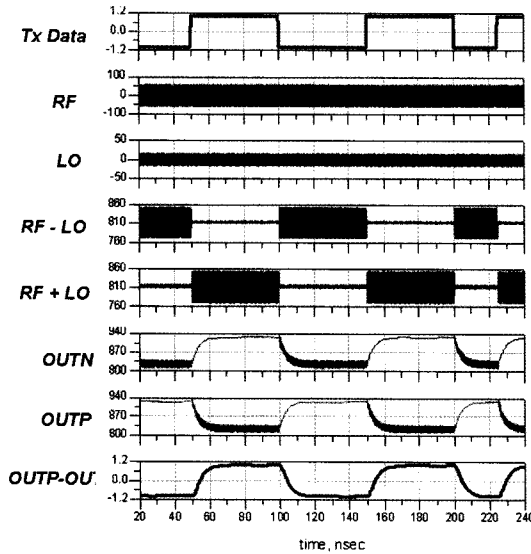


그림 3. BPSK 신호의 시뮬레이션 복조 과정, 그림 2에서 각 노드를 관찰한 파형  
Fig. 3. Simulated demodulation process for a BPSK signal, each waveform is observed at nodes shown in Fig. 2.

생하는 오차를 줄이기 위하여 발룬 뒷단에 완충 증폭기를 연결하여 위상과 진폭 오차를 최대한 줄일 수 있도록 설계하였다.

그림 3은 그림 2 회로의 각 노드에서의 출력에 의한 과도 응답(transient) 시뮬레이션 결과이다. 제안한 CMOS four-port 수신 구조의 동작 영역은 능동 발룬의 동작 대역폭에 제한된다. 참고문헌 [7]에서 일반적인 능동 발룬은 수 octave 대역폭을 갖기 때문에 일반적인 분포 소자를 이용한 six-port 방식에 비하여 제안한 수신기 구조는 수 octave 대역폭을 갖는다. 하지만 분포 소자를 사용한 일반적인 multi-port 수신기와는 달리, 제안한 구조는 변조 신호와 국부 발진기 신호가 결합할 때 회로에 소비 전력이 있는 단점

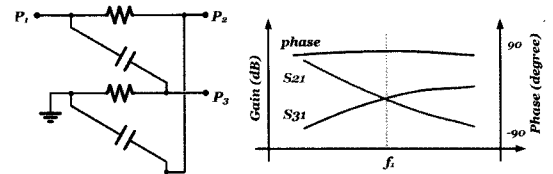
이 있다. 시뮬레이션 결과에서 제안한 구조의 CMOS four-port 수신기의 전체 전력 소모는 14.21 mW이다.

## 2-2 I/Q LO 신호 생성을 위한 Polyphase 필터

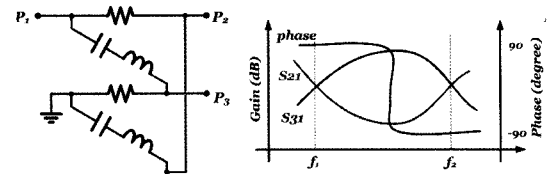
일반적으로 직접 변환 수신기에서 SNR은 I/Q의 위상 부정합(phase mismatch)보다 이득 부정합(gain mismatch)에 덜 민감하기 때문에 본 논문에서 제안한 polyphase 필터의 구조는 전 대역에서 90도 위상 특성을 갖는 Type-I 1단 polyphase 필터 구조를 적용한다<sup>[8]</sup>. 또한 polyphase 필터를 이중 대역(dual-band) 동작으로 구현함으로써 동작 주파수 영역을 넓히는 방법을 제안한다.

일반적으로 polyphase 필터의 동작 대역(operation bandwidth)을 넓히기 위해서는 두 단 이상의 polyphase 필터를 다 단으로 연결하는 구조를 사용한다<sup>[8]</sup>. 하지만 여러 단의 polyphase 필터를 연결하는 구조는 국부 발진기 신호의 전력 손실 및 polyphase 필터 회로 크기가 커지는 단점을 가지고 있다<sup>[9]</sup>. 본 논문에서는 polyphase 필터를 1단(single stage)으로 구현하면서 동시에 이중 대역 특성을 얻기 위한 방법을 제안한다.

그림 4는 일반적인 1단 polyphase 필터(그림 4(a))



(a) Conventional polyphase filter



(b) proposed dual-band polyphase filter  
(b) Proposed dual-band polyphase filter

그림 4. (a) 일반적인 1단 polyphase 필터의 회로도 및 이상적인 시뮬레이션 결과, (b) 이중 대역 1단 polyphase 필터의 회로도 및 시뮬레이션 결과

Fig. 4. (a) Schematic and simulated result of the conventional one-stage polyphase filter, (b) Schematic and simulated result of the proposed one-stage dual-band polyphase filter.

와 제안한 이중 대역 1단 polyphase 필터의 회로도 및 이상적인 경우의 시뮬레이션 결과이다. 제안한 이중 대역 필터는 일반적인 RC-CR 구조의 polyphase 필터에서 사용되는 커패시터를 인덕터와 커패시터로 구성된 공진 회로로 구현함으로써 이중 대역을 구현할 수 있다.

단일 대역(single-band) polyphase 필터의 커패시턴스에서 이중 대역 polyphase 필터에 사용되는 인덕턴스와 커패시턴스는 임피던스 변환기 식을 적용한 다음 식 (1), (2)에 의해서 결정된다.

$$\begin{aligned} \frac{1}{j\omega C_0} &= j\omega_0 L_1 \left( \frac{\omega}{\omega_0} - \frac{\omega_0}{\omega} \right) \leftarrow \omega_0 = \frac{1}{\sqrt{L_1 C_1}} \\ &= j \frac{1}{\omega_0 C_1} \left\{ \frac{\omega^2 - \omega_0^2}{\omega_0 \omega} \right\} \\ &= \frac{1}{j\omega C_1} \left\{ 1 - \left( \frac{\omega}{\omega_0} \right)^2 \right\} \end{aligned} \quad (1)$$

$$C_1 = \frac{1}{\omega R_0} \left( 1 - \left( \frac{\omega}{\omega_0} \right)^2 \right), \quad L_1 = \frac{1}{C_1 \omega_0^2} \quad (2)$$

제안한 이중 대역 polyphase 필터의 동작원리는 그림 5와 같이 band-pass(pole phase) 특성을 보이는 경로와 band-stop(zero phase) 특성의 경로로 나뉘며, 각각 경로에서 전달 함수는 식 (3), (4)이다.

$$G_v(j\omega) = \frac{1}{\left\{ 1 + jQ \left( \frac{\omega}{\omega_0} - \frac{\omega_0}{\omega} \right) \right\}} \quad (3)$$

$$G_v(j\omega) = \frac{jQ \left( \frac{\omega}{\omega_0} - \frac{\omega_0}{\omega} \right)}{\left\{ 1 + jQ \left( \frac{\omega}{\omega_0} - \frac{\omega_0}{\omega} \right) \right\}} \quad (4)$$

식 (3)은 대역 통과 필터 형태를 나타내며, 대역폭은 두 반 전력일 때 주파수의 차이가 된다. 전력은 진폭의 제곱에 비례하기 때문에, 이 두 주파수는 진폭인  $|G_v(j\omega)| = \frac{1}{\sqrt{2}}$ 으로 정함으로써 유도할 수 있다. 따라서  $|G_v(j\omega)| = \frac{1}{\sqrt{2}}$ 을 만족할 때,  $Q \left( \frac{\omega}{\omega_0} - \frac{\omega_0}{\omega} \right) = \pm 1$ 이므로 두 주파수 대역(low-band, and high-band)에서 위상이 서로 90도 반전되며, 전력이 같은 점이 나타나게 된다. 식 (4)의 대역 저지 필터에서도 동일한 방법으로 결정되며, 경로에서 위상은 그림 5의 위상 성장도와 같다.

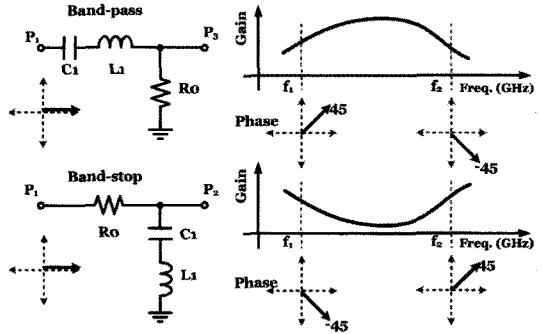


그림 5. 신호 경로에서 pole과 zero 영향에 따른 벡터 표현

Fig. 5. Vector representation of the effect of a pole and zero in the signal path.

제안한 polyphase 필터는 이중 대역 특성을 갖는 장점이 있으나, 동작하는 low-band와 high-band에서 신호의 상대적 출력 위상이 서로 반전되는(low-band :  $\pi/2$ , high-band:  $-\pi/2$ ) 문제가 있다.

### 2-3 다중 대역 Six-Port 복조기 설계

그림 6은 제안한 새로운 구조의 직접 변환 six-port 수신기의 블록 다이어그램이다. 제안한 six-port 수신기는 2개의 덧셈 혼합(additive mixing) 방식을 이용한 CMOS 기반의 four-port 수신기와 I/Q 신호 발생을 위한 polyphase 필터로 구성되어 있다. 설계된 four-port 수신기의 동작 영역은 0.7~6 GHz으로 2 octave 대역폭 이상이기 때문에 제안한 six-port 수신기의 동작 영역은 polyphase 필터의 동작 영역에 의해서 결정된다.

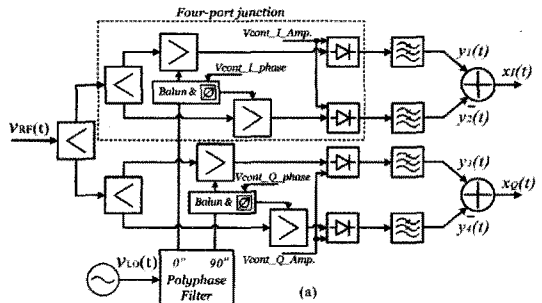


그림 6. 제안한 six-port 복조기의 블록 다이어그램 (점선 영역: four-port BPSK 복조기)

Fig. 6. Block diagram of the proposed six-port demodulator(the dotted area is the four-port BPSK demodulator).

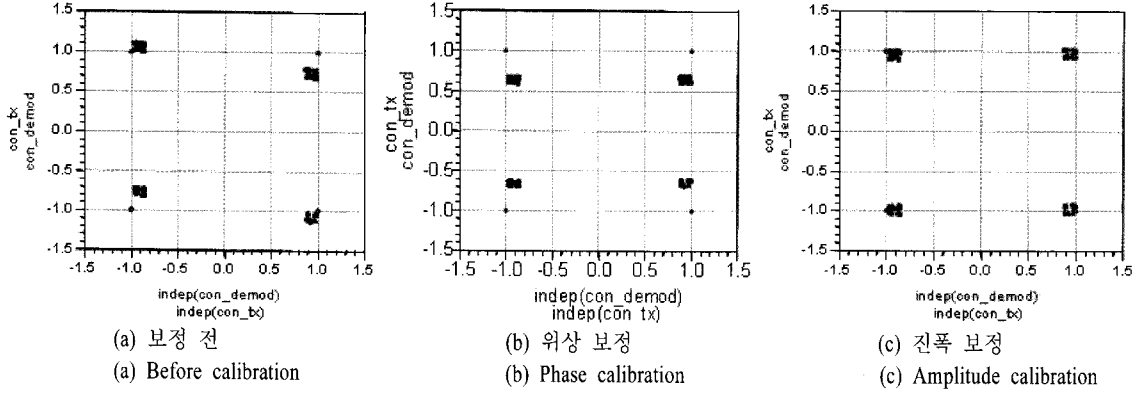


그림 7. I/Q 복조 신호 simulation 정상도

Fig. 7. Simulated constellation of I/Q demodulation signal.

제안한 six-port 직접 변환 수신기의 동작 원리는 다음과 같다.

식 (5)는 RF port로 인가되고,

$$v_{RF}(t) = A_{RF} \cos(\omega_{RF}t + \phi_{RF}) \quad (5)$$

LO port로 인가된 국부 발진기 신호가 polyphase 필터와 능동 발룬을 통과할 때 4위상 신호는 다음과 같다.

$$v_{LOi}(t) = \left\{ A_{LO} - \frac{(-1)^i \epsilon}{2} \right\} \times \cos\left(\omega_{LO}t + \phi_{LO} + \frac{(i-1)\pi}{2} - \frac{(-1)^i \theta}{2}\right) \quad (6)$$

여기서  $i=1, 2, 3, 4$ 는 IP (0), QP ( $\pi/2$ ), IN ( $\pi$ ), QN( $3\pi/2$ )이고,  $\epsilon$ 와  $\theta$ 는 각각 polyphase 필터, 능동 발룬, 그리고 커넥터와 케이블에서 발생하는 parasitic 값에 의한 진폭과 위상 부정합이다.

RF 결합기에 의해 식 (5)와 식 (6)이 결합된 후, 전력 검출기 및 저역 통과 필터(low-pass filter)를 통과한 신호인  $P_2, P_3, P_4, P_5$ 는 각각

$$P_1 = LPF \left[ \left\{ \begin{array}{l} A_{RF} \cos(\omega_{RF}t + \phi_{RF}) \\ + \left( A_{LO} + \frac{\epsilon}{2} \right) \cos\left(\omega_{LO}t + \frac{\theta}{2}\right) \end{array} \right\}^2 \right] \quad (7)$$

$$P_2 = LPF \left[ \left\{ \begin{array}{l} A_{RF} \cos(\omega_{RF}t + \phi_{RF}) \\ - \left( A_{LO} + \frac{\epsilon}{2} \right) \cos\left(\omega_{LO}t + \frac{\theta}{2}\right) \end{array} \right\}^2 \right] \quad (8)$$

$$P_3 = LPF \left[ \left\{ \begin{array}{l} A_{RF} \cos(\omega_{RF}t + \phi_{RF}) \\ + \left( A_{LO} - \frac{\epsilon}{2} \right) \sin\left(\omega_{LO}t - \frac{\theta}{2}\right) \end{array} \right\}^2 \right] \quad (9)$$

$$P_4 = LPF \left[ \left\{ \begin{array}{l} A_{RF} \cos(\omega_{RF}t + \phi_{RF}) \\ - \left( A_{LO} - \frac{\epsilon}{2} \right) \sin\left(\omega_{LO}t - \frac{\theta}{2}\right) \end{array} \right\}^2 \right] \quad (10)$$

이다.

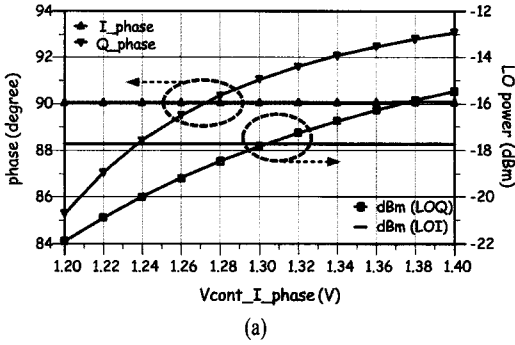
전력 검출기에 의해 검출된 4개 신호에서 I/Q 신호를 복조하기 위하여  $P_1 - P_2, P_3 - P_4$ 을 취하면,

$$\begin{aligned} x_I &= 2A_{RF} \left( A_{LO} + \frac{\epsilon}{2} \right) \cos\left(\phi_{RF} + \frac{\theta}{2}\right) \\ &= 2A_{RF} \left( A_{LO} + \frac{\epsilon}{2} \right) \left( \cos\phi_{RF} \cos\frac{\theta}{2} + \sin\phi_{RF} \sin\frac{\theta}{2} \right) \end{aligned} \quad (11)$$

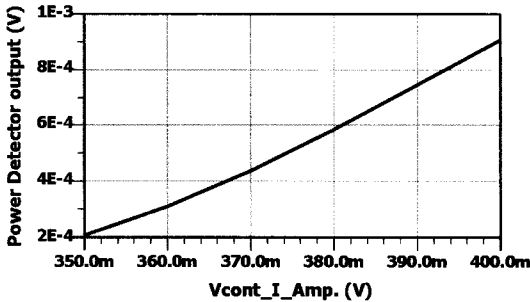
$$\begin{aligned} x_Q &= 2A_{RF} \left( A_{LO} - \frac{\epsilon}{2} \right) \sin\left(\phi_{RF} - \frac{\theta}{2}\right) \\ &= 2A_{RF} \left( A_{LO} - \frac{\epsilon}{2} \right) \left( \sin\phi_{RF} \cos\frac{\theta}{2} - \cos\phi_{RF} \sin\frac{\theta}{2} \right) \end{aligned} \quad (12)$$

으로 진폭 및 위상 부정합에 의해 발생된  $\epsilon$ 와  $\theta$ 를 포함하고 있다.

본 논문에서 제안한 six-port 복조기는 위상 및 진폭 부정합을 보정할 수 있다. 위상 부정합은 능동 발룬 뒷단의 완충 증폭기를 조절함으로써 보정가능하며, 진폭 부정합은 전력 검출기(또는 아날로그 디코더)의 출력 진폭 크기를 조절함으로써 보정할 수 있다. 그림 7은 polyphase 필터에서 발생하는 위상 부정합이 10도일 때 부정합 보정 절차이다. 첫 번째로 Vcont\_I\_phase 전압을 조정하여 위상 부정합을 보정하면 위상 보정회로에 의하여 진폭 부정합이 발생하게 된다. 위상 부정합에 의해 발생하는 진폭 부정합은 5 dB이며, 전력 검출기의 전압(Vcont\_I\_Amp.)을



(a)



(b)

그림 8. (a) 1.2 V부터 1.4 V까지 Vcont\_I\_phase 전압 가변에 의한 상대 위상 변화, (b) -30 dBm RF w 전력에서 0.35 V부터 0.4 V까지 Vcont\_I\_Amp. 전압 가변에 의한 전력 검출기의 출력 전압

Fig. 8. (a) Relative phase variation with respect to V-cont\_I\_phase form 1.2 V to 1.4 V, (b) power detector output voltage with respect to Vcont\_I\_Amp. from 0.35 V to 0.4 V at -30 dBm RF input power.

조정하여 진폭 부정합을 보정하면 회로에서 발생하는 부정합을 보정할 수 있다.

그림 8(a)는 Vcont\_I\_phase 전압에 따른 위상 변화 값과 진폭 변화 값의 시뮬레이션 결과이다. 시뮬레이션 결과 조절 전압 0.2 V(Vcont\_I\_phase: 1.2~1.4 V)에 따른 위상 변화는 7도이며, 이 때 진폭 변화는 6 dB이다. 위상 보정에 의해 발생하는 진폭 오차 보정 및 국부 발진기 신호 경로에서 발생하는 위상 부정합을 보정하기 위해서 진폭 보정회로를 추가하였다(그림 8(b)). 그림 8(b)는 입력 RF 전력이 -30 dBm 일 때, 전력 검출기의 바이어스 전압을 가변에 의한 출력 진폭 변화 시뮬레이션 결과이다. 시뮬레이션 결과 바이어스 전압을 0.35~0.4 V 가변 시 14 dB 진폭 변화가 가능하며, 이는 위상 보정 회로 및 회로의

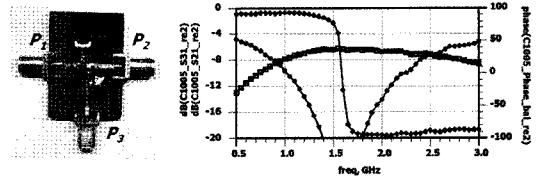


그림 9. (a) 제작한 이중 대역 1단 polyphase 필터, (b) 측정된 진폭과 상대 위상 그래프

Fig. 9. (a) Fabricated dual-band one-stage polyphase filter, (b) measured amplitude and relative phase graph.

부정합에 의해 발생하는 진폭 부정합을 보상할 수 있는 결과이다.

I/Q 발생을 위한 국부 발진기 신호 경로 및 전력 결합기에서 발생하는 위상 부정합 ( $\epsilon$ )과 진폭 부정합 ( $\theta$ )을 보정한 경우,

$$x_I = 2A_{RF}A_{LO} \cos(\phi_{RF}) \quad (13)$$

$$x_Q = 2A_{RF}A_{LO} \sin(\phi_{RF}) \quad (14)$$

로 위상 및 진폭 부정합을 보정한 결과를 얻을 수 있다.

### III. 측 정

설계한 이중 대역 1단 polyphase 필터는 유전율 2.6, 기판 두께 0.5 mm의 Teflon 기판에 구현하였다(그림 9(a)). 그림 9(b)는 측정된 주파수에 따른 삽입 손실 및 상대 위상 변화이다. 측정 결과 0.92 GHz (low-band)에서 삽입 손실 8.4 dB, 위상 부정합 2.1도, 2.5 GHz(high-band)에서 삽입 손실 7.2 dB, 위상 부정합 1.2도이다.

그림 10은 제안한 six-port 직접 변환 수신기 모듈의 측정 블록 다이어그램이다. RF 신호와 LO 신호의 동기를 조절하기 위하여 장비를 동기화 하였으며, 위상 천이기를 사용하여 위상을 조절할 수 있게 하였다. 제안한 복조기를 검증하기 위하여 Agilent사의 E4438C Vector signal generator를 이용하여 M-SK 및 M-QAM 변조 신호를 생성하였다. 또한 I/Q 신호 경로 출력에서 각각  $V_{RF} + V_{LO}$ 와  $V_{RF} - V_{LO}$ 의 전력의 차를 구현하기 위하여 AD8138을 이용한 아날로그 디코더를 구현하였다.

그림 11은 제작한 four-port 수신기의 LO 포트에 -30~0 dBm 신호를 인가하고, RF 포트에서 신호를

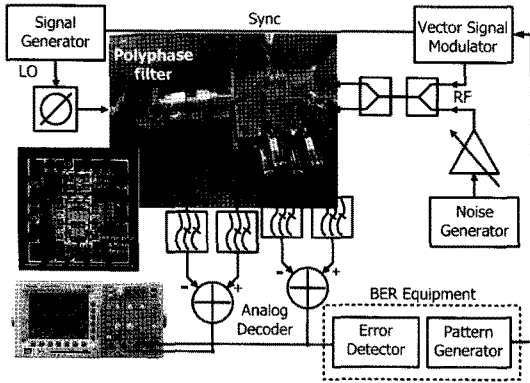


그림 10. Six-port 복조기 측정을 위한 블록 다이어그램  
Fig. 10. Block diagram of the measurement setup for six-port demodulator.

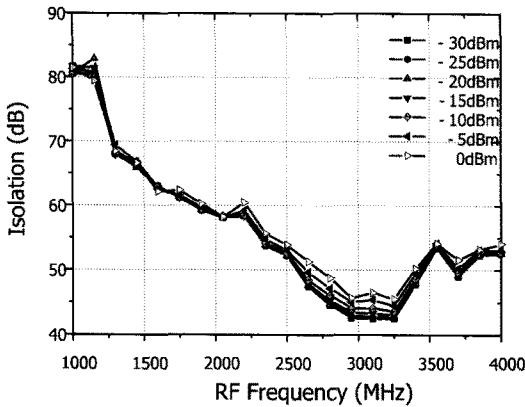


그림 11. RF input 포트에서 측정된 격리도(1~4 GHz 주파수 범위, -30~0 dBm 전력 가변)  
Fig. 11. Measured isolation at RF input port(frequency range from 1~4 GHz, LO power sweep: -30~0 dBm).

측정한 LO-RF 격리도(isolation) 측정 결과이다. 측정 결과 1 GHz에서 4 GHz까지 전 대역에서 40 dB 이상의 격리도 특성을 얻었다. 이는 제안한 four-port 수신기의 동작 범위가 능동 발분의 진폭 부정합이 없는 전 대역에 동작함을 알 수 있다.

그림 12는 위상 변화에 따른 BER 측정 결과이다.  $V_{cont\_I\_phase}(V)$ 를 1.2~1.6 V일 때 국부 발진기 신호의 위상이 변화함을 BER 결과를 통해서 알 수 있다. 측정 조건에서는  $V_{cont\_I\_phase}=1.4$  V일 때 위상이 최적화됨을 알 수 있다. 또한  $V_{cont\_I\_phase}=1.3$  V이전의 BER 값에 비하여 1.3 V 이후부터 BER 값의 변화가 작아지는 이유는 그림 7(a) 결과에서 조절

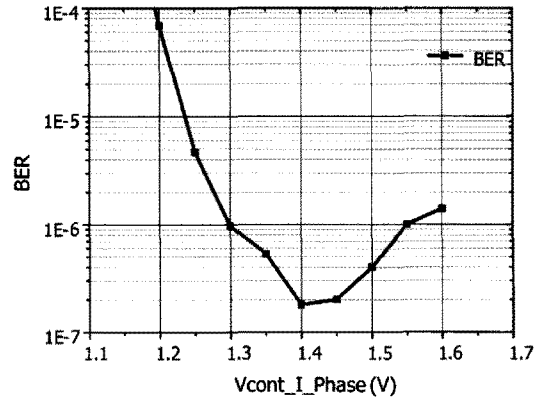


그림 12. 40 Mbps 데이터 율 RF 전력 -50 dBm, LO 전력 -20 dBm일 때, 측정된 위상 보정 전압에 따른 BER  
Fig. 12. Measured BER with respect to phase calibrated voltage, -50 dBm RF input power with 40 Mbps data rate and -20 dBm LO input power.

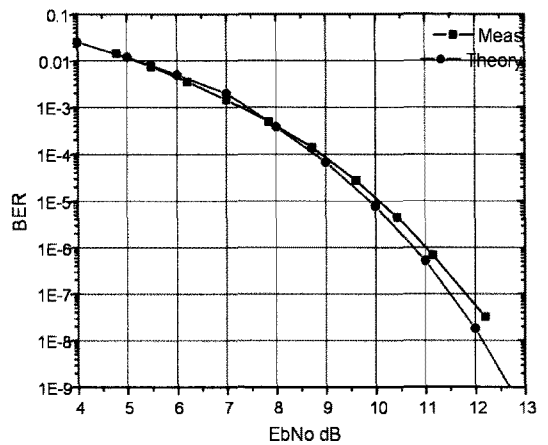


그림 13. 2.2 GHz에서  $E_b/N_0$  값에 따른 이론값과 측정된 BER 곡선  
Fig. 13. Theoretical and measured BER curves with respect to  $E_b/N_0$  at 2.2 GHz.

전압(control voltage : $V_{cont\_I\_phase}$ )에 따른 위상 변화가 작아지기 때문이다.

그림 13은 제안한 six-port 수신기의 기본 블록인 four-port 복조기에서 측정된  $E_b/N_0$ 에 따른 BER이다. 복조기의 정확한 BER 측정을 위해서는  $E_b/N_0$  가변할 때 복조 신호의 진폭을 일정하게 유지해야 한다. 따라서 비트 에너지 ( $E_b$ )는 고정된 상태에서 노이즈 ( $N_0$ ) 가변을 통한 BER 측정을 위하여,  $junc$ -

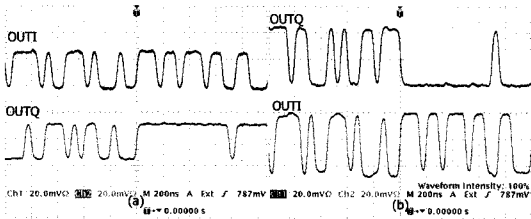


그림 14. (a) 0.95 GHz와 (b) 2.531 GHz에서 RF=-20 dBm, LO=-15 dBm일 때, 측정된 six-port 수신기의 출력 파형 0.95 GHz, (b) 출력 waveform in 2.531 GHz.

Fig. 14. Measured output waveform of the six-port receiver at (a) 0.95 GHz and (b) 2.531 GHz with RF=-20 dBm, and LO=-15 dBm.

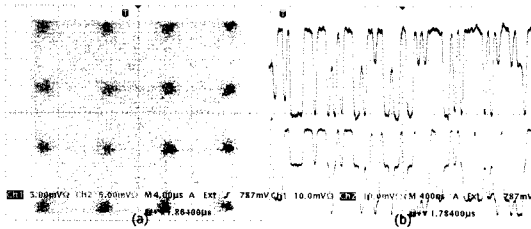


그림 15. 1 GHz에서 RF=-20 dBm, LO=-15 dBm일 때, 측정된 20 Msps 16-QAM (a) 복조 성상도, (b) I/Q demodulated output.

Fig. 15. Measured 20 Mbps 16-QAM (a) demodulated constellation, (b) I/Q demodulated output at 1 GHz with RF=-20 dBm, and LO=-15 dBm.

tion-breakdown 모드에서 동작하는 reverse bias된 Zener diode(1N759)와 2단 광대역 증폭기를 이용하여 노이즈 발생기(noise generator)를 구현하였다. 제작된 노이즈 발생기는 출력에 가변 감쇠기(attenuator)를 이용하여 -89 dBm/Hz부터 -98 dBm/Hz의 노이즈 전력이 측정되었다. 그림 13은 캐리어 주파수 2.2 GHz에서 BPSK 복조된 신호의  $E_b/N_0$ 에 따른 이론(theoretical)과 측정된 BER이다. 측정 결과  $E_b/N_0$ 가 11 dB 이상에서  $10^{-6}$  이하의 BER 값이 측정되었다.

그림 14는 QPSK 20 Mbps로 변조된 캐리어 주파수 0.95 GHz 와 2.531 GHz에서 RF 신호 전력 -20 dBm, LO 신호 전력 -15 dBm을 인가하였을 때의 복조 결과이다. 제안한 six-port 수신기에 사용된 polyphase 필터가 low-band일 때와 high-band일 때 polyphase 필터 출력 위상이 각각  $+(\pi/2)$ ,  $-(\pi/2)$ 로 반전되기 때문에 I 경로 신호 출력 파형은 동일하

나, Q 경로 신호 출력 파형이 반전되는 결과를 확인할 수 있다. 그림 15는 16-QAM의 변조 형태에 따른 캐리어 주파수 1 GHz에서 RF power=-20 dBm, LO power=-15 dBm을 인가하였을 때, 제안한 six-port 복조기의 출력 성상도(constellation)이다.

#### IV. 결 론

본 논문에서는 CMOS 기반 차동 BPSK 수신기와 이중 대역 polyphase 필터를 이용하여 새로운 구조의 six-port 수신기를 구성하고, 이중 대역에서 M-PSK 및 M-QAM 복조를 수행하였다. 제안한 구조는 마이크로파 대역에서 CMOS 기반에 집적화 가능한 six-port 수신기 구조이며, 기존에 발표된 다른 six-port 수신기에 비하여 보다 광대역 특성을 갖는 장점이 있다. 또한 이중 대역 polyphase 필터를 광대역으로 개선한다면 software 조절을 이용하여 다중 대역(multi-band), 다중 모드(multi-mode) 수신이 가능하기 때문에 SDR에 적합한 구조라 할 수 있다.

제안한 six-port 직접 변환 수신기 모듈은 이중 대역으로 동작하며, low-band는 0.7~1.15 GHz, high-band는 2.2~2.6 GHz의 RF 주파수에서 40 Msps까지의 M-PSK 및 M-QAM 신호가 복조됨을 확인하였다. 또한 I/Q 신호 발생기를 다중 대역으로 확장한다면 제안한 six-port 수신기의 동작 영역은 확장 가능할 것이다.

#### 참 고 문 헌

[1] J. Mitola, "The software radio architecture", *IEEE Communications Magazine*, vol. 33, no. 5, pp. 26-38, May 1995.

[2] S. O. Tatu, E. Moldovan, K. Wu, and R. G. Bosisio, "A new direct millimeter-wave six-port receiver", *IEEE Transaction on Microwave Theory Technology*, vol. 49, no. 12, pp. 2517-2522, Dec. 2001.

[3] X. Xu, R. G. Bosisio, and K. Wu, "Analysis and implementation of six-port software-defined radio receiver platform", *IEEE Transaction on Microwave Theory Techniques*, vol. 54, no. 7, pp. 2937-2943, Jul. 2006.



- [4] E. E. Djoumessi, K. Wu, "Tunable multi-band direct conversion receiver for cognitive radio systems", *IEEE International Microwave Symposium Digest 2009*, pp. 217-220, Jun. 2009.
- [5] Chi-Hsueh Wang, Hong-Yeh Chang, Pei-Si Wu, Kun-You Lin, Tian-Wei Huang, Huei Wang, and Chun Hsiung Chen, "A 60 GHz low-power six-port transceiver for gigabit software-defined transceiver applications", *2007 IEEE International Solid State Circuits Conference*, pp. 592-596, Feb. 2007.
- [6] Seong-Mo Moon, Jong-Won Yu, and Moon-Que Lee, "CMOS four-port direct conversion receiver for BPSK demodulation", *IEEE Microwave and Wireless Component Letters*, vol. 19, no. 9, pp. 581-583, Sep. 2009.
- [7] M. C. Tsa, M. J. Schindler, W. Struble, M. Ventresca, R. Binder, R. Waterman, and D. Danzilio, "A compact wideband balanced mixer", *IEEE International Microwave Symposium Digest 1994*, vol. 1, pp. 5-8. May 1994.
- [8] Jouni Kaukokuuori, Kari Stadius, Jussi Ryyänen, and Kari A. I. Halonen, "Analysis and design of passive polyphase filters", *IEEE Transactions on Circuits and Systems - I: Regular Papers*, vol. 55, no. 10, pp. 3023-3037, Nov. 2008.
- [9] Hyunchol Shin, Bokyeon Won, "A 4.5 to 9.2-GHz wideband semidynamic frequency divide-by-1.5 GaInP/GaAsHBT", *IEEE Microwave and Wireless Component Letters*, vol. 17, no. 1, pp. 73-75, Jan. 2007.

### 문 성 모



2003년 2월: 서울시립대학교 전자전기컴퓨터공학부 (공학사)  
 2005년 2월: 서울시립대학교 전자전기컴퓨터공학부 (공학석사)  
 2010년 2월: 서울시립대학교 전자전기컴퓨터공학부 (공학박사)  
 2005년 1월~2008년 3월: 인터넷 테크놀로지스(주) 선임연구원

2010년 3월~현재: 한국과학기술원 정보전자연구소 박사후연구원

[주 관심분야] RFIC/MMIC, 마이크로파 및 밀리미터파 부품 및 시스템

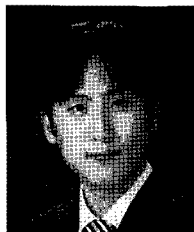
### 유 중 원



1992년 2월: 한국과학기술원 전자공학과 (공학사)  
 1994년 2월: 한국과학기술원 전자공학과 (공학석사)  
 1998년 7월: 한국과학기술원 전자공학과 (공학박사)  
 2004년 2월~현재: 한국과학기술원 전자공학과 부교수

[주 관심분야] 마이크로파/밀리미터파 회로(MMIC, Hybrid), 무선 통신 시스템

### 박 동 훈



2006년 2월: 경원대학교 전기전자공학부 (공학사)  
 2006년 2월~2007년 12월: 인터넷 테크놀로지스(주) 연구원  
 2008년 9월~현재: 서울시립대학교 전자전기컴퓨터공학부 석사과정  
 [주 관심분야] 마이크로파 시스템

및 부품

### 이 문 규



1992년 2월: 한국과학기술원 전기 및 전자공학과 (공학사)  
 1994년 2월: 서울대학교 전자공학과 (공학석사)  
 1999년 2월: 서울대학교 전자공학과 (공학박사)  
 2002년 2월: 한국전자통신연구원 통신위성개발센터 선임연구원

2002년 3월~현재: 서울시립대학교 공과대학 전자전기컴퓨터공학부 부교수

[주 관심분야] 마이크로파 시스템 및 부품 설계, RFIC