

---

# PowerPC 및 VxWorks를 이용한 예인선배열센서 데이터처리 플랫폼 구현에 관한 연구

임병선\* · 김영길\*\*

A Study on Implementation of Line Array Sensor Data Processing Platform  
Using PowerPC and Vxworks

Byeong-Seon Lim\* · Young-kil Kim\*\*

## 요 약

본 논문은 해군 호위함급에 장착/운용되는 LAS(Line Array Sensor, 예인선배열센서)로부터 A, B, C그룹 수중음향 신호의 시리얼 데이터를 입력 받아 약속된 Protocol로 Packing하여, 고속 데이터통신과 Optic-fiber 채널 장거리 전송이 가능한 SFM(Serial FPDP Module)을 통해 신호처리단으로 실시간 전송하는 센서데이터 입출력처리보드의 설계/제작 및 시험에 관해 언급한다. VME(Versa Module Eurocard) 6U크기의 한정된 보드 공간을 고려하여 Freescale사의 PowerPC계열인 MPC8265 CPU와, 기존 외장 FIFO등의 외부디바이스를 줄이고 자체 시뮬레이션 데이터생성 등을 위해 Altera사의 CycloneIII 계열 FPGA등을 사용하여 설계하고, 실시간 데이터 전송을 보장하며 각종 Device Driver, Peripheral Controller등의 Library를 제공하는 RTOS인 VxWorks를 Porting하여 소프트웨어를 개발하였다.

## ABSTRACT

This Paper deals with a design, making a prototype and test methods of Real-time towed Line Array Sensor Data processing board for fast data communication and long range data transmission with SFM(Serial FPDP Module) through Optic-fiber channel. Towed line array sensors are installed in Frigate and the each LAS A, B, C group data from LAS is packed a previously agreed protocol and transmitted to the signal processing unit. Considering the limited space of VME 6U size, LAS Data processing board is designed with MPC8265 PowerPC Controller of Freescale for main system control and Altera's CycloneIII FPGA for sensor data packing, self-test simulation data generation, S/W FIFO et cetera. LAS Data processing board have VxWorks, the RTOS(Real Time Operating System) that present many device drivers, peripheral control libraries on board for real-time data processing.

## 키워드

파워피씨, 실시간 운영체제, 예인선배열센서, FPGA, VxWorks, Serial FPDP

## Key word

PowerPC, RTOS, Line Array Sensor, FPGA, VxWorks, Serial FPDP

---

\* 아주대학교 전자공학과 석사 4학기(주저자, bsllim2j@lignex1.com)

접수일자 : 2010. 02. 01

\*\* 아주대학교 전자공학과 교수(교신저자, ykkim@ajou.ac.kr)

심사완료일자 : 2010. 02. 28

## I. 서 론

왜 제작보드 또는 상용SBS에 RTOS를 Porting하여 사용하는가? 궁금하지 않을 수 없을 것이다. 최근 개발되고 있는 Embedded system 및 Firmware를 포함한 소프트웨어들은 네트워크 기능, 고속 통신용 Star-fabric 또는 SFM(Serial FPDP Module) 기능, Universal bus인 VME/PCI controller의 사용 등 그 기능이 날로 복잡해지고 있다. 그리하여 예전과 같이 하드웨어 개발자나 프로그래머가 Device driver등을 비롯하여 최종 Application program까지 일련의 개발과정에 있어서 처음부터 끝까지 모든 기능을 다 구현하는 방법으로는 개발 요구기간 내 적기개발과 성능을 만족시키기가 점점 힘들어지고 있다.

이러한 문제점을 해결하기 위하여 Embedded Operating System을 도입하여 소프트웨어를 개발하는 방법이 확산되어 이제는 널리 쓰이고 있다. 이런 Embedded Operating System의 경우는Windows와 같은 일반 사무용 컴퓨터의 Operating System과는 달리 여러 가지의 입력 신호에 대하여 실시간(real-time)으로 응답할 수 있어야 하므로 이러한 시스템 소프트웨어를 Real-Time Operating System 즉 RTOS라고 한다.[1]

특히 군장비를 개발하는 방산업계에서도 근래에는 많은 체계 및 부체계 장비의 보드레벨 구성품에 RTOS를 장착하여 사용하고 있다.

본 논문에서는 해군 차세대 호위함(FFX, Fast Frigate eXperimental)에 설치될 LAS(Line Array Sensor, 예인선배열센서)로부터 A, B, C그룹 음향신호 시리얼 데이터를 입력받아서 약속된 프로토콜로 Packing하여 Fiber optic 채널을 통하여 고속 데이터통신이 가능한 PMC(PCI Mezzanine Card) 모듈인 SFM(Serial FPDP Module)을 통해 신호처리 보드로 센서데이터들을 전달하는 역할을 하는 보드를 Power PC계열인 MPC8265 CPU를 사용하여 설계/제작하고, 각종 Device driver, Universal bus 및 Peripheral controller등의 Library를 제공하는 RTOS인 VxWorks를 Porting하여 소프트웨어 개발을 하였다.[2]

## II. 기존보드대비 개선점

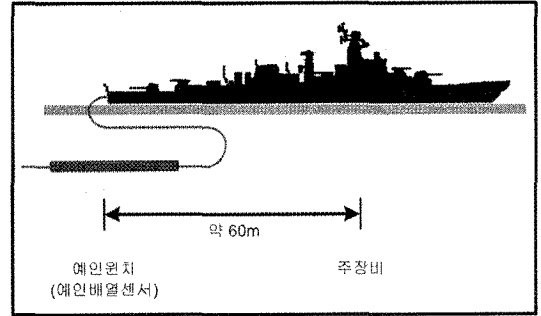


그림 1. 장비 위치 및 거리  
Fig. 1 A position of equipment

기존 호위함(FF)의 장비 위치 및 거리는 그림1과 같다. 예인선배열센서는 예인원치에 감겨서 함정의 후미부위(후타실)에 장착되어있고, 센서데이터를 연동하고 신호처리하여 어뢰정보하는 시스템인 주장비 전술통제 콘솔은 함의 중간부분인 전투정보실(CIC, Combat Information Center)에 위치한다. 전술통제콘솔은 상부에 모니터와 콘솔 하부에는 Universal bus인 VME(Versa Module Eurocard) 6U(233mm x 166mm) 크기 보드 21슬롯을 장착할 수 있는 표준 규격의 VME 랙으로 구성되어 있으며, 기존 센서데이터입출력보드는 11번 슬롯에 장착되어있다. 그림1에서 보듯이 예인원치로부터 주장비까지의 직선거리는 약 60m 정도이나, 후타실로부터 전투정보실까지는 수많은 격벽과 통로를 지나야 하므로 실제 연동케이블을 포설해보면 실제 거리는 약 100m 정도이다. 예인선배열센서 모듈로부터 수중음향신호가 수집되고 증폭되어 10Base2 방식으로 주장비로 전송되는데, 증폭이 되더라도 아날로그 신호이기 때문에 약 100m 정도의 거리와 주변의 수많은 잡음원을 거치면서 왜곡 및 손실이 생기게 된다. 추후에 좀 더 언급이 되겠지만 신규개발보드를 포함한 센서데이터 입출력 모듈부를 작은 별개의 모듈로 독립 제작하여 예인선배열센서가 있는 후타실에 장착하면 센서데이터의 최종출력이 신규 개발된 센서데이터입출력반의 SFM 광(Optic fiber) 포트를 통해 전송되므로, 100m 이상의 거리에서도 잡음에 강하며 신호왜곡 없이 안정적으로 데이터를 신호처리부로 전달할 수 있게 된다.

예전 시스템에 적용된 유사보드는 Analog Device사의 ADSP-21060 DSP(Digital Signal Processing) 전용 마이크로컨트롤러를 사용하여 설계하였었다. 예인선배열센서 신호를 전달받는 신호처리단 역시 4개의 ADSP-21060을 사용해 설계된 COTS(Commercial Off The Shelf)제품인 SBC(Single Board Computer)를 사용하였기에, 예인선배열센서 데이터의 전달은 CPU가 제공하는 Link port를 사용하였다. Link port의 전송속도는 240Mbps로 해당신호를 전송하기에는 적합하였으나 전송거리가 6인치 이내로 제한되어 있어서 VME rack 내의 모체판에 상호 보드가 인접하여 장착되지 않으면 안 되었고, 시스템 전송경로 구현 상 어려움이 많았었다. Old platform과 New platform의 관계를 정리해 보면 그림 2와 같다.



구분	Old Platform	핵심 New Platform
CPU	ADSP-21060(40MHz)	MPC8265(66MHz, CPM166MHz)
Memory	512KB.ROM / 2MB.SRAM	8MB.ROM / 64MB.SDRAM
FPGA	Flex10K30	Cyclone III
신호전달구조	 <p>*신호처리된 COTS보드 인종 *DSP전용 Chip Sole-source</p>	
신호전송방식	Link Port(240Mbps), 6 inch 이내 거리제한	S-FPDP (2.5Gbps), Optic-Fiber 거리제한 없음

그림 2. Old platform과 New platform 비교  
Fig. 2 Old platform and New platform

본 연구에서는 단종 추세에 있는 ADSP-21060과 같은 DSP전용칩을 지양하고 범용 CPU인 PowerPC 계열의 MPC8265를 사용하여 보드를 개발하여 향후 칩 단종 시에도 유연한 대처설계가 가능하도록 하였다. 그리고 PCI 2.0 Specification을 지원하는 PMC(PCI Mezzanine Card) 포트를 설계하여 SFM(Serial FPDP Module) PMC 상용보드를 장착할 수 있도록 구성하였으며, 신호처리단으로 Fiber optic 채널을 통해 데이터를 전송하므로 Link port가 갖는 전송거리상의 제약조건도 무난히 해결하였다. 또한, Link port의 전송속도인 240Mbps에 비해 SFM은 2.5Gbps로 신호전송을 할 수 있으므로 좀 더 실시간처리에 실익이 되도록 설계/제작하였다.

### III. 제작 및 구현

보통 제작보드에 대한 개발절차는 (1)요구사항 분석 (2)연동사항 및 데이터량 분석 (3)CPU 및 I/O Interface결정 (4)메모리 맵 및 회로도 작성 (5)PCB Artwork (6)PCB제작 (7)PCB조립 및 H/W 시험 (8)RTOS Porting (9)Application S/W 구현 및 시험의 순으로 진행된다.

우선 요구사항 및 연동사항을 분석해 보면 예인선배열센서로부터 이더넷 10Base2형태로 전송되며 그림3과 같이 National사의 Serial interface adaptor칩인 DP83910A의 송수신 타이밍을 만족하여야 하며, Clock은 19.906560MHz를 사용한다. A, B, C그룹의 50채널 데이터 중에서 1~48채널은 음향데이터이며, 49, 50채널은 센서의 heading, roll, depth를 알 수 있는 보조센서데이터로 구성된다.

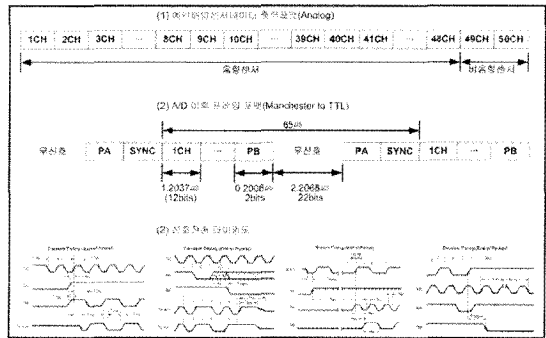


그림 3. 예인선배열센서 데이터포맷  
Fig. 3 The data format of LAS

이중 하드웨어 개발과정에 해당하는 (3)~(7)번 과정의 회로도는 그림4처럼 유닉스머신 서버에서 실행되고, 윈도우 터미널에서 원격 지원되는 멘토그래픽의 LMS e-CAD로 작성하였다.

그리고, 보드의 상세한 메모리 맵에 대해서도 그림4를 참조하면 된다.

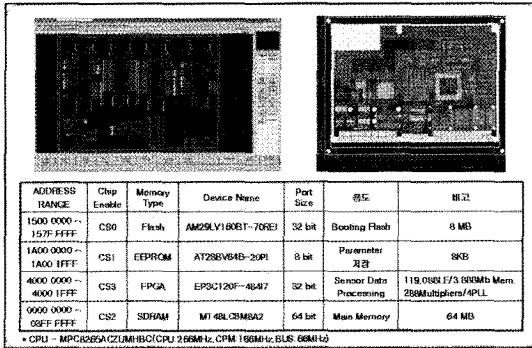


그림 4. 회로설계 및 메모리 맵  
Fig. 4 The circuit design and memory map

제작보드의 하드웨어 구성 및 모듈별 설계내용은 그림5와 같고, 이중 특이할 만한 사항으로는 PowerPC 계열인 MPC8265는 Local bus를 PCI 2.0 specification을 완벽히 지원하는 호스트용 버스로 전환하여 사용할 수 있도록 지원하는 부분이다. 이 기능을 이용하여 PMC (PCI Mezzanine Card) 포트를 설계하므로써, 2.5Gbps Optic fiber 채널로 데이터를 고속 전송할 수 있는 PMC 용 SFM(Serial FPDP Module)을 사용하여 전송 효율을 기존 유사보드 대비 향상시킬 수 있었으며, 광채널을 통하므로 전송거리 역시 거의 제한이 없도록 하여 장비 설치 위치를 임의로 조정할 수 있는 이점을 얻게 되었다.

MPC8265의 주요기능 블록은 크게 3부분으로 나뉘는데, 간단히 살펴보자면 다음과 같다.[3]

- PowerPC
  - EC603 PowerPC core
  - 16KB I-cache, 16KB D-cache
  - MMU(Memory Management Unit)
- SIU(System Interface Unit)
  - 60x-compatible parallel system bus (32bits address, 64bits data)
  - Local bus or PCI host (32bits data, 32bits internal and 18bits external address)
  - Memory controller (12 memory bank, SDRAM support)

● CPM(Communication Processor Module)

- CP : 32bits embedded RISC
- SDMA2 : 2 serial DMA
- FCC(Fast Communication Controller) : Fast ethernet, ATM(155Mbps) support
- MCC(Multi-Channel Controller) : 256 X 64Kbps HDLC, 8 TDM
- SCC(Serial Communication Controller) : Ethernet, UART
- SMC(Serial Management Controller)

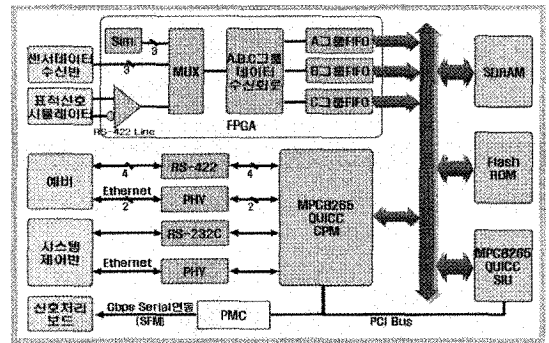


그림 5. 제작보드의 기능블록  
Fig. 5 The function blocks of board

위 기능블록 중 센서데이터는 실전모드시 호위함의 Line Array Sensor A, B, C 그룹으로부터 데이터를 수신하며, 훈련모드 장비인 표적신호시뮬레이터로부터 RS-422 기준 차동(Differential) 신호로 수신하고, 보드 내부 FPGA에서는 실제 센서신호를 수신할 수 없을 때 자체 시험을 하기 위해 Simulation 신호를 생성하여 센서 대응 시험을 진행할 수 있도록 설계/제작하였다.

이를 좀 더 자세히 살펴보면, 샘플주파수의 1/n 되는 사인파(1,920Hz)를 만들기 위해 필요한 샘플수는 8개가 되고, 데이터는 아래와 같다.

0, 724, 1024, 724, 0, -724, -1024, -724

위 데이터를 Hexa로 표현하면 아래와 같은 데이터를 자체 테스트 패턴으로 생성하여 시험할 수 있다.

0, 2D4, 400, 2D4, 0, ED4, C00, ED4

이에 대한 Model Sim.의 시뮬레이션 데이터는 그림6과 같고 위에서 언급한 대로 hex데이터 값이 반복되어 출력되는 것을 볼 수 있다.

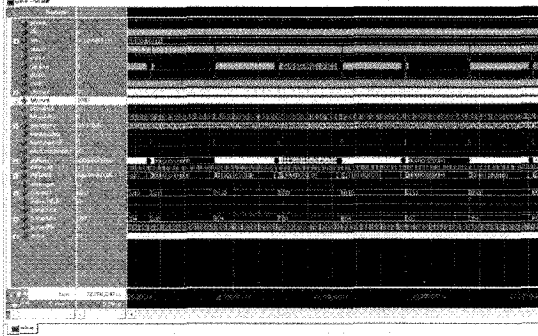


그림 6. 시뮬레이션 센서데이터  
Fig. 6 The simulation data of LAS

#### IV. VxWorks Porting 및 S/W 구현

요즘은 32bits 이상의 프로세서와 VME, PCI등의 Universal bus controller 등과 Ethernet, USB, 고속 Serial등의 각종 Peripheral 디바이스들의 Device driver를 직접 개발하기에는 시간과 비용 측면에서 비교해 보았을 때 적합지 못한 선택이 된다. 그리고 전송하려는 주요 데이터들의 실시간 전달을 보장하려면 RTOS를 보드에 Porting하여 프로그램을 개발하는 것이 좀 더 효율적이고 안전한 선택이 될 수 있다.

Target보드를 제작한 후 Booting 과정을 구현하고 시험하려면 우선 보드에 BSP를 Porting하여야 한다. BSP(Board Support Package)란 특정 하드웨어 환경에서 VxWorks 운영체제가 동작할 수 있도록 하기 위해 필요한 Device drivers를 포함하는 소프트웨어 Package이며, VxWorks 이미지의 한 부분으로 정의할 수 있다.[4] BSP는 하드웨어를 초기화하는 어셈블러파일과 부트스트랩 코드, 운영체제 초기화코드, 그리고 사용자모듈을 호출해주는 코드 등의 다양한 C/C++ 소스코드 및 헤더파일들로 구성되어 있다. BSP에 대한 확연한 이해를 위해 그림7로 한눈에 알아볼 수 있도록 정리해 보았다.

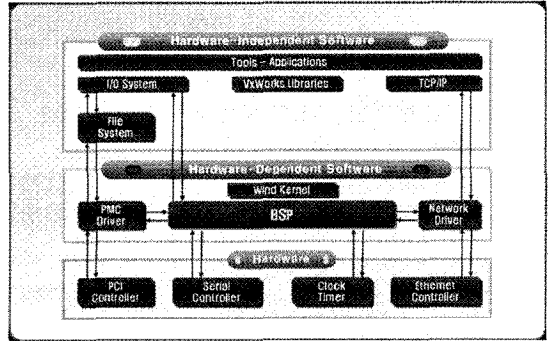


그림 7. BSP의 구조  
Fig. 7 The structure of BSP

상용-VME나 cPCI(Compact PCI)용 SBC를 구입해 장비를 제작하면 보드판매업체나 VxWorks제작업체인 윈드리버에서 이미 완성된 BSP를 제공하므로 BSP의 수정이나 Porting작업 없이 바로 응용프로그램을 만드는 단계로 넘어갈 수도 있다. 단, 이런 경우에도 제공되는 BSP에서 실제 하드웨어의 모든 기능을 지원하지 않을 경우에는 사용자가 제공받은 BSP를 수정하는 작업이 필요하다.

보드를 자체 제작한 경우 기본적인 하드웨어 디버깅이 완료되면 BSP를 올리는 작업을 하게 되는데 이때 유용한 도구가 JTAG 에뮬레이터이다. 에뮬레이터가 없다면 CPU에 대한 정확한 이해와 내부레지스터 레벨에서의 어셈블러 수준의 디버깅과 모니터링 프로그램을 추가로 작성하여 그야말로 bit수준의 디버깅을 하여야 하기 때문에 요즘은 주로 JTAG 에뮬레이터를 사용하여 하드웨어 및 소프트웨어 디버깅을 하게 된다. JTAG 에뮬레이터를 사용하게 되면 ROM에 들어가 있는 코드들을 소스레벨로 한 라인씩 실행 하면서 변하는 CPU레지스터나 변수 값 등을 확인하고 디버깅 할 수 있다. 그리고 원하는 곳에 브레이크 포인트를 설정해서 프로그램의 실행을 제어한다거나, 혹은 프로그램의 수정 없이 동작 중인 시스템에서 특정 레지스터나 변수의 값을 직접 바꿔보는 작업 등을 할 수 있다. 조금 더 고수준의 디버깅이 가능하게 된다는 의미이다.

Application program은 VxWorks 통합개발환경인 Workbench3.0으로 개발 완료하였다.[5]

### V. 결과 및 분석

제작/시험 완성 된 실 보드의 형상은 그림8과 같다.

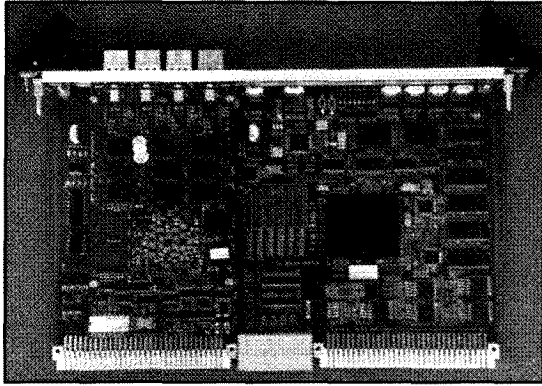


그림 8. 제작완성 보드형상  
Fig. 8 The prototype of new platform

앞서 그림6에서 보였던 시뮬레이션 데이터들이 실제 보드에서 구현되고 VxWorks와 Application 프로그램이 포팅된 상태에서 예인선배열센서 A, B, C그룹의 데이터를 읽어보면 그림9 좌측과 같으며, 설계시 그림4의 메모리 맵처럼 실제 구현보드에서 A그룹데이터는 메모리 0x40001000번지, B그룹데이터는 메모리 0x40002000번지, C그룹데이터는 메모리 0x40003000번지에서 읽혀지고 있으며, 시뮬레이션데이터가 그대로 반복되어 출력됨을 확인할 수 있다.

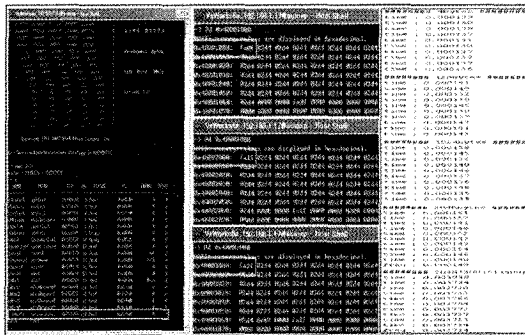


그림 9. 실구현 보드 데이터  
Fig. 9 The result data of application program

SFM보드를 PMC포트에 장착하여 신호처리보드로 전송하는 데이터는 다음과 같이 확인하였으며 결과화면은 그림 9 우측을 참조한다.

- sfm\_write 함수 앞뒤에서 시간체크
- 1초 delay 후 다음 write 수행
- 신호처리단 FFT의 편의를 위해 36 Frame (2,048개) Packet단위 전송

실 개발 완료 후 신호처리단으로 Optic fiber 채널을 통해 2.5Gbps의 DMA 실시간 신호 전송을 확인하였다. 1byte에서 수십만(2,048 \* 300 = 614,400) bytes까지 SFM 전송을 수행해 본 결과 1byte에서 만 단위 bytes까지는 DMA 초기화 수행시간 약 140us를 제외하고 전송시간 차이가 미미함을 확인하였고, 최종 2,048개 패킷단위 전송을 확정하였다.

### VI. 결론 및 향후과제

기존 호위함 배치를 보면 후타실에 위치한 센서모듈과 콘솔장비 등이 있는 전투정보실의 거리가 먼 관계로 예인선배열센서 데이터의 신호왜곡이 상존하였다.

이를 해결하기 위해 향후 후타실 예인선배열센서 모듈 옆에 New platform인 예인선배열센서 데이터처리보드 부분을 소형 VME랙등으로 모듈화시켜 장착하고 광케이블을 통해 전투정보실 등으로 전송한다면 거리상의 제한이 없어지며 잡음에 강하고 손실없는 데이터 전송을 구현할 수 있다.

또한, 장비 운용실 및 함 전투정보실(CIC)에서의 작전 운용여건이 좀 더 효율적으로 운용될 것으로 보인다.

### 참고문헌

[1] Q.Li, C.Yao, 전동완/성원호 역, "RTOS를 이용한 실시간 임베디드시스템 디자인", 에이콘, pp. 10-16, 2008

- [2] Freescale, "The Bus Interface for 32-bit Microprocessors", Freescale, 2004
- [3] Motorola, "MPC8260 PowerQUICC Family Reference Manual", Motorola, 2003
- [4] WindRiver Systems, "VxWorks BSP Reference", WindRiver Systems, 2006
- [5] Freescale, "Programming Environments Manual for 32-bit Implementations of the PowerPC Architecture", Freescale, 2005

### 저자소개



임병선(Byeong-Seon Lim)

1993. 2. 아주대학교 전자공학과  
공학사  
2010. 8. 아주대학교 전자공학과  
공학석사(예정)

1994 ~ 현재. LIG넥스원(주) 책임연구원

※ 관심분야: 마이크로프로세서 응용설계, FPGA,  
Embedded System, Embedded Programming



김영길(Young-Kil Kim)

1978. 고려대학교 전자공학과  
공학사  
1980. 한국과학기술원 산업전자공학과  
공학석사

1984. ENST(France) 공학박사

1984. ~ 현재. 아주대학교 전자공학과 교수

※ 관심분야: 마이크로과공학, 의료공학, Embedded  
System