
방향성 필터를 이용하여 대각선 에지를 고려한 Demosaicing 알고리즘 및 하드웨어 구현

곽부동* · 정효원** · 양정주*** · 장원우**** · 강봉순*****

Demosaicing Algorithm and Hardware Implementation with Weighted Directional Filtering for Diagonal Edge

Boo-dong Kwak* · Hyo-won Jeong** · Jeong-ju Yang*** · Won-woo Jang**** · Bong-soon Kang*****

이 논문은 동아대학교 학술연구비 지원에 의하여 연구되었음

요 약

대부분의 디지털 촬영 장치는 비용 및 속도 상의 이점을 위해 Color Filter Array(CFA)를 포함하고 있는 단일 이미지 센서를 사용한다. 따라서 완전한 컬러 영상으로 복원하기 위하여 다양한 컬러 보간 방법이 개발되고 있다. 본 논문은 이러한 컬러 보간 방법 중, 방향성 필터를 이용하여 수직, 수평, 대각선 방향의 에지를 고려한 컬러 보간 방법에 관한 것이다. 하드웨어 구현을 위해 하드웨어 자원의 효율성을 고려하였다. Kodak 테스트 영상 24장으로 실험하여 기존 방법과 비교함으로써 제안한 방법의 성능을 확인하였다. Verilog HDL로 구현하였으며, Virtex4 FPGA 보드와 CMOS 이미지 센서를 이용하여 검증하였다.

ABSTRACT

Most digital cameras use a single image sensor with Color Filter Array(CFA) for the advantage of costs and speed. The various color interpolation(demosaicing) algorithms are researched to reconstruct a full representation of the image. In this paper, we proposed a method of demosaicing about using weighted directional filter for vertical, horizontal, and diagonal direction edge. The method considered the efficiency of hardware resources for hardware implementation. The performance of proposed method was confirmed by comparing the conventional method in experiments using 24 Kodak test images. The proposed method was designed by Verilog HDL and was verified by using Virtex4 FPGA boards and CMOS Image Sensor.

키워드

컬러 보간, 컬러 필터 어레이, 베이어 패턴, 방향성 필터

Key word

Demosaicing, Color Interpolation, Color Filter Array(CFA), Bayer Pattern, Directional Filter

* (주) 삼성전자 중앙연구소 책임연구원

접수일자 : 2010. 02. 19

** 동아대학교 전자공학과 석사과정

심사완료일자 : 2010. 04. 12

*** 동아대학교 전자공학과 석사과정

**** 동아대학교 전자공학과 박사과정

***** 동아대학교 전자공학과 교수 (교신저자, bongsoon@dau.ac.kr)

I. 서 론

대부분의 디지털 촬영 장치는 비용 및 속도 상의 이점을 위해 CCD(Charge Coupled Device)나 CMOS(Complementary Metal Oxide Semiconductor)와 같은 이미지 센서를 하나만 사용하여 컬러 영상을 캡처한다. 이처럼 단일 이미지 센서를 통해서 완벽한 컬러 영상을 얻기 위해서, 이미지 센서들은 각각 1:2:1의 비율로 RED(R), GREEN(G), BLUE(B) 세 종류의 컬러 채널의 광학 신호를 특정한 패턴으로 통과 시키게 된다. 이를 Color Filter Array, 줄여서 CFA라고 한다[1]. 따라서 단일 이미지 센서를 통해 캡처된 화면의 각 픽셀은 CFA의 특정한 패턴대로 RGB 세 채널의 픽셀이 조합되어 있으며, 일반적으로 그림 1과 같은 Bayer 패턴[1]이 잘 알려져 있다.

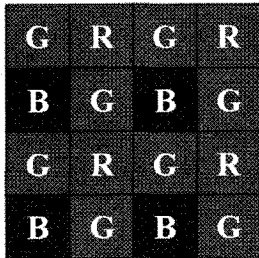


그림 1. Bayer 패턴[1]
Fig. 1 Bayer pattern

그림 1에서 보여주듯이, Bayer 패턴은 G 채널의 픽셀은 마름모 형태로 위치하고, 나머지 R과 B 채널의 픽셀은 사각형 형태로 위치한다. 따라서 단일 이미지 센서로 영상의 전 영역을 컬러로 표현하기 위하여 Bayer 패턴과 같은 CFA의 특정한 패턴으로 입력된 영상의 정보를 RGB 세 채널의 정보로 재구성할 필요가 있고, 이를 컬러 보간(Color Interpolation 또는 Demosaicing)이라고 한다.

최근 휴대용 촬상 장치의 대중화와 고성능의 영상 장치를 선호하게 됨으로 인해, 더욱 향상된 영상을 얻기 위하여 다양한 영상 처리 기법에 대한 연구가 활발해지고 있다[2]. 그 중에서 컬러 보간 방법은 영상 처리에 있어서 기본이 되며, 컬러 보간 성능의 향상은 곧 고성능의 영상을 얻을 수 있음을 의미한다. 따라서 Bilinear[3],

Bicubic[4] 등의 다양한 컬러 보간 방법에 대해서 많은 연구가 진행되고 있다[5-8].

본 논문은 이전에 개발된 다양한 컬러 보간 방법 중, 기존의 방향성 필터를 이용하여 수직, 수평, 대각선 방향의 에지를 고려한 컬러 보간 방법[9][10]의 하드웨어 설계에 관한 것이다. 기존의 컬러 보간 방법은 방향성 필터를 사용하여 컬러 보간을 수행하는 방법[9]에 근간을 둔 방법으로써 Reconstruction과 Refining의 총 두 단계 과정으로 컬러 보간을 수행하고 있다. 이를 하드웨어로 설계하기 위하여, 하드웨어 복잡도와 하드웨어 자원의 효율성을 고려해 줌으로써 수정된 컬러 보간 방법을 제안하였다. 제안한 컬러 보간 방법은 기존의 Reconstruction 단계는 그대로 사용하였고, Refining 단계에 있어서 line-memory가 추가적으로 필요하지 않도록 수정하였다.

Kodak 테스트 영상 24장을 이용하여 시뮬레이션하였고, 평균 PSNR(Peak Signal to Noise Ratio)을 구하여 기존 방법과 제안한 방법의 성능을 비교하였다. Verilog HDL을 이용하여 하드웨어로 구현하였으며, Xilinx Virtex4 XC4VLX100 FPGA 보드와 CMOS 이미지 센서(CIS)를 이용하여 검증하였다. 동작을 육안으로 쉽게 확인하기 위하여, 컬러 보간 후, Color Matrix, Gamma Correction 등의 후 처리를 수행하도록 하였다.

II. 대각선 방향 컬러 보간 알고리즘

1. 기본 알고리즘[8]

다양한 컬러 보간 방법들 중에서 에지 영역을 고려하기 위하여 G 채널과 R/B 채널의 고주파 성분의 특성이 비슷한 상관관계를 이용하는 방법[5-8]들이 개발되었다. 기존 방법 또한, 이러한 상관관계를 이용하여 컬러 보간을 수행하게 된다[9][10].

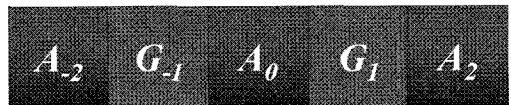


그림 2. Bayer 패턴 배열의 예[10]
Fig. 2 Example of Bayer pattern array

R 또는 B 채널의 픽셀을 A라고 가정하고 그림 2와 같은 형태의 Bayer 패턴이 있다고 한다면, 고주파 성분의 특성이 비슷한 상관관계는 식 (1)과 같이 정리가 가능하다[8][10].

$$\begin{aligned}
 -G_{-1} + 2G_0 - G_1 &\equiv -A_{-1} + 2A_0 - A_1 \\
 G_0 &\equiv (G_{-1} + G_1)/2 + (-A_{-1} + 2A_0 - A_1)/2 \\
 &\equiv (G_{-1} + G_1)/2 + (-A_2 + 2A_0 - A_2)/4
 \end{aligned}
 \tag{1}$$

식 (1)에서 G_0 는 보간 하고자 하는 G 값이고 A는 R 또는 B 값을 의미한다. 그리고 아래 첨자로 표시된 숫자들은 보간 하고자 하는 픽셀의 좌우 또는 상하 방향으로 인접한 픽셀들을 의미한다. 기존 방법과 제안한 방법은 식 (1)을 컬러 보간을 위한 기본 수식으로 사용하여 컬러 보간을 수행하게 된다.

2. 기존 알고리즘

기존 방법은 수직과 수평 방향 에지를 고려한 컬러 보간 방법[9]에 대각선 방향 에지를 고려하여 컬러 보간 성능을 향상 시킨 방법이다[10]. 그림 3은 기존 알고리즘의 흐름을 간단하게 보여주고 있다[9]. 기존 알고리즘은 Refining 이전 단계의 모든 과정을 Reconstruction 단계라고 할 수 있으며, 따라서 Reconstruction과 Refining의 두 단계로 이루어져 있다. Reconstruction 단계에서 우선적으로 RGB 세 채널의 보간을 수행하고 Refining 단계는 보간 된 세 채널의 정보를 이용하여 고주파 성분을 보정해주는 역할을 한다.

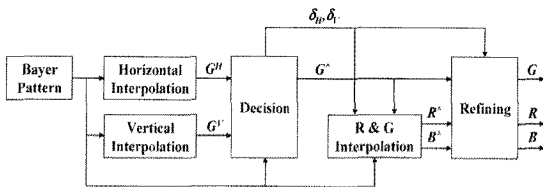


그림 3. 기존 알고리즘의 흐름도[9]
Fig. 3 Flow chart of conventional algorithm

Reconstruction 단계에서 우선 입력된 Bayer 패턴에 식 (1)을 수직과 수평 방향으로 적용하여 수직과 수평 G 채널을 생성하고, 이를 이용하여 보간을 수행한 픽셀

위치에서의 수직과 수평 방향성을 판단한다[9]. 수직과 수평 방향성을 판단함에 있어서 비율을 적용하여 대각선 방향까지 고려되도록 하였다[10]. 방향성 판단이 완료되고 나면 G 채널의 보간을 완료하고, 그 결과를 이용하여 Bayer 패턴에서의 G 픽셀 위치에 해당하는 R과 B 채널의 보간을 수행한다. 그리고 이 결과와 판단된 방향을 이용하여 나머지 R과 B 채널의 보간을 수행하여 Reconstruction을 완료한다.

Refining 단계에서는 Reconstruction 결과와 판단된 방향을 이용하여 세 채널의 고주파 성분을 보정해주게 된다. 이를 위해 세 채널에 계수가 [1 1 1]/3인 저역 필터 (Low Pass Filter, LPF)를 적용하여 저주파 성분과 고주파 성분으로 나누고, 각 채널의 고주파 성분을 교환한 후, 다시 저주파 성분과 결합함으로써 보정을 수행한다. LPF를 수행함에 있어서 앞에서 구한 판단된 방향을 적용하여 성능을 향상 시켰다[9][10].

성능을 확인하기 위하여 Kodak 테스트 영상 24장을 이용하여 시뮬레이션을 수행하여, 그 결과를 평균 PSNR을 구하여 비교하였다. 여기에서 수직과 수평 방향 에지를 고려한 컬러 보간 방법[9]의 경우, 참고한 논문 [9]에서 방향성 필터를 사용한 다른 컬러 보간 방법들과 성능을 비교하여 성능이 우수함을 보였다. 그리고 본 논문에서 제안한 컬러 보간 방법은 [9] 방법의 성능을 향상 시킨 방법이므로, 본 논문에서는 방향성 필터를 사용한 다른 컬러 보간 방법에 대해서는 언급하지 않도록 하겠다. 또한 기존 방법[10]의 경우 대각선을 고려하는 방법에 따라서 성능에 변화가 올 수 있다. 따라서 대각선을 고려하는 방법을 달리하여 시뮬레이션을 수행하였다.

표 1은 시뮬레이션을 수행한 결과인 평균 PSNR을 비교하여 보여주고 있으며, 표 2는 대각선을 고려하는 방법에 대하여 간단하게 설명하고 있다. 대각선을 고려함에 있어서 컬러 보간의 두 단계인 Reconstruction과 Refining을 나누어서 고려하였다. 그리고 표 2에서 + 표시는 수직과 수평 방향을 의미하고 × 표시는 수직, 수평 방향에 대각선 방향을 추가한 것을 의미한다.

표 1의 결과를 살펴보면, Reconstruction 8의 경우와 Refining 6의 경우에서 기존 방법의 성능이 가장 뛰어난 것을 확인할 수 있다. 또한 이 경우 기존 방법의 경우 평균 PSNR이 39.7862dB로, 평균 PSNR이 39.5121인 [9]보다 약 0.3dB 정도 성능이 향상되었음을 알 수 있

표 1. 대각선 고려에 따른 시뮬레이션 결과
Table 1. The results of simulation about considering diagonal directions

| Reconstruction [dB] | | Refining [dB] | | | | | | | |
|---------------------|----------------|---------------|---------|---------|---------|---------|----------------|---------|---------|
| | | 1 | 2 | 3 | 4 | 5 | 6 | 7 | 8 |
| 1 | 38.7426 | 39.4751 | 39.6069 | 39.5142 | 39.5185 | 39.5322 | 39.5889 | 39.5932 | 39.5498 |
| 2 | 38.1823 | 39.1184 | 39.0067 | 39.1131 | 39.0731 | 39.0446 | 39.0753 | 39.0353 | 39.0806 |
| 3 | 38.7426 | 39.5046 | 39.5954 | 39.5141 | 39.5342 | 39.5208 | 39.5888 | 39.6088 | 39.5792 |
| 4 | 38.4195 | 39.5860 | 39.6018 | 39.6058 | 39.5845 | 39.5825 | 39.6252 | 39.6039 | 39.6054 |
| 5 | 38.4195 | 39.6031 | 39.5809 | 39.5976 | 39.5889 | 39.5615 | 39.6170 | 39.6083 | 39.6224 |
| 6 | 38.5055 | 39.7602 | 39.7542 | 39.7612 | 39.7520 | 39.7333 | 39.7821 | 39.7729 | 39.7811 |
| 7 | 38.1823 | 39.1051 | 39.0307 | 39.1262 | 39.0712 | 39.0685 | 39.0884 | 39.0334 | 39.0673 |
| 8 | 38.5055 | 39.7361 | 39.7702 | 39.7653 | 39.7426 | 39.7493 | 39.7862 | 39.7635 | 39.7570 |
| [9] | 38.7513 | 39.5121 | | | | | | | |

다. 그리고 위의 결과에서 Reconstruction을 수행한 후, Refining 과정을 거침으로써 PSNR이 약 0.7~1.3dB 정도 증가하는 것을 통해서 Refining 과정의 효과를 확인할 수 있다.

표 2. 대각선 고려 방법
Table 2. Methods of considering diagonal directions

| | Reconstruction / Refining |
|---|-----------------------------|
| 1 | + 방향 RGB |
| 2 | × 방향 RGB |
| 3 | + 방향 G, 이를 이용하여 × 방향 RB |
| 4 | + 방향 G, × 방향 G 이용하여 + 방향 RB |
| 5 | + 방향 G, × 방향 G 이용하여 × 방향 RB |
| 6 | × 방향 G, + 방향 G 이용하여 × 방향 RB |
| 7 | × 방향 G, 이를 이용하여 + 방향 RB |
| 8 | × 방향 G, + 방향 G 이용하여 + 방향 RB |

하지만 하드웨어 설계 시, Refining 과정에서 Refining 된 채널의 결과를 이용하여 Refining을 다시 수행함으로써 인해 추가적으로 line-memory가 필요하게 된다. Refining에 사용되는 필터는 수직과 수평 방향을 합쳐서 3×3의 계수를 갖는 필터라고 할 수 있다. 여기에서 G 채널의 Refining의 결과를 사용하여 Bayer 패턴에서의 G 픽셀 위치의 R과 B 픽셀의 Refining을 수행해야 하므로 2개의 line-memory가 추가적으로 필요하다. 그리고

다시 그 결과를 이용하여 Bayer 패턴에서의 R과 B 픽셀 위치의 B와 R 픽셀의 Refining을 수행해야 하므로 추가적으로 4개의 line-memory가 필요하게 되어, 총 6개의 line-memory가 필요하게 된다. 따라서 Refining 과정을 수행함으로써 인해 향상되는 성능에 비해 하드웨어 복잡도의 증가가 심하기 때문에, 성능은 거의 유지하면서 하드웨어 복잡도를 줄이는 방법을 제안하였다.

3. 제안한 알고리즘

제안한 방법은 Reconstruction 과정은 기존 방법을 그대로 사용하였다. 그리고 Refining 과정에서는 기존 방법의 개념을 이용하여 세 채널의 Reconstruction 된 결과만을 이용하여 Refining을 수행하도록 하였다. 이로 인해, 하드웨어 설계 시 추가적인 line-memory의 사용을 줄이도록 하였다. 기존 방법의 Refining에서 사용하는 LPF를 이용하여 Reconstruction 된 세 채널을 고주파와 저주파 성분으로 나누었다. 그리고 Bayer 패턴에서의 RGB 세 픽셀의 위치에 해당하는 고주파 성분과 Reconstruction 된 저주파 성분을 결합하여 Refining을 수행하도록 하였다. 식 (2)는 G 채널의 Refining 과정을 표현하고 있다. 식 (2)에서 G_{low} , A_{low} , A_{high} 는 각각 G 채널의 저주파 성분, R 또는 B 채널의 저주파 성분, R 또는 B 채널의 고주파 성분을 의미한다. 기존 방법과 마찬가지로 방향성이 있는 픽셀에 대해서는 방향성을 고려해 주었다. 여기에서 방향성이 있는 픽셀이란 Bayer 패턴 상에서 R과 B 픽셀의

위치를 말한다. 그리고 R과 B 채널의 Refining은 식 (2)와 동일한 방법으로 수행하였다.

$$\begin{aligned}
 G_{low_i} &= \frac{1}{3}(IG_{i-1} + IG_i + IG_{i+1}) \\
 A_{low_i} &= \frac{1}{3}(IA_{i-1} + IA_i + IA_{i+1}) \\
 A_{high_i} &= IA_i - A_{low_i} \\
 G_R &= G_{low} + A_{high}
 \end{aligned}
 \tag{2}$$

제안한 방법의 Refining의 성능을 확인하기 위하여, 위와 동일하게 Kodak 테스트 영상 24장을 이용하여 시뮬레이션을 수행하였고, 그 결과를 평균 PSNR로 구하여 비교하였다. 또한 시뮬레이션을 수행함에 있어서 대각선 방향까지 고려하도록 하였다. 제안한 방법의 경우 Recons- truction은 기존 방법과 동일하므로 방향성을 고려하기 위하여 표 2의 경우를 모두 적용하였고, Refining은 표 2의 1과 2의 경우만을 적용하였다. 이는 Refining 과정의 수행 시 이전 단계의 Refining 결과 값을 이용하는 특성으로 인하여 line-memory의 개수가 증가하는 것을 고려한 것이다. 표 3은 제안한 방법의 시뮬레이션 결과인 평균 PSNR을 비교하여 보여주고 있다.

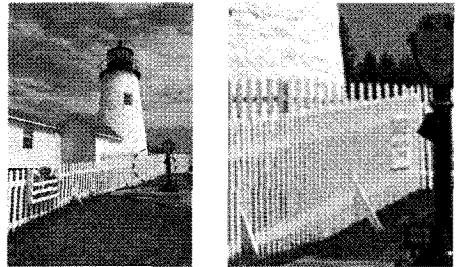
표 3. 제안한 방법의 시뮬레이션 결과 [dB]
Table 3. The Results of simulation about proposed algorithm [dB]

| [9] | 기존 방법 | 제안한 방법 | | |
|---------|---------|--------|----------|----------------|
| | | Rec. | Refining | |
| | | | 1 | 2 |
| 39.5121 | 39.7862 | 1 | 39.2323 | 39.3487 |
| | | 2 | 38.7932 | 38.7300 |
| | | 3 | 39.2615 | 39.3445 |
| | | 4 | 39.2694 | 39.2962 |
| | | 5 | 39.2818 | 39.2736 |
| | | 6 | 39.3992 | 39.4288 |
| | | 7 | 38.7821 | 38.7507 |
| | | 8 | 39.3698 | 39.4330 |

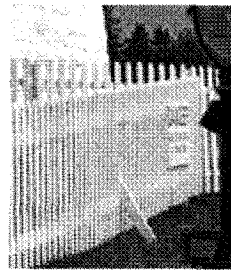
표 3에서 Rec.는 Reconstruction을 의미하고, 기존 방법의 PSNR은 표 1의 시뮬레이션 결과 중 제일 성능이 좋은 결과에 해당한다. 표 3을 살펴보면, 제안한 방법의 경

우 Reconstruction 8의 경우와 Refining 2의 경우에서 성능이 가장 뛰어남을 확인할 수 있다. 그러나, 이 경우 제안한 방법의 평균 PSNR은 39.4330dB로, [9]와 기존의 방법보다 성능이 조금 떨어짐을 알 수 있다. 하지만 제안한 방법의 경우 [9]와 기존의 방법과의 PSNR의 차이가 약 0.08dB, 0.35dB로써 차이가 미비한 것에 비해 추가적인 line-memory를 사용하지 않는다는 장점이 존재한다. 따라서 본 논문에서 제안한 방법의 경우 하드웨어 복잡도 및 자원의 효율성에서 기존의 방법들보다 우수함을 알 수 있다.

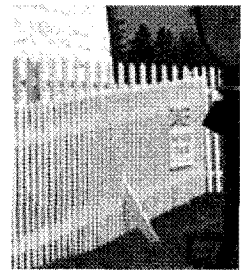
그림 4는 시뮬레이션 결과 중에서 Light house에 대하여, Light house의 고주파 성분이 많은 펜스 부분을 확대하여 기존 방법과 제안한 방법의 결과를 보여주고 있다. 그림 4의 (b), (c)를 통해서 두 방법의 성능이 거의 유사함을 알 수 있다.



(a)



(b)



(c)

그림 4. Light house 영상 시뮬레이션 결과
(a) 원 영상 (b) 기존 방법 결과[10]
(c) 제안한 방법 결과

Fig. 4 The Results of simulation about the image of light house
(a) Original Image (b) Result of Conv
(c) Result of Prop.

III. 하드웨어 구현

1. Block Diagram

제안한 컬러 보간은 Reconstruction에서 많은 수의 line-memory가 필요한데, 필요한 line-memory의 수를 줄이기 위하여 pipe-line delay 개념을 이용하여 여러 line에서 Reconstruction의 여러 과정들을 수행하도록 하였다. 제안한 방법은 Bayer 패턴에서 한 픽셀에서 Refining을 수행하기 위하여 아래, 위로 각각 한 픽셀의 Reconstruction 결과가 필요하다. 따라서 2개의 line-memory가 필요하고, 이 두 픽셀의 Reconstruction을 위해 다시 아래, 위로 최대 두 픽셀의 Reconstruction 결과가 필요하다. 그리고 Reconstruction을 위해서 방향성을 판단해야 하고, 이 방향성 판단을 위해서 아래, 위로 각각 2 line의 수직과 수평의 G 채널이 필요하다. 수직 G 채널의 생성을 위해 다시 2 line의 Bayer 패턴 정보가 필요하게 되고, 이로 인해 총 12개의 line-memory를 사용하였다. 그림 5는 이러한 일련의 과정을 보여준다. 그림 5에서 아래 첨자 rec는 Reconstruction 결과를 의미하고 아래 첨자 V와 H는 각각 수직과 수평 G 채널을 의미한다.

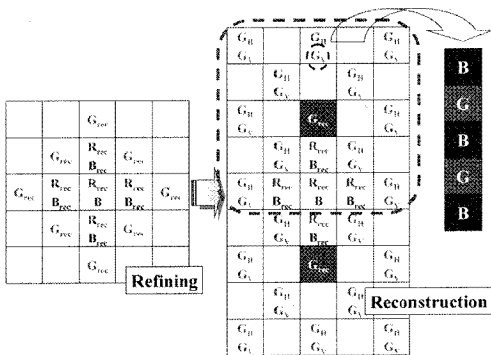


그림 5. 제안한 컬러 보간의 과정
Fig. 5 Processing of the proposed demosaicing

그림 6은 제안한 방법의 전체 블록도를 보여준다. 블록도에서 ci_mem_ctrl_13lines 블록은 컬러 보간에 사용되는 line-memory를 제어하는 역할을 한다. ci_bd_extension 블록은 컬러 보간에 사용되는 필터를 위하여 영상의 테두리 부분을 확장해주는 역할을 한다.

마지막으로 ci_core 블록은 컬러 보간의 핵심 기능을 담당하는 블록으로써 Reconstruction과 Refining 과정을 수행한다. 본 논문의 시스템은 1280×720 크기의 영상을 위한 컬러 보간 시스템이고, 연산의 정확도를 위해 소수점을 포함하여 12bit의 데이터를 처리하도록 하였다. 앞에서 언급했듯이 12개의 line-memory가 필요한데, 하드웨어 설계의 Place & Route 단계에서 line-memory 사이의 공간을 줄여서 하드웨어 공간을 절약하기 위하여 644×48 bit 사이즈의 line-memory 6개를 사용하였다.

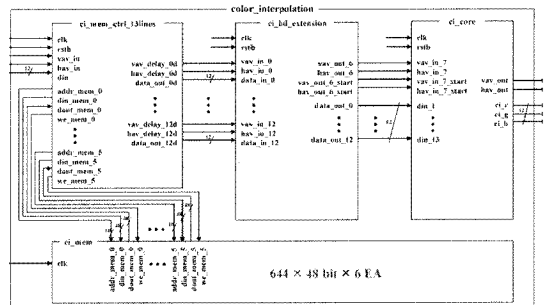


그림 6. 컬러 보간의 하드웨어 블록도
Fig. 6 Block diagram of demosaicing

2. 합성 결과

Verilog HDL을 이용하여 하드웨어로 구현하였으며, Synopsis Design Analyzer를 이용하여 합성하였다. 표 4는 합성 조건 및 합성 결과를 보여준다. 합성 결과 50MHz의 동작 속도를 만족하였으며, gate counts는 75,767개로 구성되었다.

표 4. 합성 조건 및 합성 결과
Table 4. Synthesis condition & results

| Synopsis Design Analyzer | | |
|--------------------------|---------------------------|---------------|
| Library | TSMC 0.25 um ASIC Library | |
| Operation Condition | Worst case | |
| Line-memory | 644×48bit×6 | |
| Gate Counts [EA] | ci_mem_ctrl_13lines | 8,279 |
| | ci_bd_extension | 14,174 |
| | ci_core | 53,310 |
| | color_interpolation | 75,767 |

IV. FPGA 검증

CIS와 Xilinx Virtex4 XC4VLX100 FPGA 보드를 사용하여, 제안한 컬러 보간 방법의 실제 동작을 검증하였다. 육안으로 컬러 보간의 동작을 쉽게 확인하기 위하여, 컬러 보간을 실행한 후, Color Matrix, Gamma Correction 등의 후 처리를 실행하도록 하였다. 그림 7과 그림 8은 각각 Macbeth Color Checker와 Resolution Chart를 대상으로 FPGA 보드를 이용하여 컬러 보간을 수행한 결과를 캡처한 영상이다.

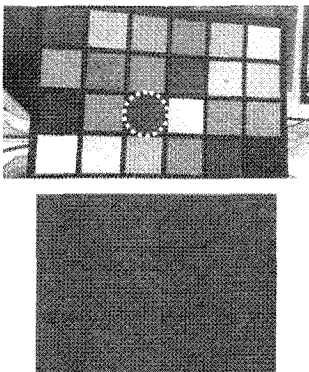


그림 7. Macbeth Color Checker 캡처 영상
Fig. 7 The captured image of Macbeth Color Checker

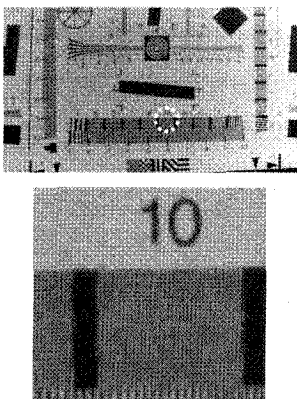


그림 8. Resolution Chart 캡처 영상
Fig. 8 The captured image of Resolution Chart

그림 7과 그림 8의 확대 영상에서 격자무늬의 노이즈가 보이는 데, 이것은 CIS의 특징 중, Cross-Talk에 의한

것이다. 그리고 그림 8의 확대 영상에서 고주파 영역에서 Color Error가 발생하였는데, 이는 제안한 컬러 보간 방법의 방향성 판단 및 컬러 보간 수식이 계수가 $[-1/2 \ 2 \ 2 \ -1]/4$ 인 LPF이기 때문이다.

V. 결론

본 논문은 방향성 필터를 이용하여 수직, 수평, 대각선 방향의 에지를 고려한 컬러 보간 방법에 관한 것이다. 기존의 컬러 보간 방법을 이용하여 하드웨어 설계 시, 하드웨어 자원의 효율성과 복잡도를 고려한 컬러 보간 방법을 제안하였다. 그리고 24개의 Kodak 테스트 영상을 이용하여 시뮬레이션을 수행하였으며, 평균 PSNR을 비교함으로써 성능이 유사함을 확인하였다. 또한, CIS와 Virtex4 FPGA 보드를 이용하여 제안한 컬러 보간의 동작을 실험하였으며, 정상적으로 동작함을 확인하였다. FPGA 보드를 통한 검증에서 CIS의 Cross-Talk 특성 등의 노이즈를 확인하였으며, 고주파 영역에서 Color Error가 발생하였다. 따라서 이러한 노이즈를 줄이기 위해 Cross-Talk 보정과 Noise Reduction 기능에 대한 연구가 추가적으로 필요하며, Image Signal Process (ISP)에 이러한 기능을 추가함으로써 ISP의 성능을 더욱 향상시킬 수 있을 것이다. 이에 앞서서 ISP의 성능을 향상시키기 위하여 컬러 영상 복원에 있어서 성능 향상이 필요하며, 이를 위해 에지 성분의 더욱 정밀한 방향성 판단 및 새로운 컬러 보간 방법에 대한 연구를 진행 중이다.

참고문헌

- [1] Bayer, Bryce E. "Color image array," U.S. Patent 3,971,065, Jul. 1976.
- [2] 정보서비스단 통계분석팀, "Image Sensor의 시장 동향," 지식경제부 정보통신연구진흥원 IT 부품 Monitoring Report 08-18, 2008년 8월
- [3] J. Adams, K. Parulski, and K. Spaulding, "Color processing in digital cameras," IEEE Micro., Vol. 18, No.6, pp. 22-30, Nov.-Dec. 1998.

- [4] R. G. Keys, "Cubic Convolution Interpolation for Digital Image Processing," IEEE Trans. Acoustics, Speech, and Signal Process., Vol. ASSP-29, No. 6, pp. 1153- 1160, Dec. 1981.
- [5] B. K. Gunturk, J. Glotzbach, Y. Altunbasak, R. W. Schafer, and R. M. Mersereau, "Demosaicing: Color Filter Array Interpolation," IEEE Signal Process. Mag., Vol. 22, No. 1, pp. 44-54, Jan. 2005.
- [6] J. F. Hamilton and J. E. Adams, "Adaptive color plane interpolation in single sensor color electronic camera," U.S. Patent 5,629,734, 1997.
- [7] B. K. Gunturk, Y. Altunbasak and R. M. Mersereau, "Color Plane Interpolation Using Alternating Projections," IEEE Trans. Image Process., Vol. 11, pp. 997-1013, Sep. 2002.
- [8] S. H. Yun, J. H. Kim, and S. Kim, "Color Interpolation by Expanding a Gradient Method," IEEE Trans. Consum. Electron., Vol. 54, No. 4, pp. 1531-1539, Nov. 2008.
- [9] D. Menon, S. Andriani, and G. Calvagno, "Demosaicing with Directional Filtering and a posteriori Decision," IEEE Trans. Image Process., Vol. 16, No. 1, pp. 132-141, Jan. 2007.
- [10] 정효원, 곽부동, 김주현, 양훈기, 강봉순, "Weighted Directional Filtering을 통하여 대각선 에지를 고려한 컬러 보간 알고리즘," 한국신호처리·시스템학회 추계학술대회, pp. 344 -347, Nov. 2009.

저자소개



곽부동(Boo-dong Kwak)

1999년 2월 동아대학교
전기전자컴퓨터공학부
전자공학과(공학사)
2001년 2월 동아대학교 전자공학과
(공학석사)

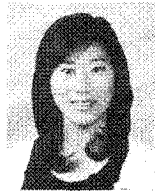
2001년 3월~현재 삼성전기 중앙연구소 책임연구원
2008년 9월~현재 동아대학교 전자공학과 박사과정
※ 관심분야: 영상신호처리, SoC설계 및 무선통신



정효원(Hyo-won Jeong)

2008년 2월 동아대학교
전기전자컴퓨터공학부
전자공학과(공학사)
2010년 2월 동아대학교 전자공학과
(공학석사)

※ 관심분야: 영상신호처리, SoC설계 및 무선통신



양정주(Jeong-ju Yang)

2009년 2월 동아대학교 전자공학과
(공학사)
2009년 3월~현재 동아대학교
전자공학과 석사과정

※ 관심분야: VLSI algorithm/architecture design,
image/video processing and wireless communication



장원우(Won-woo Jang)

2005년 2월 동아대학교
전기전자컴퓨터공학부
전자공학과(공학사)
2007년 2월 동아대학교 전자공학과
(공학석사)

2007년 3월~현재 동아대학교 전자공학과 박사과정
※ 관심분야: VLSI algorithm/architecture design,
image/video processing and wireless communication



강봉순(Bong-soon Kang)

1985년 연세대학교 전자공학과
(공학사)
1987년 미국 University of
Pennsylvania 전기공학과
(공학석사)

1990년 미국 Drexel University 전기 및 컴퓨터공학과
(공학박사)
1989년~1999년 삼성전자 반도체 수석연구원
1999년~현재 동아대학교 전자공학과 교수
2006년~현재 멀티미디어 연구센터 소장
2006년~현재 2단계 BK21 사업팀장
※ 관심분야: 영상신호처리, SoC설계 및 무선통신