

## 콘덴서 양부판정용 충·방전 시험기 설계와 구현에 관한 연구

(A Study on the Design and Implementation of Charge and Discharge-Tester for Capacitors)

문중현\* · 김금수 · 박재욱 · 서철식 · 김동희

(Jong-Hyun Moon · Geum-Soo Kim · Jae-Wook Park · Chul-Sik Seo · Dong-Hee Kim)

### Abstract

The existing capacitor-testers could only judge the condition of capacitor is normal or abnormal, and could not inform the real characteristics of the tested capacitors. In this research, it has designed the real-time observation of the new capacitor in charge and discharge tester for showing capacitor conditions and classification through wide voltages by regular cycle-tests. And proposed the quality classification algorithm of capacitors for more simple and practical, and approve them by test.

Key Words : Capacitor Charge and Discharger, Capacitor Tester, Capacitor Cycler, Capacitor Quality

### 1. 서 론

정보화 사회가 고도화됨에 따라, 더욱 복잡하고 정밀해져 가는 전자제품들의 신뢰성 확보 문제가 크게 대두되고 있다. 콘덴서는 전기·전자설비에 많이 사용하는 부품 중의 하나로, 구조는 복잡하고 그 특성이 설비의 성능과 수명 즉 신뢰도에 직접 혹은 간접적인 영향을 주는 주요 부품이다. 또한 전력수요의 확대에 따라 더욱더 광범위하게 전기전자설비에 사용하고 있고 생산량도 증가해 가고 있다. 이에 따라 기업에서도 양질의 특성과 고품질, 신뢰성 있는 제품을 만들기 위해 노력하고 있다[1-2]. 따라서 객관적인 부품신뢰도

의 확보를 통한 전체 시스템의 안정성 향상 또한 매우 중요한 과제가 된다. 부품신뢰도의 확보방법 중 하나는 신뢰성시험을 통해 낮은 신뢰도수준의 부품을 제거하는 것이다. 일반적으로 콘덴서의 경우 신뢰성시험의 시험시간이 약 1,000시간(약 42일 연속)등으로 규정되어 있으나, 신뢰성 시험에 허용되는 시간이나 시험설비의 제약 때문에 이 규정을 따르기 어려운 경우가 많다[3]. 또한 기존의 콘덴서 신뢰성 시험기는 타이머를 이용하여 단순히 일정횟수 동안 ON/OFF를 반복해 정상과 비정상 콘덴서 판단만이 가능하므로, 시험 콘덴서의 용량 또는 수명등의 실질적인 정보는 알 수 없었다. 본 연구는 다양한 용량의 콘덴서를 대상으로 하여, 환경에 따라 실험 조건을 변경하며 지속적인 충·방전 조건으로 신뢰시험 시간을 시험기준서에 의거한 기준[4]으로 사용자가 선택하여 양·부 판정을 내리고, 시험중인 모든 콘덴서의 데이터 로그와 함께 이를 바탕으로 한 콘덴서 상태 예측까지 가능하

\* 주저자 : 영남대학교 대학원 전기공학과 박사과정  
Tel : 010-8584-6106, Fax : 053-801-4080  
E-mail : barobo@naver.com  
접수일자 : 2010년 5월 10일  
1차심사 : 2010년 5월 15일  
심사완료 : 2010년 7월 6일

계 하는 콘텐츠 충·방전 시험기를 개발하는데 그 목적이 있다.

## 2. 시스템 설계

### 2.1 전체 시스템 구성

콘텐츠 품질을 보다 신속히 평가하기 위해서는 콘텐츠 충·방전기의 개발이 필수적이다. 통상 콘텐츠의 충·방전특성을 이용하여 반복적으로 충·방전을 실시하여 양·부를 평가한다. 시험기 사용 시 사용자의 안전을 확보하기 위해 극성을 가지는 전해콘덴서 등은 양부 판정 시에 극성 확인과 시험의 용이성을 위해 별도로 12채널의 지그부로 구성하였다. 지그부에 시험 대상인 콘텐츠를 저항과 함께 장착하여 PC를 통하여 제어하도록 구성시켰다. 양부관정을 위한 지그보드의 제어회로는 스위칭소자로 사용한 MOSFET의 게이트에 인가하는 제어신호펄스 주기로써 실시하게 되며, 양·부 판정 알고리즘은 RC회로의 충·방전특성을 이용하여 구성하였다. 또한 측정 정밀도 향상을 위해 공급 전원부를 두 부분으로 나누어서 제어보드의 전원은 별도로 공급 하게 하였다. 본 연구에서는 콘텐츠의 충전 시 정전압·정전류(CVCC)방식을 채용하고, 방전 시는 정전류(CC)방식으로 하여 설정한 시간간격으로 반복적인 충전과 방전을 이루는 순환 시험법을 사용한다. 그림 1은 본 연구 대상인 개발 시험기의 전체 시스템 블록도를 보여주고 있다.

Main Power source는 6.3~750[V]의 출력 전압을 공급하여, 충·방전 제어용 JIG제어보드를 이용했다. JIG에서 읽어들이는 콘텐츠의 측정값을 Analog Board를 통하여 Digital Board로 보낸다. 그 측정값을 Digital Board 내부 xc3s400에서 디지털화 처리하며 PC와 SPI 통신한다. 제어 Board의 전원공급을 위해 별도의 Linear Regulator Sub Power를 둔다. 표 1에 본 시스템의 구현을 통해 설계할 시스템의 설계 및 평가 사항을 나타내었다. 콘텐츠 시험에 앞서 출력전압과 전류 확인과 PC상의 실시간 확인을 하도록 한다.

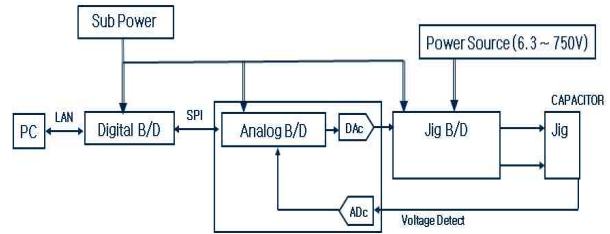


그림 1. 그림 1 전체 시스템 블록도  
Fig. 1. Block diagram of the system

표 1. 시스템 설계 사항 및 평가방법  
Table 1. system design and evaluation method

항목	세부 항목	세부 Spec.	평가 방법
성 능	출력 전압 변동	DC 6.3~750[V]	Tester 기로 출력 전압 측정 시 $\pm 0.5\%$ 이내일 것
	출력 전류	CH 당 0.5[A] (12CH 동작시 6[A])	장비 동작 시 전류계로 측정 시 $\pm 1\%$ 이내일 것
	구성 CH수	12CH(개별 및 동시 제어가능)	PC Program 동작 확인
	충전 방식	정전압, 정전류	PC Program 동작 확인
	방전 방식	정전류	PC Program 동작 확인
	제어 방식	FET Control	회로도 확인
	주위 온도 (운전시)	0~45도	내한성, 내열성, 내습성 시험은 정격 전압을 인가하여 각각 세부 Spec. 조건에서 챔버로 24시간 이상 시험한다.
	주위 온도 (보관시)	-20~80도	
	내습성	30~90[%]	

### 2.2 Power Source부 설계

그림 2는 Main Power Source의 구성도를 보여주고 있다. 입력은 상용 단상 AC 220[V]로부터 리니어 컨버터부를 거치게 되고, 0~800[V] DC를 출력하게 된다. 이를 4장의 switching power module과 controller module부로 구성하였다. 본 연구에서는 0~100[V] 전압을 출력하는 전원부와 100~800[V] 전압을 출력하는 전원부로 분리하여 설치하였다. 그 이유는 위상전압제어 특성상 저전압의 경우 저압 콘덴서를 이용할 경우와 같이, 비교적 낮은 전압으로 출력될 때 출력값에 오차가 심하게 발생하기 때문에 Main Power Source부를 나누어 채용하였다. 이것은 충·방전 제

어용 JIG board에 연결된 콘덴서와 저항값에 따라 전압을 조정하기 위한 것으로 사용상의 편의를 위해 셀렉터 스위치로 선택할 수 있게 하였다.

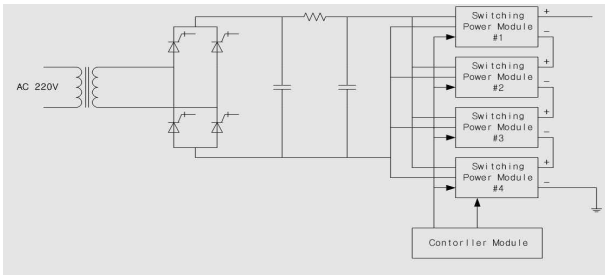


그림 2. Power Source의 구성도  
Fig. 2. Block diagram of the Power Source

그림 3은 Power Source Error Detector의 회로도이다. a블록은 JQ1~6 한 개당 분담할 수 있는 소비 전력이 150[W]로, JQ1~6을 6개를 병렬로 접속하여 Power Source의 소비 전력 375[W]를 담당하도록 설계 하였다. b블록은 Power Source의 Output Voltage(6.3~750[V])가 상이한 전압이 출력되었을 시, Power Source 회로를 차단시켜주는 제어 보호 회로이다.

c블록은 b블록에서 상이한 Power Source 출력전압을 검출하여 사용자에게 알려주며 이때, 사용자가 개발 시험기장비를 Power Off 시킬 수 있도록 부저를 동작시키는 역할을 하도록 하였다.

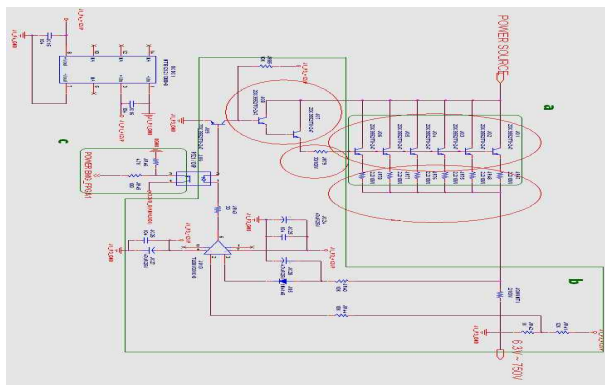


그림 3. Power Source Error Detector의 회로도  
Fig. 3. Circuit diagram of the Power Source Error Detector

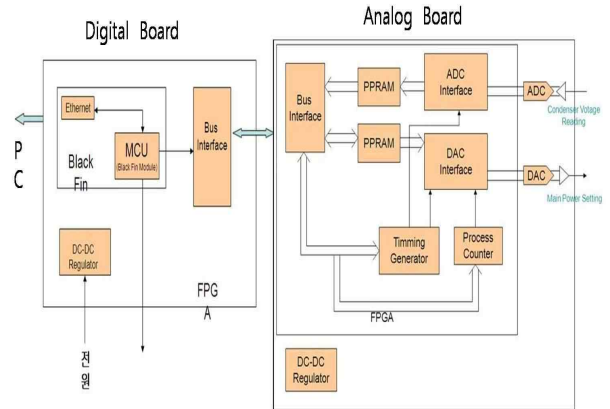


그림 4. Digital 및 Analog Board 블록도  
Fig. 4. Block diagram of the Digital and Analog Board

그림 4의 좌측은 Digital Board의 블록도이고 우측은 Analog Board의 블록도를 보여주고 있다.

먼저 Digital Board에서 Black Fin은 FPGA의 통신 제어부이다. 또 Ethernet를 통해 Digital Board와 PC 간에 상호 정보를 주고 받고 있다. STF910을 MCU (Black Fin Module) chip으로 사용하였다. Data를 Bus Interface로 경유하여 Analog Board에 전송하고 있다.

Analog Board의 Timing Generator는 통신포토에 대한 동기화를 위해 작용하고 있으며, Process Counter는 시험대상인 콘덴서의 충·방전 횟수를 처리하도록 설계하였다.

### 2.3 콘덴서 양부 판정알고리즘

그림 5는 본 시스템에서 적용하는 콘덴서의 양부판정 알고리즘이다. 기존의 콘덴서 시험기는 타이머 방식으로 충방전 시험후 전압과 용량만으로 양부 판정을 내려 정확성이 떨어질뿐만 아니라 현재의 상황도 전혀 알 수 없었다. 이에 처리속도 및 부품 가격 등의 현실적인 부분을 고려하여, 처리 방식은 콘덴서의 기본 충·방전 이론과 시험기준서(KSE)에 정해진 기준으로 반복적인 처리를 거쳐 비교하는 방식으로 정확성과 객관성을 높이는 방식을 택했다.

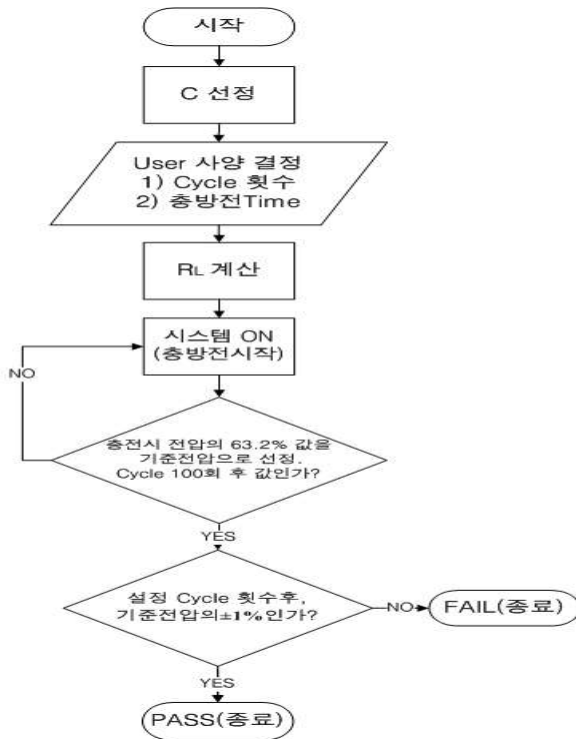


그림 5. 제안하는 콘덴서 양부판정 알고리즘  
Fig. 5. flow-chart of the proposed algorithm

먼저 사용자가 시험할 용량의 콘덴서를 선정하고 충·방전 횟수와 시간을 결정한다. 이때의 부하 저항 값은 RC회로의 시정수에 의해 결정된다. 산업계에서는 신제품의 콘덴서인 경우 충·방전을 시작하여 최소 100 Cycle 이후의 콘덴서 용량을 안정화 단계의 값으로 보고 있으므로, 전체 시험 과정의 데이터 로그를 통해 콘덴서의 상태를 실시간 점검 가능 하도록 한다. 따라서 콘덴서의 양부 판정기준은 콘덴서 충·방전 Cycle 100회 후에 충전 시 최대 전압 용량을 100[%]로 선정하여, 63.2[%] 용량을 가질 때의 값을 기준 전압으로 기억하고, 시험 기준서에 따라 사용자가 설정한 Cycle 횟수동안 충·방전을 실시한다. 콘덴서는 배터리와 달리 오랜 반복 실험 후에도 용량 및 전압특성은 유지되므로 설정 Cycle 후, 측정된 값이 기준전압과 비교하여 기준전압의 오차범위  $\pm 1\%$  이내[4]의 경우, 양호 판정을 내리며 종료된다. 충전 시간의 변화가 짧아지거나 기준전압 초과 시, 불량판정을 하도록 하였다.

## 2.4 충방전 제어

그림 6은 충·방전 제어를 위한 JIG Board 제어 회로이다.

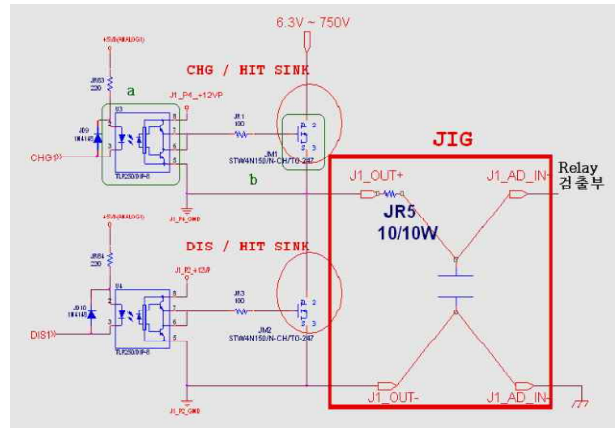


그림 6. JIG Board 회로  
Fig. 6. Circuit diagram of the JIG Board

a블록에서는 MOSFET를 이용한 스위칭 제어에 의해 회로 동작상태 (ON/OFF)가 결정되고, 이에 따라 시험용 콘덴서의 충전과 방전이 형성되어, 그 결과 Relay를 통해서 단자[J1\_OUT]로 전압을 검출하게 된다.

b블록은 JIG Board에 장착된 시험용 콘덴서에 충전과 방전을 구현하기 위한 전원을 공급하기 위한 구성을 보여주고 있다. 여기서 [JM1]은 충전용 스위치로, [JM2]는 방전용 스위치로 사용하고 있으며, 정격전압 1,500[V], 정격전류 4[A]이다.

충전시의 회로 동작 상태를 살펴보면 Analog Board에서 충전용 MOSFET로 Active High Signal (JM1 턴-온)을 전송함과 동시에 방전용 MOSFET에는 Active Low Signal(JM2 턴-오프)을 전송한다. 충전용 스위치[JM1]이 도통하면 Power Source로부터 공급전압 6.3~750[V]가 시험 대상인 콘덴서에 전압을 인가하게 된다.

그림 7은 JIG Board 제어부의 검출회로를 보여주고 있다. 시험용 커패시터의 누설 전류를 제거하기 위해 TL081을 채용하였고, 콘덴서 검출 전압을 정확히 읽

기 위해 Differential Input으로 콘덴서의 전압을 검출하게 하였다. 검출된 전압을 Analog Board로 보낼 때 전압으로 전송할 경우, 순간 전압 강하가 발생하여 부정확한 검출전압이 Analog Board로 전송되어지므로 상대적으로 순간 강하가 작은 전류로 변환하여 Analog Board로 보내도록 하는 역할을 하는 회로 구성으로 설계하였다.

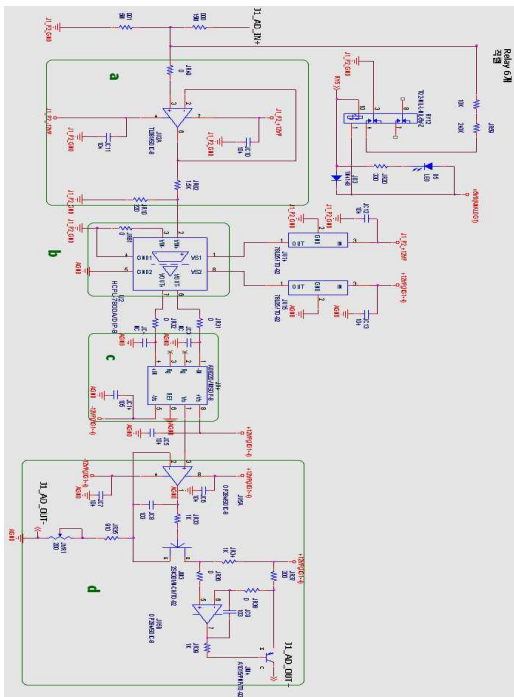


그림 7. 검출부 회로도  
Fig. 7. Circuit diagram of the relay detection

### 2.5 Software부 구성

그림 8은 설계한 하드웨어 구동을 위한 전체 Software의 구성 블록도를 나타내고 있다. 충·방전 시험 장치와 콘덴서의 상태를 PC상의 모니터를 통하여 집중관리가 가능하고 다양한 형태의 시험을 수행할 수 있도록 구성된다.

또한 사용자의 요구에 각 시료에 대한 특성을 자동적으로 측정하는 부분으로 Main Menu 및 측정 Procedure 등도 수행 가능하도록 하였다. 여기서 Digital Control은 실제적인 장비제어 프로그램이며

Analog Control은 실행 동작을 시켜주는 프로그램이다. 또 DB Control은 콘덴서의 설정에 따른 시험 결과의 Data Base를 관리하고 통계 프로그램을 통해서 콘덴서의 양부 판정 및 시험 결과를 그래프로 보여줄 수 있도록 하였으며, 환경설정에서 시험 조건도 설정할 수 있게 하였다.

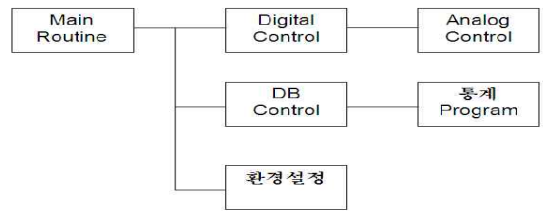


그림 8. 구동 Software 블록도  
Fig. 8. Block diagram of the software

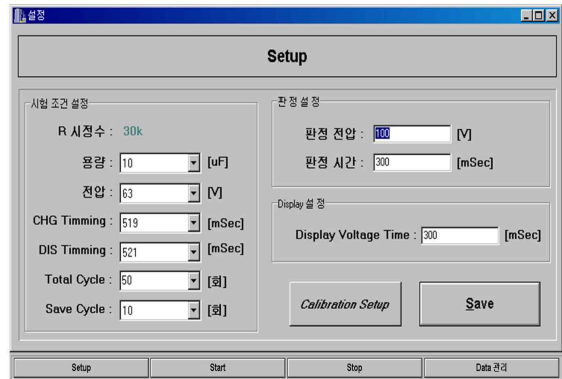


그림 9. 콘덴서 충·방전 시스템 운용(설정 화면)  
Fig. 9. A frame of Condenser cycle system (config.)

그림 9는 제작한 시스템의 설정 화면이다. 시험조건 설정 및 시작/정지, Data관리 등으로 이루어져 있다. 여기서 시험하려는 콘덴서의 조건을 설정할 수 있는데, 시험콘덴서의 판정과 디스플레이 Voltage/Calibration 값을 설정할 수 있을뿐만 아니라, 콘덴서 용량, 전압 및 충전/방전시간, Total Cycle, Save Cycle 그리고 판정 전압과 판정 시간까지 모두 설정하도록 하여 다양한 시험을 진행할 수 있도록 구성하였다. 정지버튼을 누르면 시험 동작이 정지되며, 동작 LED의 동작램프가 꺼지고, 정지 일시/ Cycle 수 등이



저장되도록 하였다. Data관리 버튼은 충전 500[ms], 방전 500[ms] 시의 전압 값을 Data로 관리하며 그래프로도 표현하였다. PC와 통신할 때 발생하는 지연시간이 약 20[mSec]이므로, 실제 충전시간과 방전시간은 각 520[mSec]정도로 나타난다. Display 설정을 통해 메인프레임에 표시되는 전압의 시간대를 설정할 수 있고, 현재 프레임에 설정한 값을 Data Base File에 저장할 수 있다. 또한 실제 측정값의 오차보정을 위해서 Calibration 과정을 거치게 되는데, 이 때 미세 입력 전압설정 및 미세그래프 조정을 통하여 설정할 수 있도록 하였다.

### 3. 구현 및 시험

그림 10은 제안하는 회로로 시험 제작된 JIG Board를 나타내었다. Power Source(6.3~750[V])를 기준으로 Analog Board의 DAC 값을 받아 PC Program에서 설정된 전압을 콘덴서로 전달하며 충전/방전 전압을 ON/OFF하는 Switch 역할을 한다.

Photo Coupler를 포함한 FET 스위치부, 전압 검출부, Relay, Power Source Error Detector로 구성되며, FET 스위치부에 연결되는 FET는 발열로 인해 외부에 설치 후 단자로 연결하고, 강제 냉각시켰다.

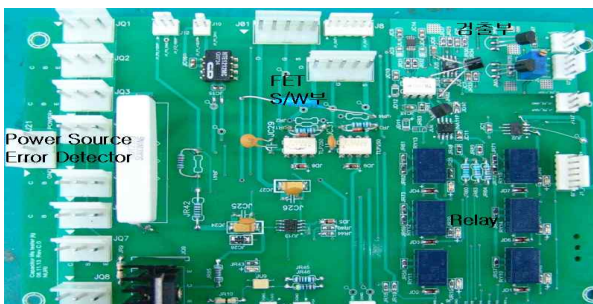


그림 10. 시험 제작된 JIG Board  
Fig. 10. Proto-type JIG Board

그림 11은 시험용 콘덴서를 연결할 12ch JIG판을 보여주고 있다. 전해 콘덴서나 고압의 콘덴서와 같이 극성이 있는 콘덴서를 보다 안전하고 측정이 용이하도록 콘덴서와 방전용 저항을 바로 삽입할 수 있도록 제작하였다.

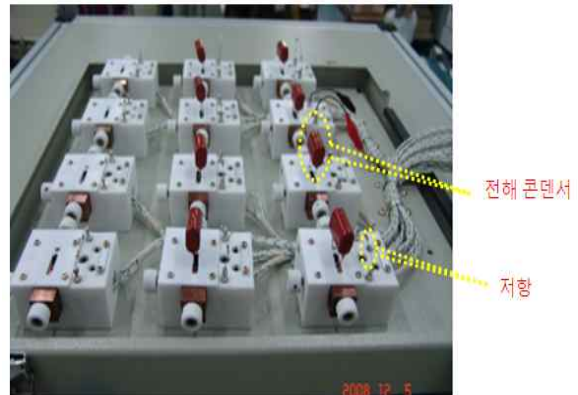


그림 11. 콘덴서 시험용 JIG  
Fig. 11. JIG part for test

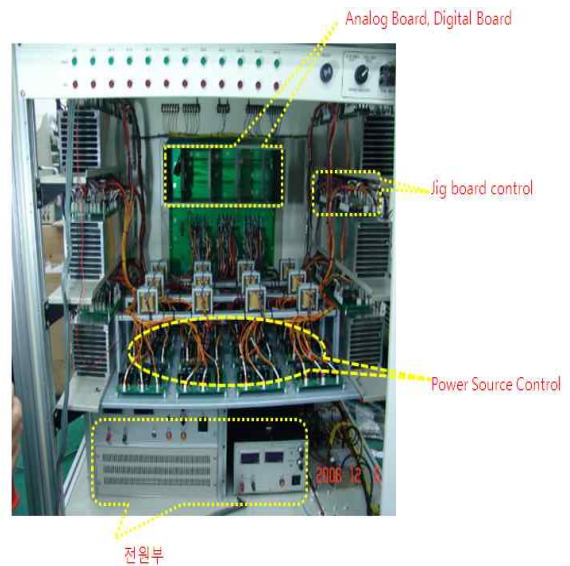


그림 12. 시험 제작한 전체 시스템  
Fig. 12. Proto-type system for test

그림 12는 시험 제작된 12채널의 콘덴서 충·방전 시험기의 전체 시스템이다. Analog, Digital, JIG Board 부와, 충·방전 및 전원 제어부 그리고 Main과 Sub의 Power부로 구성된다.

그림 13은 제안하는 콘덴서 양부관정용 충방전 시험기의 시제작한 시스템으로 실제 콘덴서 시험을 위한 구성도이다. 먼저 Power source 부에서 시험 전압에 맞게끔 전원을 인가하며 PC상에서 시험 조건으로 수행 횟수, 설정치를 입력하고, 주어진 조건에 맞는 저항

값을 확인한다. 여기서 저항값은 RC 충방전 회로의 시정수가 저항과 콘덴서 용량의 곱에 따름에 따라, 설정된 시정수와 콘덴서의 용량으로 결정된다. 그리고 JIG부에 시험할 콘덴서와 PC상에 확인된 저항을 장착한 뒤 시험을 시작하도록 한다.

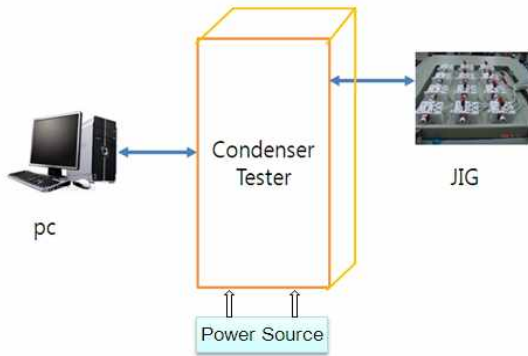


그림 13. 시제작 시스템의 시험 구성도  
Fig. 13. Test diagram of the Proto-type system

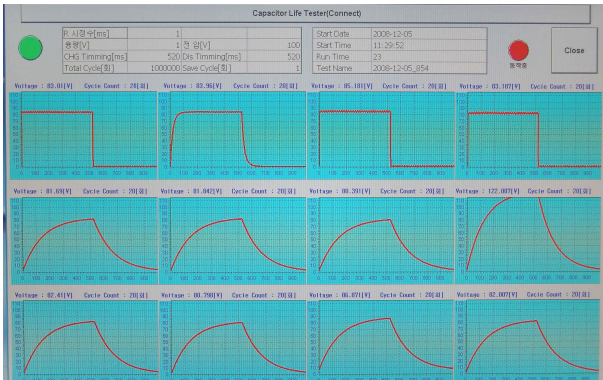
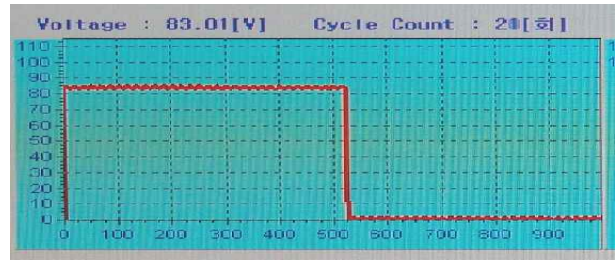


그림 14. 콘덴서 충·방전 결과화면  
Fig. 14. A result of Condenser cycle system

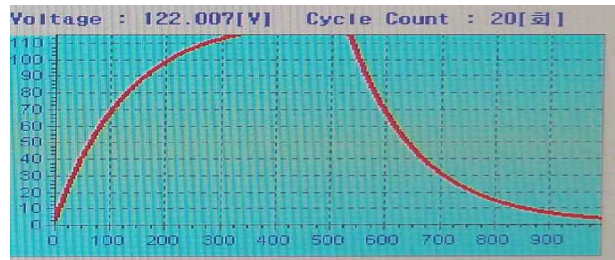
그림 14는 제작된 시스템의 구동 메인 화면이다. 기존의 제품은 단순히 양부의 판정만을 내려 현재 상태가 어떤지 알 수 없으나, 본 연구를 통해 구현된 시스템은 실시간으로 현재 채널의 콘덴서 상태를 확인할 수 있고, 정상 콘덴서와 비정상 콘덴서를 한눈에 판별 가능하다. 또한 전체 채널에 대한 설정전압, Cycle Count 및 연결/동작유무 그리고 Test정보 등을 확인할 수 있다.

표 2. 시험 환경  
Table 2. test environment

R시정수[ms]	1		
용량[μF]	1	전압[V]	100
CHG. Timming	520	DIS. Timming	520
Total Cycle[회]	1,000,000	Save Cycle[회]	-



(a) 콘덴서를 연결하지 않은 상태  
(a) A result of Test system by empty state



(b) 불량 콘덴서가 연결된 상태  
(b) A result of Test system by faulty-condenser state



(c) 정상 콘덴서가 연결된 상태  
(c) A result of Test system by normal-condenser state

그림 15. 콘덴서 충·방전시 양부 테스트 결과  
Fig. 15. A result of Test system

그림 15는 시험 제작한 시스템의 평가를 위해 12채널 Jig에 콘덴서와 저항을 연결하여 PC와 통신시켜, 표 2의 시험 환경으로 동작 중 20cycle시의 화면을 나

타낸 결과이다. 1[ $\mu$ F] 100[V]의 동일 용량의 정상적인 신규 전해 콘덴서와 실험을 위해 인위적으로 불량을 낸 콘덴서를 100만회(약 300시간) 동작 시켜 평가하는 화면으로, 선별된 콘덴서 상태에 따른 각각의 시험 결과를 보여주고 있다. (a)는 콘덴서를 연결하지 않은 상태로 클럭파형이 방형파상으로 주어지며, (b)는 설정한 충·방전 시간(520[ $\mu$ s])동안 작업을 수행함에 있어서, 충전 시간이 급격히 짧아지고 전압이 내전압 이상으로 커짐에 따라 시정수의 변화가 일어났음을 알 수 있어 불량콘덴서로 판명된다. (c)는 정상 콘덴서로 충·방전 특성값이 안정되어 정상적으로 동작하고 있음을 보여주고 있다.

#### 4. 결 론

대량의 콘덴서 신뢰도를 실험하는 것은 많은 시간이 소요되므로, 정상적인 수명의 콘덴서와 비정상적인 수명의 콘덴서의 빠른 판정을 통한 분류가 필요하다. 하지만 기존의 콘덴서 시험기는 시험 조건을 조정할 수 없고, 소요 시간이 길뿐 아니라, 단순히 양·부 판정만을 내리서 콘덴서의 실질적인 정보를 알 수 없었다. 따라서 그 신뢰도 또한 객관성이 떨어진다 할 수 있다. 이를 위해 본 연구에서는 기본 RC회로의 충방전 현상을 이용한 현실적인 충·방전 알고리즘을 적용하고, 시험시간 및 Cycle 횟수를 시험기준서에 의거한 값으로 사용자가 지정해서 순환 충·방전 시켜 실시간으로 실패 콘덴서의 양·부 판정을 내리도록 하여, 이를 실시간 데이터 로그해 콘덴서의 상태를 알려주는 콘덴서 충·방전 시험기를 설계했다. 저전압부터 고전압까지 다양한 정격전압의 콘덴서 적용과 센싱 오차의 저감을 위해, Main Power부를 저전압부와 고전압부로 나누었고, 콘덴서 측정용 지그를 구성하여 측정의 편이성과 직관성을 높였다. 제안한 알고리즘을 바탕으로 한 S/W와 디지털 보드, 아날로그 보드 그리고 지그 보드, 파워 소스 등의 H/W를 구성하여 시험기를 제작하였고, 제반시험 상태를 모니터링 하기 위해 PC와 통신하여 측정 데이터의 실시간 확인이 가능함도 입증하였다.

#### References

- (1) 변영복, 구태근외, “디지털방식 다중제어 충전기 개발”, 조명·전기설비학회논문지, pp. 55~60, 2001년.
- (2) 최해룡, 강병희외, “리튬 폴리머 전지의 충방전 특성해석”, 전력전자기술대회 논문집, pp.224, 1999년.
- (3) 김흥진, 전호성외, “알루미늄전해콘덴서의 가속수명시험에 관한 실험연구”, 품질경영학회지 제23권 제4호, pp.128~129, 1995년 12월.
- (4) MIL - HDBK- 217E, “Reliability Prediction of Electronic Equipment”, 1986.

#### ◆ 저자소개 ◆



##### 문중현(文鍾現)

1979년 5월 10일생. 2005년 영남대 전기공학과 졸업. 2009년 2월 영남대 대학원 전기공학과 졸업(석사). 현재 동대학원 전기공학과 박사과정.



##### 김금수(金錦秀)

1961년 8월 21일생. 1984년 인천대 전자공학과 졸업. 1999년~현재(주)누리기술 대표이사. 2009년 8월 영남대학교 산업대학원 전기전자공학과 졸업(석사). 현재 영남대 대학원 전기공학과 박사과정.



##### 박재욱(朴宰煜)

1967년 8월 24일생. 1994년 경북대 전자공학과 졸업. 2002년 영남대 대학원 전기공학과 졸업(석사). 2005년 동대학원 전기공학과 졸업(박사). (주)크라또 연구소장. 현재 울산과학대학 전기전자학부 겸임교수.



##### 서철식(徐喆植)

1968년 4월 19일생. 1993년 경북대 전자공학과 졸업. 1998년 영남대 대학원 전기공학과 졸업(석사). 2000년 동대학원 전기공학과 박사수료. 2001년~2004년 구미1대학 전자정보계열 전임강사. 현재 (주)진명 엔지니어링 이사.



##### 김동희(金東熙)

1950년 11월 20일생. 1973년 영남대 전기공학과 졸업. 1987년 Kobe 대학 졸업(박사). 1987~1989년 한국전기연구원 전력전자연구부장. 2000년 9월~2001년 2월 국립 Kyushu대 교환교수. 현재 영남대 전기공학과 교수.