

C-대역 위성 통신용 20 W급 주파수 상향 변환기의 소형화

A Compact 20 W Block Up-Converter for C-Band Satellite Communication

장 병 준 · 문 준 호* · 장 진 만*

Byung-Jun Jang · Junho Moon* · Jinman Jang*

요 약

본 논문에서는 C-대역 위성 통신용 20 W급 주파수 상향 변환기(BUC: Block Up Converter)를 소형화하기 위한 설계 방안을 제안하고, 이에 따른 제작 및 측정 결과를 제시하였다. 개발된 주파수 상향 변환기는 모뎀의 신호를 입력받아 적절한 주파수 필터링과 신호 세기 조절 및 전력 증폭 기능을 수행하며, 중간 주파수 회로, 국부 발진기 및 주파수 혼합기, 구동 증폭기, 전력 증폭기, 도파관 회로 및 전원 모듈의 6개 블록으로 구성된다. 본 논문에서는 BUC를 소형화하기 위하여 개별 블록을 각각 제작하여 케이블 등으로 연결하는 대신, 하나의 하우징 내에서 집적화하여 제작함으로써, 21×14×11 cm³의 크기만을 가지도록 하였다. 특히 가장 큰 면적을 차지하는 도파관 필터 및 마이크로스트립-도파관 변환기를 하우징에 직접 제작하여 크기를 축소시켰다. 또한 Elliptic 필터를 포함한 다양한 마이크로스트립 필터를 설계하여 스퓨리어스 및 하모닉 규격을 만족시켰다. 제작된 주파수 상향 변환기는 43.7 dBm의 출력, 65 dB 이상의 이득, ±1.84 dB의 이득 평탄도, -35.7 dBc의 IMD3, -105 dBc의 하모닉 값을 가지는 우수한 특성을 나타내었다.

Abstract

In this paper, a compact 20 W block-up-converter for C-band satellite communication is designed and implemented. The designed block up-converter consists of an intermediate frequency circuit, a mixer and local oscillator, a driver amplifier, a solid-state power amplifier, waveguide circuits, and a power supply module. To reduce the size of the block-up-converter, all circuits are assembled within an housing, so its dimension is just 21×14×11 cm³. Especially, the waveguide filter and microstrip-to-waveguide transition are easily implemented using an housing. Also, to meet spurious and harmonics specification, various compact microstrip filters including an elliptic filter are integrated. Measurement results show that the developed block up-converter has good electrical performances: the output power of 43.7 dBm, the minimum gain of 65 dB, the gain flatness of ±1.84, the IMD3 of -35 dBc, and the harmonic level of -105 dBc.

Key words : Block-Up-Converter, C-Band, Satellite Communication, Waveguide Transition, Waveguide Filter, SSPA, Up-Conversion, Microstrip Filter, Elliptic Filter

I. 서 론

위성 통신은 궤도 상에 위치하는 위성과의 직접적인 통신을 통해 지리적으로 넓은 서비스 영역을

「본 연구는 2010년도 국민대학교 교내연구비 및 정보통신연구진흥원의 대학IT연구센터 지원사업의 연구 결과로 수행되었음 (IITA-2009-C1090-0904-0002).」

국민대학교 전자공학부(Department of Electrical Engineering, Kookmin University)

*(주)필텍(Philtech)

· 논문 번호 : 20091026-123

· 교신저자 : 장병준(e-mail : bjjang@kookmin.ac.kr)

· 수정완료일자 : 2010년 2월 23일

가지고 있어, 기존 유선망의 설치가 곤란한 지역이나 이동체 통신 등에 널리 사용되고 있다¹⁾.

위성 통신은 VSAT(Very Small Aperture Terminal)이라는 소형 지상 기지국을 통해서 이루어지게 되는데, 이러한 VSAT의 구성은 크게 안테나부와 RF 송수신부로 구성된 옥외장치, 모뎀부와 인터페이스부로 구성된 옥내 장치로 나뉘게 된다. 이 중에서 RF 송수신부는 안테나를 통해 전파를 받아들이는 수신단(LNB: Low Noise Block)과 모뎀의 출력 신호를 주파수 변환하고 적절한 출력을 생성하여 안테나로 송신하는 주파수 상향 변환기(BUC: Block Up-Converter)로 구성되어진다. 이 중에서 BUC는 모뎀의 신호를 입력 받아 주파수 상향 변환, 주파수 필터링, 신호 세기 조절, 전력 증폭 기능을 수행하는 복잡한 장치로 VSAT 구성 모듈 중에 부가가치가 가장 높은 제품으로서, C-대역 BUC의 경우 다양한 출력 레벨을 갖는 제품이 출시되고 있다²⁾³⁾.

하지만 20 W급의 고출력 BUC의 경우 아직까지도 세부 구성 모듈이 복잡하며, 전력 증폭기의 열 문제 등으로 냉각 FAN 등의 사용이 필요하기 때문에 소형화를 위한 다양한 시도가 필요한 실정이다. 예를 들어, 고출력 C-밴드 BUC의 구성은 중간 주파수 회로, 국부발진기(LO: Local Oscillator) 및 주파수 혼합기(mixer), 구동 증폭기(driver amplifier), 전력증폭기(SSPA: Solid State Power Amplifier), 도파관(waveguide) 회로 및 전원 모듈의 6개 블록으로 구성되며, 각각의 블록을 모듈 단위로 개별 설계하여 동축 케이블 등으로 연결하고, 여기에 냉각 FAN을 추가하게 되면 그 크기가 커지게 된다. 이는 옥외장치의 이동성을 나쁘게 하므로 고출력 BUC의 소형화 설계는 위성 통신의 활성화를 위해 매우 중요한 기술이다⁴⁾.

따라서 본 연구에서는 BUC의 소형화를 위해 각 구성 블록을 개별 모듈로 각각 제작하여 케이블 등으로 연결하는 대신, 하나의 하우징 내에서 집적화하여 제작하는 설계 방식을 채택하였다. 특히, 가장 큰 면적을 차지하는 도파관 회로를 하우징을 이용하여 간편하게 설계하는 방식을 이용하여 그 크기를 획기적으로 축소하였다. 또한 LO 주파수와 RF 주파수가 가까워 제거하기 어려웠던 하모닉 등 스퓨리어스(spurious) 규격을 만족하기 위하여 elliptic 필터를 포함한 다양한 마이크로스트립 필터를 소형으로 설

계하여 스퓨리어스 및 하모닉 규격을 만족시켰다⁵⁾⁶⁾.

본 논문의 구성은 2장에서 설계한 BUC의 구성을 설명하고, 3장에서는 BUC 시스템 설계 시 소형화를 위해 본 논문에서 사용한 방법을 중심으로 설명한다. 4장에서는 제작된 BUC의 측정 결과를 제시하고, 마지막으로 5장에서 결론을 맺는다.

II. C-대역 BUC의 구성

본 연구에서 설계한 BUC는 요구사항은 표 1과 같다. 본 규격은 기존에 판매되고 있는 C-대역 BUC의 일반적인 요구 규격과 동일하거나 그 이상 엄격하게 규정된 값이다²⁾³⁾.

이러한 요구 규격을 바탕으로 기존의 BUC 블록

표 1. C-대역 BUC의 요구 규격
Table 1. Specifications for C-band block up converter (BUC).

Item	Target specification	Note
RF frequency	5.850~6.425 GHz	C-Band
IF frequency	0.95~1.525 GHz	L-Band
LO frequency	4.9 GHz	
Output power	≥ 20 watts	Psat
Max. input power	+10 dBm	
In/out return loss	≤ -18 dB	
Gain, nominal	≥ 65 dB	
Gain flatness	≤ ±2.5 dB	
Gain stability	≤ ±1.5 dB	
IMD3	≤ -26 dBc @ 3 dB back-off	
Spurious	≤ -60 dBc @ P1dB	
Harmonics	≤ -50 dBc @3 dB back-off	
Phase noise	100 Hz	≤ -60 dBc/Hz
	1 kHz	≤ -70 dBc/Hz
	10 kHz	≤ -80 dBc/Hz
	100 kHz	≤ -90 dBc/Hz
DC power consumption	150 watt max	
Size	≤ 25×20×15cm	
Input connector	N-type(Female)	
Output connector	WG-137	

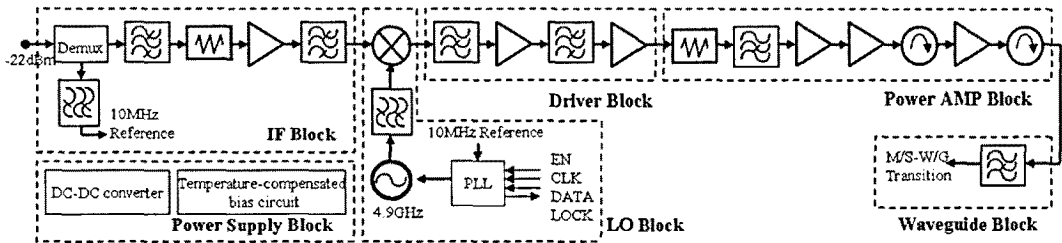


그림 1. 제안된 BUC의 구성도

Fig. 1. Proposed block up converter(BUC) architecture.

을 참고하고, ADS를 이용한 시스템 시뮬레이션을 거쳐 그림 1과 같은 세부 블록을 갖는 C-대역 BUC를 설계하였다. C-대역 BUC의 구성은 크게 중간 주파수 회로, 국부발전기 및 주파수 혼합기, 구동 증폭기, 전력증폭기, 도파관 회로 및 전원 모듈의 6개 블록으로 구성된다.

먼저 중간 주파수 회로는 BUC의 입력단으로 -20 dBm 정도의 L-band(0.95~1.525 GHz) 신호를 받아들여 적절한 주파수 필터링과 신호의 크기를 조절하여 주파수 혼합기에 전달하는 역할을 한다. 입력단의 입력 커넥터는 N-type이 사용되며, L-band 신호와 함께 LO에 사용되는 PLL(Phase Locked Loop)의 기준신호 역할을 하는 10 MHz 신호가 모뎀으로부터 같이 입력된다. 이 두 신호가 적절히 분리되지 않으면 LO 신호의 위상 잡음을 악화시키거나, 믹서의 스푸리어스 신호가 발생할 수 있다. 따라서 본 연구에서는 $\lambda/4$ 선로를 이용하여 10 MHz 신호와 L-band IF 신호를 분리하였고, 저역 통과 필터기와 고역 통과 필터기를 적절히 사용하여 대역 외 잡음을 제거하였다. 특히, 또한 BUC는 발열이 심한 제품으로 온도 보상이 매우 중요하여, 증폭기 앞단에 가변 감쇄기를 적용하여 온도에 상관없이 일정한 출력이 나오도록 하였다.

다음으로 국부발전기는 4.9 GHz의 신호를 생성하기 위하여 PLL IC와 CPU가 내장된 VCO(Voltage Controlled Oscillator) 모듈을 사용하였다. VCO 모듈은 국내 업체인 광성전자(주)의 KSF-4900N 제품을 사용하였고, 출력 전력은 3 dBm 정도이다^[7]. Mixer의 경우는 다양한 종류가 가능하지만 본 연구에서는 Schottky 다이오드를 이용한 이중 평형 주파수 혼합기(DBM: Double Balanced Mixer)로 Hittite사의 HMC-488MS8GE를 사용하였다^[8]. 이 DBM은 GaAs Scho-

ttky 다이오드 4개와 발룬 및 LO 버퍼 증폭기를 내장하고 있고, LO 입력으로 0 dBm 이상이면 mixer를 구동하는데 큰 이상이 없다. 따라서 별도의 LO 증폭기를 설계하지 않고, LO의 하모닉 성분을 제거하기 위하여 inter-digital 형태의 필터만 2단 사용하였다. inter-digital 형태의 필터는 통과 대역의 2배 되는 주파수 대역에서는 통과 대역이 발생하지 않도록 하여 2차 하모닉을 제거할 수 있다. LO의 3차 하모닉 성분은 출력 단의 도파관 필터에서 제거할 수 있지만, inter-digital filter 다음에 notch filter를 이용하여 추가로 제거하였다.

구동증폭기 회로는 주파수 혼합기의 출력 이후의 RF 신호의 레벨을 전력증폭기 모듈에서 요구하는 적절한 출력 레벨까지 올리는 역할을 수행하며, 3단 증폭기와 적절한 필터를 사용하여 구성하였다. 첫 번째 단과 두 번째 단의 구동증폭기는 Hittite사의 HMC311SC70이라는 InGaP HBT 공정의 MMIC 증폭기를 사용하였으며, 3번째 단의 구동증폭기는 HMC-407MS8G 소자를 사용하였다^[8]. 이렇게 구동증폭기의 증폭 소자로 MMIC를 사용함으로써 BUC의 크기를 대폭 줄일 수 있었다. 초단 필터는 믹서에서 나온 스푸리어스 신호와 LO의 하모닉 성분을 제거하기 위하여 손실은 크나 스킨트 특성이 우수한 elliptic 필터를 사용하였으며, 필터 앞 뒷단에 π -PAD를 삽입하여 전체적인 이득을 조정하였다.

구동증폭기를 거친 RF 신호는 최종적으로 전력증폭기를 통과하여 원하는 20 W 출력으로 증폭이 된다. 본 연구에서는 Toshiba사의 MMIC 전력증폭기와 GaAs FET를 사용하였다^[9]. 또한 최종 전력증폭기 앞뒤로 isolator를 사용하였으며, 최종단의 저역 통과 필터를 이용하여 전력증폭기를 거치면서 발생한 고조파 성분들을 제거할 수 있도록 하였다. 최종 증폭

된 신호는 마이크로스트립-도파관 변환기를 거친 후 도파관 필터를 거쳐 수신 대역의 잡음을 제거한 후 안테나로 연결하게 된다.

마지막으로 전원 모듈은 48V DC입력을 통해 내부에서 DC-DC 변환기 및 voltage regulator를 통해 전원을 조절하여 전력증폭기에서 요구하는 10 V, IF단에서 요구하는 6 V, 그 외 5 V 등의 입력을 생성한다.

III. BUC의 소형화 설계

본 장에서는 2장에서 설명한 BUC의 소형화를 위하여 본 연구에서 특별히 고려한 도파관 필터의 설계, 마이크로스트립 필터의 설계 및 하우징 설계를 이용한 집적화 설계 방법에 대해 설명한다.

3-1 도파관 필터 설계

VSAT 시스템은 하나의 안테나를 사용하고 도파관을 통해 송신부와 수신부가 결합되어 있으므로 송신부에서 발생하는 대역 외 잡음 신호 중 수신 주파수 대역의 잡음 신호 성분을 제거하는 것이 중요하다. 본 연구에서는 도파관의 차단 주파수 특성을 이용하여 수신 주파수 대역의 잡음 신호를 제거하였다. 먼저 마이크로스트립-도파관 변환기를 구성할 때 WR-137보다 작게 구현하여 도파관 고유의 차단 특성을 이용하여 고역 통과 필터로 작동하게 구현한 후 다시 원래의 규격인 WG-137로 천이되게 설계하였다. 이러한 설계는 복잡한 window나 iris 혹은 post를 이용한 도파관 필터에 비해 양산성이 좋아 BUC 같은 제품에 활용하게 좋은 구조이다.

그림 2는 본 연구에서 설계된 도파관 회로의 구성을 보여준다. 길이는 16.8 cm이며, 입력은 동축 케이블, 출력은 WG-137이다. 전력증폭기의 출력 신호는 프르브를 이용한 마이크로스트립-도파관 변환기를 거쳐 도파관으로 입력되며, 4단계의 transition을 갖는 임피던스 변환기(impedance transformer)를 거쳐 BUC의 출력 규격인 WR-137로 변환되게 된다. 이 때 마이크로스트립-도파관 변환기와 임피던스 변환기를 일체형으로 설계하여 개별적으로 설계하였을 때 생기는 손실을 최소화하였다. 또한 실제 설계 치와 제작 시 발생하는 오차로 인해 발생하는 back-short 문제를 해결하기 위해 실제 기구물 설계 시는 back-

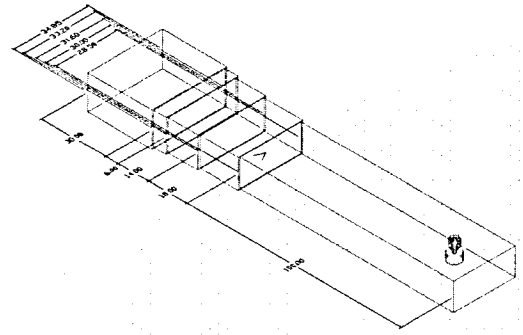


그림 2. 제안된 도파관 필터의 구성도
Fig. 2. Proposed waveguide filter architecture.

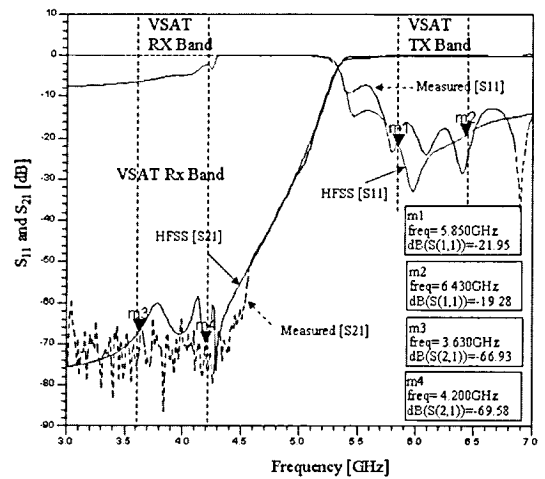


그림 3. 제안된 도파관 필터의 주파수 응답 특성(RF 저지 대역 특성 및 입력 반사 계수)
Fig. 3. Frequency response characteristics of proposed waveguide filter.

short의 위치를 조정할 수 있도록 설계하였다.

그림 3은 본 연구에서 설계한 도파관 회로를 HFSS 시뮬레이터를 이용하여 시뮬레이션 결과와 측정된 결과를 비교한 것으로다. 시뮬레이션 결과와 측정 결과가 거의 일치하였으며, 송신 대역(5.85~6.425 GHz)의 반사 특성은 -20 dB 아래이고, 삽입 손실은 -0.2 dB 이내의 특성이, 수신 대역(3.625~4.2 GHz)에서의 차단 특성은 대략 -60 dBc 정도 됨을 확인하였다.

3-2 마이크로스트립 필터의 설계

BUC는 하나의 송신기 시스템으로서, L-band IF

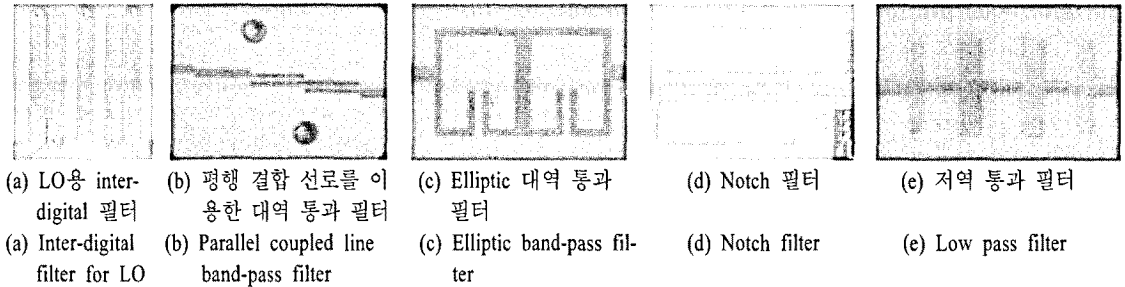


그림 4. BUC에서 사용된 마이크로스트립 필터의 사진
 Fig. 4. Photograph of microstrip filters for BUC.

신호를 C-band RF 신호로 상향 주파수 변환시키는 과정에서 여러 가지 종류의 spurious 성분이나 harmonic 성분들이 발생하게 된다. 본 연구에서는 이러한 신호들을 그림 4와 같은 5가지 종류의 마이크로스트립 필터를 이용하여 제거하였다. 단, IF 대역의 경우 마이크로스트립 필터로 구현하는 경우 크기가 커지므로, 집중소자를 이용한 LC 필터와 상용 필터(삼성전기의 LCL10T2450)를 사용하여 크기가 커지는 것을 방지하였다. 마이크로스트립 필터의 설계과정은 기본적인 필터 이론을 바탕으로 ADS 시뮬레이션을 이용하여 최적설계하고, 이를 ADS와 연동되는 EM 시뮬레이터인 momentum을 이용하여 확인하였다. 사용한 기판은 Duroid사의 고주파용 기판으로 유전율 3.55에 두께 20 mil인 기판을 사용하였다.

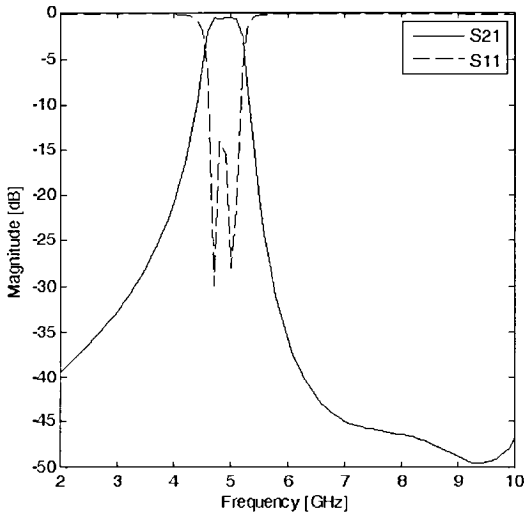
먼저, LO의 경우 2.45 GHz를 2채배하여 4.9 GHz를 만들며, 이 때 4.9 GHz 이외의 주파수 성분들(2.45 GHz, 7.35 GHz, 9.8 GHz, ...)은 inter-digital 형태의 대역 통과 필터를 이용하여 제거하였다. 그림 4(a)의 inter-digital 형태의 대역 통과 필터는 통과대역이 다소 협소하지만 2채배 주파수에서 다시 발생하는 대역 통과 특성이 발생하지 않고 3채배 주파수에서만 발생하므로 LO의 2차 하모닉을 억제하는 데 유리하다. 또한 LO 필터의 경우 fundamental 신호의 harmonic 성분들만 제거하면 되므로 필터의 저지 대역 특성이 조금 떨어지더라도 각 harmonic 주파수들에 해당하는 notch 필터를 추가하여 신호의 억제를 더욱 보강할 수 있다. 그림 5(a)는 inter-digital 형태의 대역 통과 필터의 momentum 시뮬레이션 특성을 나타낸다. 그림에서와 같이 Inter-digital 필터는 LO의 2채배 주파수인 9.8 GHz에서 -45 dB 이상의 차단 특성이 있음을 알 수 있다.

RF 블록에 사용되는 필터들의 경우, LO 블록과는 달리 mixer에서 발생하는 많은 종류의 mixing products는 물론이고 LO 누설 신호까지 억제하여야 하므로 필터의 rejection 특성이 매우 좋아야 한다. 가장 신호의 세기가 큰 스퓨리어스 신호는 LO 누설 신호인데, RF 대역과 근접하고 있어서 RF 대역 통과 필터만으로는 감쇄량이 충분하지 않기 때문에 그림 4(d)와 같은 4.9 GHz notch filter를 추가하여 LO leakage를 억제하였다. 또한 한 개의 대역 통과 필터만으로는 RF 신호 외에 다른 모든 spurious 신호들을 억제하기 힘들기 때문에 그림 4(b)와 같은 일반적인 평행 결합 선로를 이용한 대역 통과 필터와 그림 4(c)와 같은 elliptic 대역 통과 필터를 순차적으로 사용하여 설계하였다. 그림 5(b)는 두 종류의 필터의 momentum 시뮬레이션 결과를 비교하여 나타내었다. 그림에서와 같이 elliptic 필터는 소형으로 설계할 수 있는 장점뿐만 아니라 skirt 특성이 평행 결합 선로 필터보다 우수하며, 특히 4.9 GHz에서 영점을 가짐으로써 LO 신호를 차단할 수 있음을 알 수 있다.

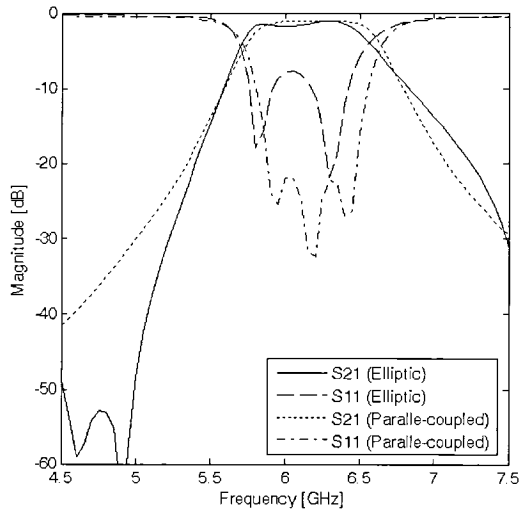
다음으로 특정 하모닉을 제거하기 위한 그림 4(d)와 같은 notch 필터가 다양하게 사용되었다. Notch 필터의 설계는 평행 결합 선로와 개방 선로를 이용하여 특정 주파수 성분만이 억제되도록 하였다. 마지막으로 종단 SSPA 출력단과 출력 isolator 사이에는 그림 4(e)와 같은 저역 통과 필터를 삽입하여 SSPA에서 생성된 RF 하모닉 성분들을 제거하였다.

3-3 모듈의 집적화 설계

본 연구에서 개발한 BUC는 고주파용 기판 상에 패턴을 형성하였으며, 발열에 의한 PCB 패턴의 영향을 줄이기 위하여 열 특성에 따라 기판을 모두 4



(a) Inter-digital 필터의 주파수 응답 특성
(a) Frequency response characteristics of inter-digital filter



(b) RF 필터의 주파수 응답 특성(평행 결합 선로를 이용한 필터와 elliptic 필터)
(b) Frequency response characteristics of RF filter(parallel coupled line filter and elliptic filter)

그림 5. 설계된 마이크로스트립 필터의 주파수 응답 특성

Fig. 5. Frequency response characteristics of designed microstrip filter.

종류로 나누어 설계하였다. 이는 제품에서 발생하는 열의 분산을 통해 그 영향을 줄여 주는 것 외에도 제품의 절대 크기를 줄여 소형으로 개발하기 위한 것이다. 이에 따라 기관을 중간 주파수단 및 국부발진기 모듈, 주파수 혼합기 및 구동 증폭기 모듈, 전력

증폭기 모듈 및 전원 모듈로 구분하였다. 이 중 열과 밀접한 영향이 있는 전력증폭기 모듈과 전원 모듈은 냉각 팬이 있는 BUC의 상단부에 제작하였고, 다른 두 모듈은 소신호 회로이므로 BUC의 하단부에 도파관 회로와 함께 배치하였다. 도파관 회로는 하우징을 직접 가공하여 밀면을 제작하고, 내부 커버를 윗면으로 사용함으로써 하우징 설계와 동시에 제작할 수 있도록 하였다. 이렇게 함으로써 별도의 도파관을 삽입하지 않고 간단히 하우징을 이용하여 제작할 수 있었다. 각각의 보드는 RF 프르브와 전원 케이블로 연결되어 있고, 각각의 모듈에 별도의 내부 커버를 만들어 상호 간섭을 피할 수 있도록 격리시켰다.

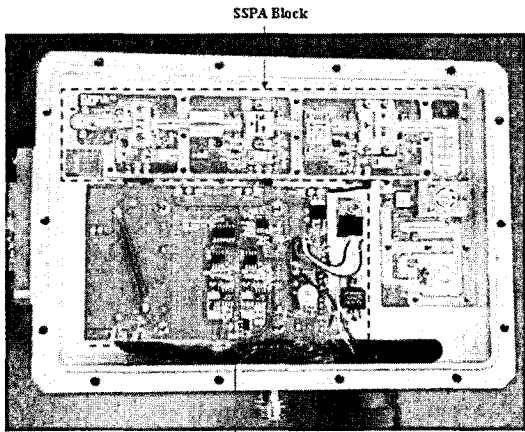
그림 6은 제작된 BUC의 내부 사진 및 전체 조립된 사진을 보여준다. 그림 6(a)는 BUC의 상단부에 해당하며, 열이 많이 나는 전력증폭기 모듈과 전원 모듈이 배치되어 있음을 알 수 있으며, 전원 모듈에는 내부 커버가 없지만, 전력증폭기 모듈에는 내부 커버를 따로 놓을 수 있게 하였고, 그림 6(c)와 같이 상단부 커버를 heat sink 형태와 냉각 팬을 결합하여 열이 빠져나가도록 하였다. 그림 6(b)는 BUC의 하단부로서 열이 나지 않는 소신호 모듈과 도파관 커버가 놓여지게 된다.

마지막으로 그림 6에 보이는 것 같이 전원선 및 RF 케이블을 연결하기 위한 개구면(aperture) 때문에 상단부와 하단부가 완전하게 차폐되지 않는다. 따라서 상단부의 전력증폭기 모듈의 누설 신호가 하단부의 국부발진기 및 주파수 혼합기 모듈에 유입되지 않도록 제조 후 개구면을 다층 구조로 제조된 전파 흡수체(absorber)를 사용하여 밀봉하였다.

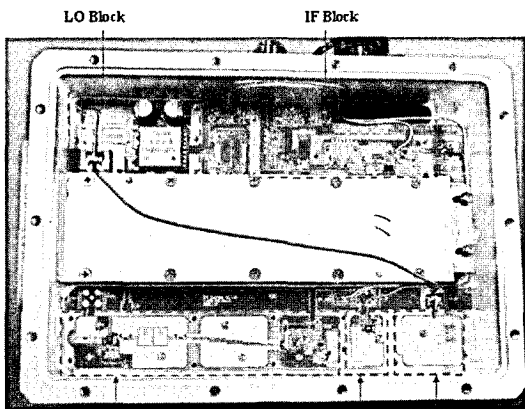
IV. BUC 제작 및 측정 결과

본 연구에서 제작한 BUC는 네트워크 분석기, 스펙트럼 분석기, 위상 잠음 측정 장비, 신호원 등의 마이크로파 측정 장비를 이용하여 규격에 제시한 항목을 측정하였다.

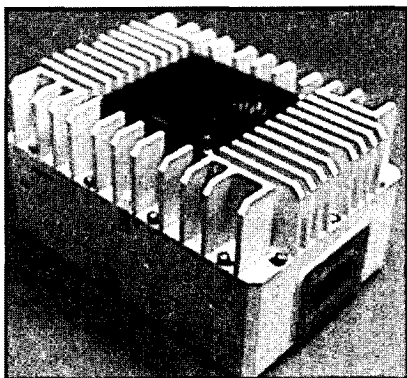
먼저 가장 중요한 BUC의 규격인 P1dB의 측정을 위해 입력 전력을 -40 dBm부터 -15 dBm까지 입력 신호의 크기를 가변시키면서 출력 전력을 측정하였다. 이 때 IF주파수는 동작 주파수 대역의 대표값으로 950 MHz, 1.2 GHz 및 1.525 GHz의 3가지 주파



SSPA Block
Power Block
(a) 윗 면
(a) Top side



LO Block IF Block
Driver Block Mixer Block Inter-digital filter & notch filter
(b) 아랫 면
(b) Bottom side



(c) 전체 조립 모습
(c) Fabricated BUC

그림 6. 제작된 BUC의 사진
Fig. 6. Photograph of the fabricated BUC.

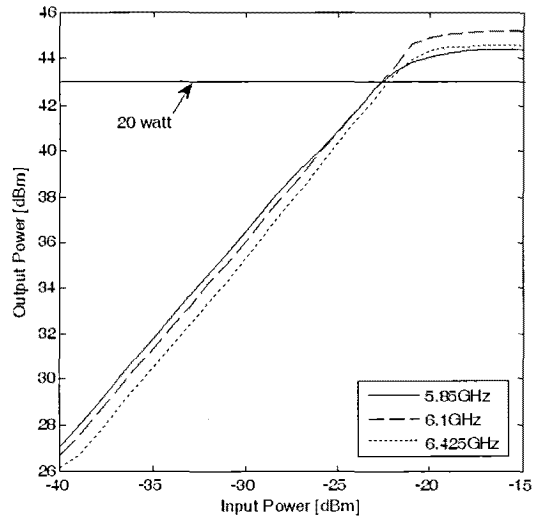


그림 7. BUC P1dB 측정 결과
Fig. 7. P1dB measurement results of the designed BUC.

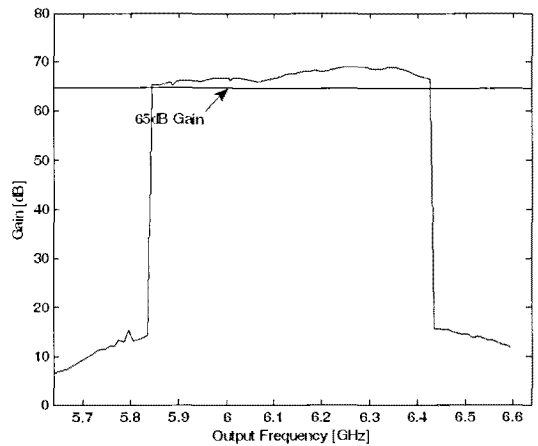


그림 8. 설계된 BUC의 주파수에 따른 이득 평탄도 측정 결과
Fig. 8. Gain flatness measurement results of the designed BUC with respect to operating frequency.

수를 선정하였다. 측정 결과는 그림 7과 같다. 그림에서처럼 입력이 950 MHz인 경우 출력인 5.85 GHz에서 P1dB는 약 43.8 dBm, 6.1 GHz에서 P1 dB는 45 dBm 그리고 6.425 GHz에서 P1dB는 약 44.3 dBm임을 확인할 수 있어, 최대 출력 규격인 20 watt(43 dBm)을 전 주파수 대역에서 만족함을 확인하였다.

그림 8은 설계된 BUC의 이득 및 평탄도에 대한 그림이다. 이득은 동작 주파수 대역에서 규격인 65 dB 이상을 보였으며, 이득 평탄도는 규격인 ± 2.5 dB

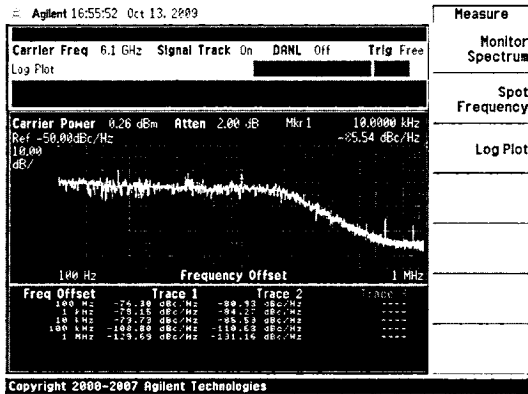


그림 9. 설계된 BUC의 위상 잡음 측정 결과(6.1 GHz)
 Fig. 9. Phase noise measurement results of the designed BUC(6.1 GHz).

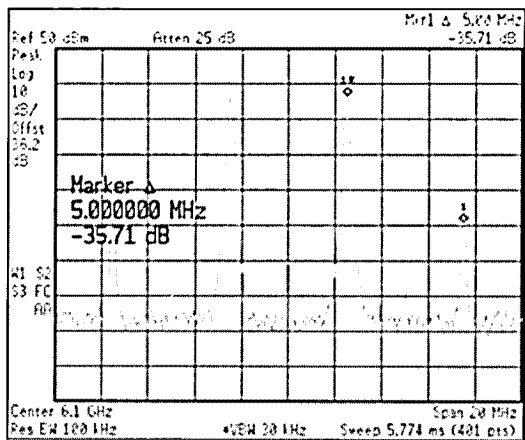


그림 10. 설계된 BUC의 IMD3 측정 결과
 Fig. 10. Intermodulation distortion measurement results of the designed BUC.

보다 낮은 ± 1.84 dB가 측정되었다. 또한 통과 대역인 5.85 GHz와 6.425 GHz 이외의 주파수에는 사용된 필터들 덕분에 55 dB 이상의 우수한 skirt 특성을 나타낼 수 있었다. 동일한 측정 장치를 가지고 온도 챔버에서 측정한 결과, 역시 온도 안정도를 만족함을 확인하였다.

설계된 BUC의 출력 신호의 위상 잡음은 그림 9와 같다. 위상 잡음의 측정은 출력 주파수의 중심 주파수인 6.1 GHz에서 스펙트럼 분석기를 이용하여 측정하였다. 측정 결과 표 1의 규격보다, 100 Hz와 100 kHz offset에서는 20 dB 이상, 1 kHz offset에서는 14 dB 이상, 10 kHz offset에서는 5 dB 이상의 마진을 가

짐을 확인하였다.

BUC의 IMD 측정 결과는 그림 10과 같다. 보통 BUC의 IMD는 정격 출력에서 3 dB backoff된 지점에서 측정하므로 BUC에서는 출력 전력이 40 dBm일 때의 IMD를 측정하였다. 표준 규격은 -26 dBc인데, 6.1 GHz에서 -35 dBc 이하로 규격 내에 들어감을 확인할 수 있었다.

마지막으로 그림으로 나타내지는 않았지만 BUC의 하모닉 성분들은 스펙트럼 분석기로 2차 harmonic까지만 측정하였다. 그 이유는 보유하고 있는 스펙트럼 분석기의 주파수 한계 때문에 3차 harmonic 주파수는 측정할 수 없었기 때문이다. Harmonic 측정 시 출력 전력이 43 dBm에서 측정하며, 측정된 fundamental 주파수는 5.85 GHz, 6.1 GHz 및 6.425 GHz인데, 이들 각각의 2차 harmonic 성분들은 11.7 GHz, 12.2 GHz 및 12.85 GHz이다. 측정 결과는 각 주파수에서 2차 harmonic은 약 -105 dBc 이상으로서, SS-PA 출력단에 연결된 지역 통과 필터 및 도파관 필터에 의해서 충분히 감소되었음을 확인하였다.

측정 결과를 종합하면, 표 1의 규격 모두를 만족하였으며, 출력 전력, IMD3, 하모닉 출력, 위상 잡음 결과는 규격 이상의 성능을 보였다. 또한 DC 소모 전력은 144 watt로 규격인 150 watt보다 우수한 성능을 보였으며, 본 논문에서 제안한 소형화 설계에 따라 $21 \times 14 \times 11$ cm³의 크기만을 가지게 되었다. 이러한 크기는 현재까지 상용화된 C-대역 BUC 중에서 가장 작은 크기이다.

V. 결 론

본 논문에서는 C-대역 위성 통신용 20 W급 BUC를 소형화하기 위한 설계 방안을 제안하고, 제작 및 측정 결과를 제시하였다. 제작된 BUC는 모든 구성 블록을 하나의 하우징 내에 집적화하여 제작함으로써, $21 \times 14 \times 11$ cm³의 크기만을 가지도록 하였다. 특히 가장 큰 면적을 차지하는 도파관 모듈을 하우징을 이용하여 간편하게 제작하여 크기를 축소시켰으며, elliptic 필터 등 최신 필터 기술을 사용하여, 스푸리어스 및 하모닉 규격이 우수한 특성을 가지게 하였다. 개발된 주파수 상향 변환기는 모든 규격을 만족할 뿐만 아니라 현재까지 상용화된 C-대역 BUC

중에서 가장 작은 크기를 갖는다. 본 논문의 설계 방법을 적용하면, 부가가치가 높은 Ku-대역 BUC 제품 등에 적용될 수 있을 것으로 판단된다.

참고 문헌

[1] 정영배, 엄순영, 전순익, 채종석, "능동위상배열 안테나용 수신 빔 성형모듈 설계", 한국전자과학기술 논문지, 14(1), pp. 62-67, 2003년 1월.
 [2] Actox Co., 20W C-band Block up converter product catalog, www.actox.com.
 [3] Alga Microwave Co., 20W C-band ODU Block up converter product catalog, www.alga.ca.
 [4] Ge Zhigiang, "A downsized and integrated C-band transceiver for VSAT", *Microwave and Optoelectronics Conference*, vol. 1, pp. 24-27, Jul. 1995.

[5] J. -S. Hong, M. J. Lancaster, *Microwave Filters for RF/Microwave Applications*, John Wiley & Sons, New York, 2001.
 [6] J. Mateu, C. Collado, O. Menendez, and J. M. O' Callaghan, "Nonlinear performance characterization in an eight-pole quasi-elliptic bandpass filter", *Supercond. Sci. Technol.*, vol. 17, pp. 359-362, 2004.
 [7] http://kstel.com/je_pil.htm
 [8] <http://www.hittite.com/products>, Hittite Microwave Corporation.
 [9] <http://semicon.toshiba.com.con/eng/product/rf/selection/index.html>, Toshiba Semiconductor Company.

장 병 준

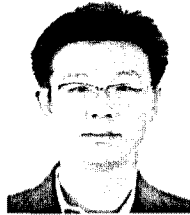


1990년 2월: 연세대학교 전자공학과 (공학사)
 1992년 2월: 연세대학교 전자공학과 (공학석사)
 1997년 2월: 연세대학교 전자공학과 (공학박사)
 1995년 3월~1999년 1월: LG전자

(주)

1999년 1월~2003년 9월: 한국전자통신연구원 무선방송연구소
 2003년 10월~2005년 8월: 정보통신연구진흥원
 2005년 9월~현재: 국민대학교 전자공학부 교수
 [주 관심분야] RF/마이크로파 회로 및 시스템, 무선통신 시스템, RFID/USN, 에너지-IT 융합, 바이오-RF 융합

문 준 호



1994년 2월: 연세대학교 전자공학과 (공학사)
 1996년 2월: 연세대학교 전자공학과 (공학석사)
 1996년 1월~1998년 4월: 현대전자산업(주) 위성사업단연구소
 1998년 5월~1999년 4월: 현대전자

산업(주) 단말기연구소

1999년 4월~2000년 7월: Agilent Technologies EEsof 팀
 2000년 7월~2003년 3월: (주)VSWR
 2003년 3월~2007년 10월: (주)Pantech
 2007년 11월~현재: (주)필텍
 [주 관심분야] RF/마이크로파 소자 및 System/Subsystem, 위성 통신 시스템, VSAT

장 진 만



1993년 2월: 광운대학교 전자공학
과 (공학사)

1995년 2월: 광운대학교 전자공학
과 (공학석사)

1995년 1월~1998년 6월: 현대전자
산업(주) 위성사업단연구소

1998년 6월~2000년 5월: LG이노텍

2000년 5월~2003년 4월: 바콤 Wireless Inc

2003년 4월~2007년 8월: (주)Pantech

2007년 11월~현재: (주)필텍

[주 관심분야] RF/마이크로파 소자 및 System/Subsystem,
위성 통신 시스템, VSAT, 이동 통신