

A Study on the Concept Design of Cheju HVDC #2

김찬기[†] · 이석진^{*} · 서우석^{**}
 (Chan-Ki Kim · Seok-Jin Lee · Woo-Seok Seo)

Abstract - This paper dealt with the HVDC concept design of Cheju HVDC #2, which will be operated at 2011. The concept design is the first step of HVDC design procedures and the contents which were presented in this paper, are HVDC operation conditions based on the reliability of HVDC and AC network conditions, short circuit ratios(SCR) to related to HVDC stability and overvoltage and interactions between AC network including FACTS and generators, and HVDC system. The results of this paper are a keystone of HVDC #2 design.

Key Words : HVDC, HVDC Concept design, Interaction, Control characteristics

1. 서론

최근에 HVDC 시스템은 설비가격이 고가라는 단점에도 불구하고, 인위적인 조류제어가 가능하고, 고장용량을 제어할 수 있고 장거리 전력전송이 쉽다는 장점 때문에 수요가 확산되고 있다. 이러한 장점은 우리나라에서도 그대로 적용되어, 제주도와 같은 고립된 계통에 전력을 전송하는 경우나 불확실성이 높은 신재생에너지원의 연계 그리고 대규모 환상망을 가진 수도권의 계통분할에 HVDC시스템이 적극 검토되고 있다.

본 논문의 배경은 제주지역의 안정적 전력공급과 발전원가를 줄이기 위하여 2011년 준공예정인 HVDC #2시스템의 개념설계에 관한 내용을 담고 있다.

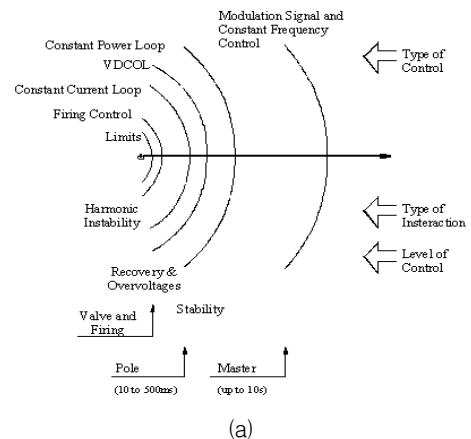
HVDC 시스템의 개념설계에는 제어기의 계층구조결정과정과 제어입력의 결정 그리고 단락용량(SCR : Short Circuit Ratio)에 기반을 둔 안정도와 과전압계수를 결정하며, 계통에서 생길 수 있는 AC계통과 HVDC시스템 사이의 상호작용(Interaction)을 포함한다. 따라서, 개념설계 단계에서는 시간개념이 포함된 시뮬레이션 보다는 HVDC시스템의 동작특성과 신뢰도를 고려한 설비의 정격계산이 주목적이기 때문에 본 논문에서 다루는 범위는 PSS/E를 바탕으로 한 계통해석을 기본으로 한다.

HVDC시스템은 전력을 수전받는 인버터 관점에서 관성이 없는 발전기로 생각할 수 있기 때문에 그림 1과 같이 제어

계층을 가지고 있다. 즉, 계통을 통합 제어하는 변전소 SCADA(Supervisory Control and Data Acquisition)에 해당하는 Master 제어기와 발전기의 터빈제어기에 해당하는 Pole제어기 그리고 HVDC 자체의 컨버터를 제어하는 Phase 제어기를 가지고 있으며, 그림 1에서 보는 바와 같이 각 제어기가 가지고 있는 역할과 제어 시정수를 가지고 있다. 따라서, HVDC 시스템의 각 제어기에는 제어하려는 목적에 따라 제어신호를 가져야 한다.

예를 들면, 고조파 제어기는 Phase제어기에 입력되어야 하고, 저주파 영역(10Hz)의 Modulation신호는 Master제어기에 입력되어야 한다.

또한, HVDC 시스템은 AC계통의 주파수와 전압을 인위적으로 제어하는 능동설비(Active Equipment)이기 때문에 AC계통에 연계되어 운전되는 발전기와 변압기등과 같은 전력설비와 상호작용을 일으킬 수 있다.



† 정 회 원 : 한전 전력연구원 책임연구원

E-mail : cckim@kepri.re.kr

* 정 회 원 : 한전 품질검사소장

** 정 회 원 : 한전 본사 계통기획실 차장

접수일자 : 2010년 5월 18일

최종완료 : 2010년 8월 9일

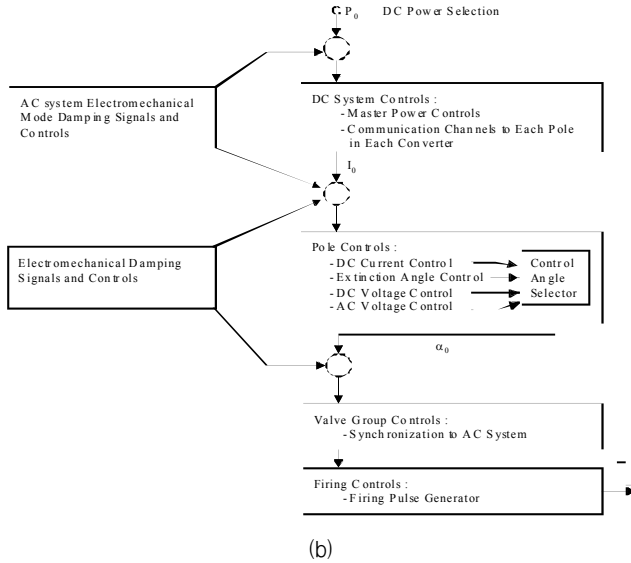


그림 1 시간에 따른 HVDC 제어영역
Fig. 1 HVDC Control region according to time

따라서, 이러한 Interaction에 관한 검토가 필수적이며, HVDC시스템이 계통에서 차지하는 비중이 작다면 문제가 없으나 계통에서 차지하는 비중이 크면(단락용량이 크면) 이러한 현상에 대해서는 심도 있는 검토가 필요하다. 본 논문에서 다루는 HVDC시스템의 개념설계는 2011년도에 준공 예정인 제주 HVDC #2 시스템을 대상으로 하고 있다.

2. 제주 HVDC #2 동작특성

2.1 제주 HVDC #2의 동작모드

제주 HVDC #2는 250[kV]와 800[A]의 정격을 가진 HVDC 2개로 구성되어 있으며, 정상상태에서 Double-Mono Pole를 기본으로 하고 있으며, 중성선에 고장이 있을 경우에는 Bipole동작으로 절체되며, 전력선에 고장이 발생하여도 전력전송에 지장이 없는 구성으로 되어 있다.

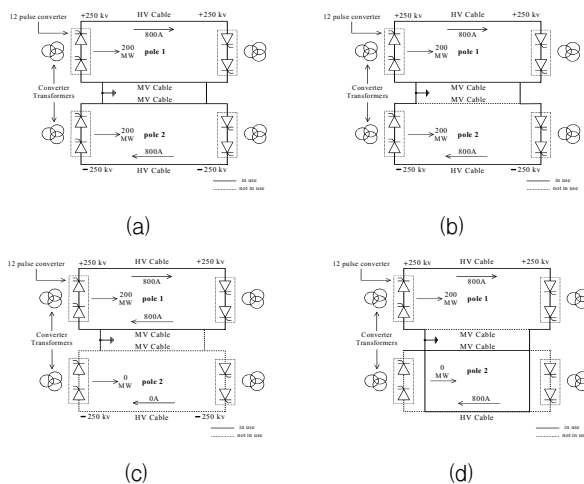


그림 2 제주 HVDC #2의 동작모드
Fig. 2 Operating Mode of Cheju HVDC #2

그림 2는 신뢰성과 확장성을 고려하여 4개의 HVDC MI 케이블로 구성되어 선로 고장 시에도 전력용통에 문제가 없이 운전되는 운전모드를 보여주고 있다. 그림 2 a)는 2-모노-폴 조건을 보여주고 있으며, b)는 바이-폴 조건, c)는 모노-폴 조건이며, d)는 모노폴 조건이면서 저압케이블이 모두 고장이 발생한 경우에 고압 케이블을 중성선으로 이용하는 방식을 보여준다.

2.2 제주 HVDC #2의 동작특성

제주 HVDC #2를 설계하기 위한 AC계통조건은 표 1과 같으며, HVDC 시스템이 연계되어 있는 제주계통도는 그림 3에서 보여주고 있다. HVDC용 필터의 용량은 전력전송량 x 0.65 정도로 계산되며, 필터의 단위용량은 필터가 스위칭할 때 계통전압의 변화량이 5%이하로 억제되어야 하기 때문에 단락용량 x 0.05로 계산되어 진다.

표 1 2011년도 제주계통의 조건

Table 1 AC network Condition for 2011, Cheju

	제주	진도
AC 전압		
- 정격전압	154kV	154kV
- 최대전압	160±4kV	160±4kV
- 최저전압	139kV	139kV
- 상 불평형율	3%	3%
주파수		
-정격주파수	60[Hz]	60[Hz]
-변동율	±0.2[Hz]	±0.2[Hz]
단락용량		
-최대단락용량	13000[MVA]	8400[MVA]
-최소단락용량	1300[MVA]	840[MVA]
-임피던스 Ratio	20	20

한편, HVDC 시스템은 발전기관점에서 관성이 영(零: Zero)이면서 무효전력을 콘덴서와 동기조상기로 공급하는 발전기로 모의될 수 있으며(DC전류를 일정하게 하면서 DC 전압을 제어함으로써 무효전력을 제어하는 방법도 있음.) 계통관점에서는 가상적인 무효전력을 소비하는 비선형 부하로 모의될 수 있다. 이러한 특성을 고려하여 HVDC 시스템은 전압안정도기법에 기반을 둔 MAP(Maximum Available Power)방법을 이용하여 안정도를 평가한다.

표 2 제주 계통의 단락비

Table 2 SCR of Cheju AC network

840[MVA]	HVDC 운전량	SCR
Case 1 (N-2)	HVDC #1 : 150 HVDC #2 : 200	2.4
Case 2 (N-0)	HVDC #1 : 300 HVDC #2 : 400	1.2
Case 3 (N-1)	HVDC #1 : 300 HVDC #2 : 200	1.68

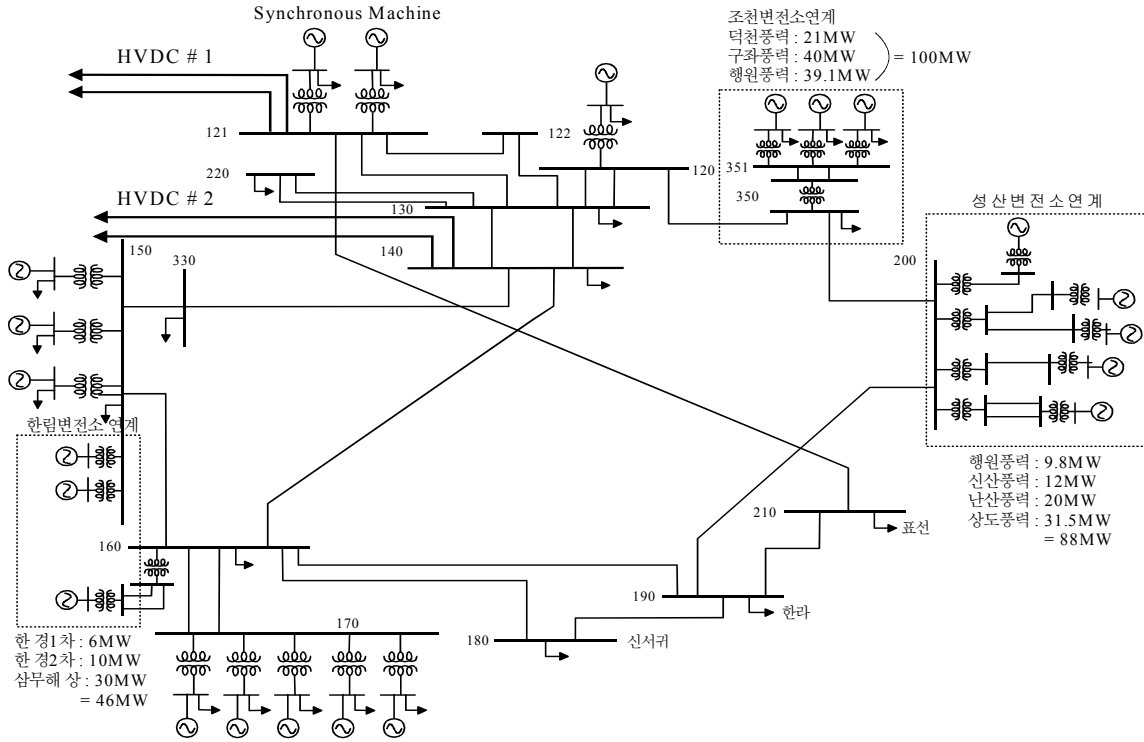
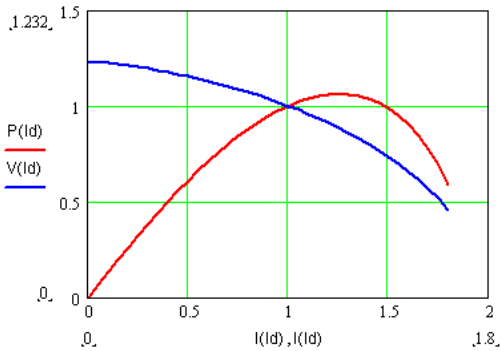


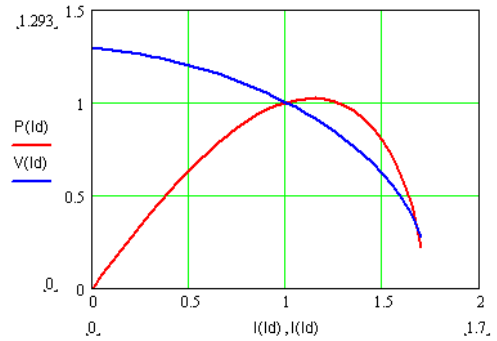
그림 3 제주 AC 계통도
Fig. 3 Cheju AC network diagram

HVDC 시스템의 안정도를 평가하는 MAP기법은 HVDC 시스템의 용량과 계통의 단락용량(SCR: Short Circuit Ratio: 단락용량)의 비를 이용하여 구하는 것으로 계통의 단락용량은 계통의 운전조건에 따라 바뀌기 때문에 계통의 최소 단락용량에 기반을 둔 안정도를 구하여야 한다. 표 2를 통하여 제주계통의 단락용량을 구해보면, 다음과 같다.

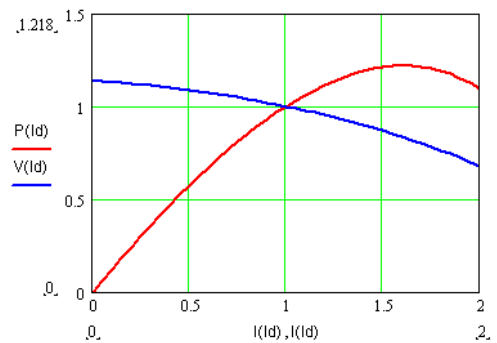
표 2에서 제시한 계통의 최소단락용량은 동기조상기 2대를 상시 운전하는 조건에서 구한 값이며, 부하량이 최소가 되는 시점을 기준으로 하여 설정한 값이다. 이러한 계통의 최소단락용량은 발전기나 동기조상기의 운전 대수 그리고 계통의 운영조건에 따라 바뀔 수 있는 값이다. 그림 4는 단락비에 따른 HVDC 시스템의 안정도를 평가한 것으로써 붉은 선은 HVDC 시스템의 안정도 커브 그리고 푸른 선은 과전압 커브를 보여주고 있다.



a) (SCR=2.1)



b) (SCR=1.8)



c) (SCR=4)

그림 4 단락용량에 따른 HVDC 안정도 커브
Fig. 4 HVDC Stability Curve due to SCR

그림 4에서 단락용량이 커질수록 HVDC시스템의 안정도 마진은 늘어나며, 과전압(파란커브에서 x축이 영(零)일 때 y축의 값)계수가 작아진다는 것을 알 수 있으며, 단락용량이 1.8인 경우에는 과전압 계수가 1.3정도이고 안정도 마진이 20%이하이기 때문에 HVDC시스템이 운전될 수 있는 가장 작은 값으로 볼 수 있다. 따라서, 그림 5에서 보여주는 HVDC 시스템의 제어특성곡선은 렉티파이어의 VDCOL곡선이 $0.5 \times I_0$ 와 같은 형태로 구성되었으며, 이러한 특성은 무효전력소비를 최소로 하는 구조이다.

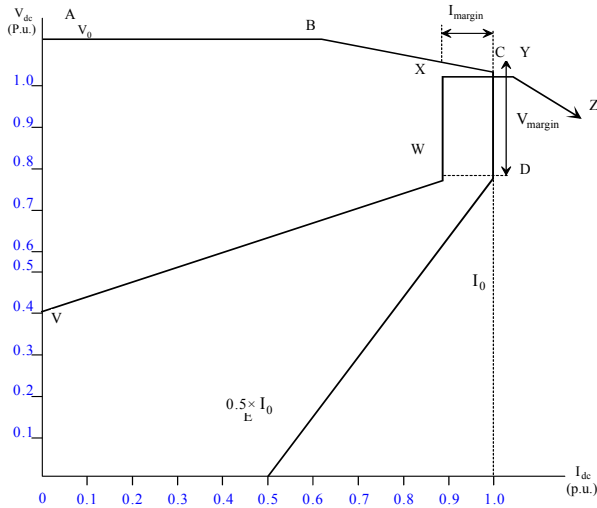
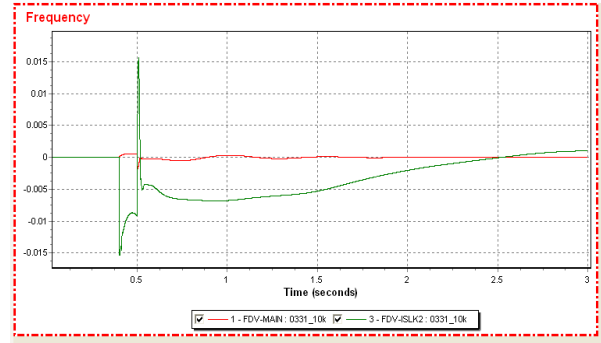
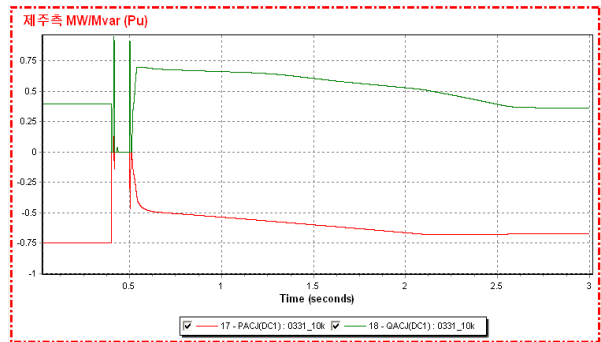


그림 5 제주 HVDC #2의 전압/전류 특성곡선
Fig. 5 V/I Characteristics of Cheju HVDC #2

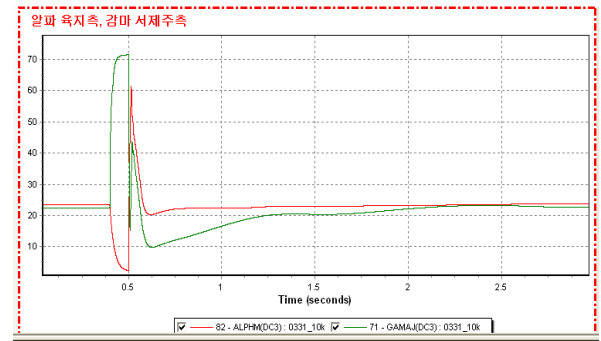
그림 5는 HVDC 시스템의 전압/전류 특성곡선을 보여주고 있는 것으로 정상상태에서 렉티파이어 단에서는 전류제어를 수행하고 인버터 단에서는 전압제어를 수행하는 것을 보여주고 있다. 그림 6과 그림 7은 그림 5의 특성곡선에 기반을 둔 PSS/E 모델을 시뮬레이션한 결과로써, 그림 6은 렉티파이어 단에서 3상 지락사고를 일으킨 경우의 HVDC 응답특성을 보여주고 있는 것이며, 그림 7은 인버터 단에서 3상 지락사고를 일으킨 경우에 HVDC 응답특성을 보여주고 있다.



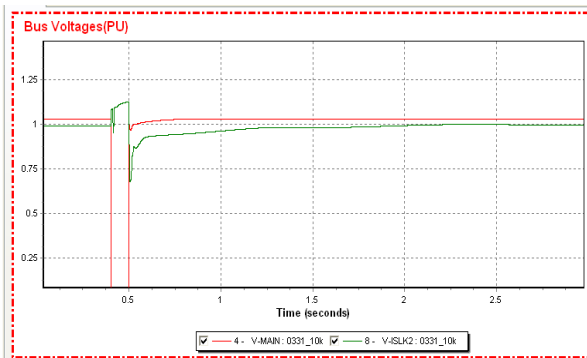
b) 렉티파이어 단과 인버터단의 주파수



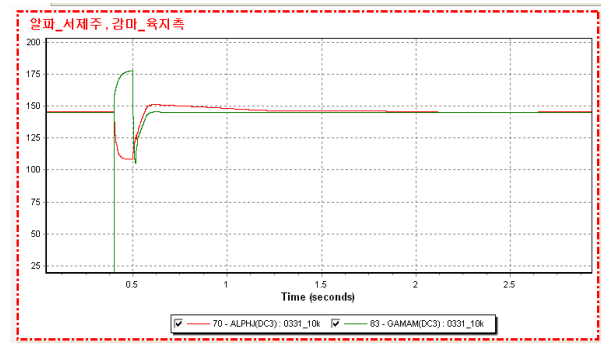
c) 인버터 단의 유효전력과 무효전력



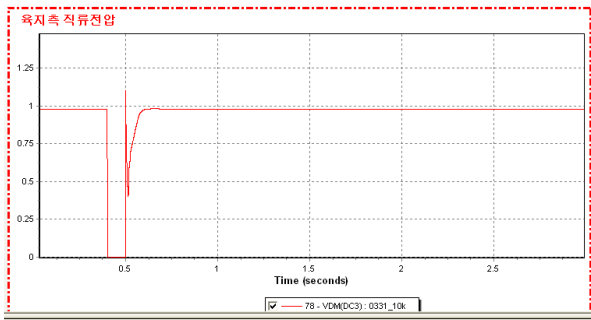
d) 렉티파이어 점호각과 인버터 단의 소호각



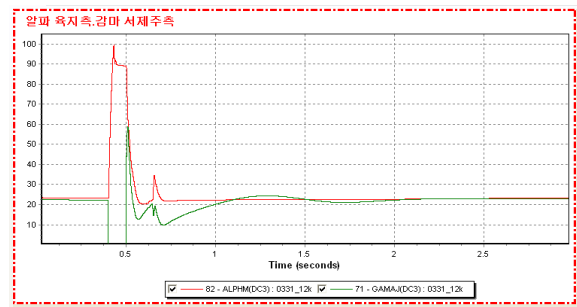
a) 렉티파이어 단과 인버터 단의 AC 모션전압



e) 렉티파이어 소호각과 인버터 단의 점호각

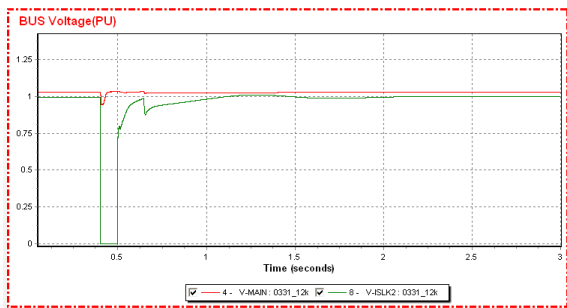


f) RECTIFIER 단의 DC 전압

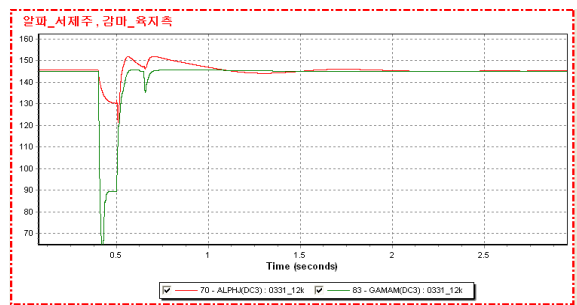


d) RECTIFIER 단의 점호각과 인버터 단의 소호각

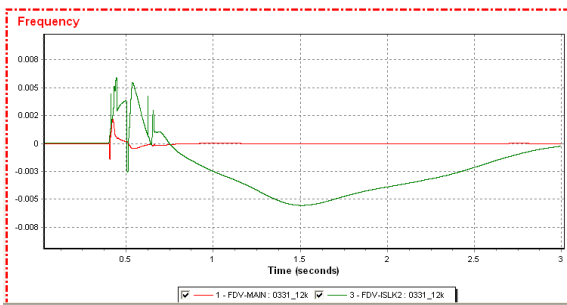
그림 6 제주 HVDC #2 동작특성(1)
(RECTIFIER 단의 AC 3상고장 시나리오)
Fig. 6 Cheju HVDC #2 operating characteristics(1)



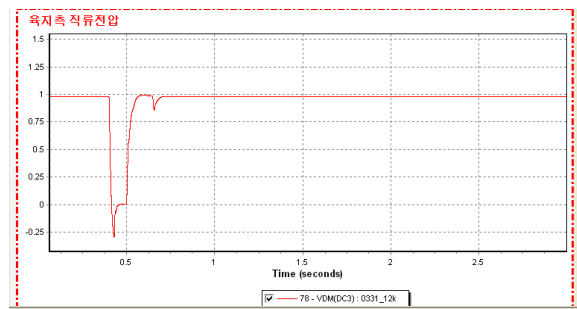
a) RECTIFIER 단과 인버터 단의 AC 모션전압



e) RECTIFIER 단의 소호각과 인버터 단의 점호각

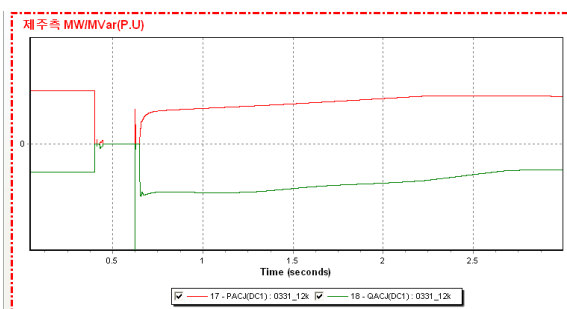


b) 인버터단의 주파수신호
(HVDC #1 단과 HVDC #2 단)



f) RECTIFIER 단의 DC 전압

그림 7 제주 HVDC #2 동작특성
(인버터 단의 AC 3상고장 시나리오)
Fig. 7 Cheju HVDC #2 operating characteristics



c) 인버터 단의 유효전력과 무효전력

그림 6에서 a)파형은 AC계통의 모션전압을 보여주고 있는 것으로 인버터 단은 커패시터에 의해서 고장시간동안 과전압이 인가되는 것을 보여주고 있으며, b)파형은 인버터단에서 HVDC탈락에 의해서 주파수가 하강하고, HVDC가 회복했을 경우에는 주파수가 상승하는 것을 보여준다.

그림 7에서 b)파형은 지락사고 동안에 잉여전력에 의해서 계통의 주파수가 증가하는 것을 보여주고 있다.

3. HVDC Interaction

3.1 HVDC Interaction의 종류

AC계통에 HVDC 시스템이 설치되는 경우에는 HVDC와 HVDC 그리고 HVDC와 발전기 또는 HVDC와 FACTS설비

사이에 상호작용(Interaction)이 발생할 가능성이 있다. 이러한 Interaction은 발생 주파수에 의해서 다음과 같이 분류될 수 있다.

1. Approx 0 Hz - 정상상태 제어기
2. 0-3/5Hz - 전기기계적 진동
3. 2-15 Hz 또는 이상 - 소신호 혹은 제어 진동
4. 10-50/60 Hz - 저주파 공진
5. > 15Hz 전자기 과도, 고주파 혹은 고조파
공명, DC 정류실패 영향

○ HVDC/HVDC Interaction

HVDC 시스템들 간에 상호작용은 주로 HVDC사이의 정류실패에 의한 Interaction이 주된 요인이고, 주파수운전시에 HVDC 시스템 사이의 Interaction은 HVDC 시스템의 제어기 Speed Droop에 의해서 제어된다.

○ HVDC/FACTS Interaction

그림 8에서 보는 바와 같이 HVDC시스템이 FACTS설비와 Interaction을 유발할 수 있는 가능성은 검토되어야 한다. 현재까지 FACTS설비와 HVDC사이의 Interaction이 보고된 적은 없지만, 위에서 검토되었던 주파수대역에 다른 Interaction에 대해서는 검토를 하여야 한다.

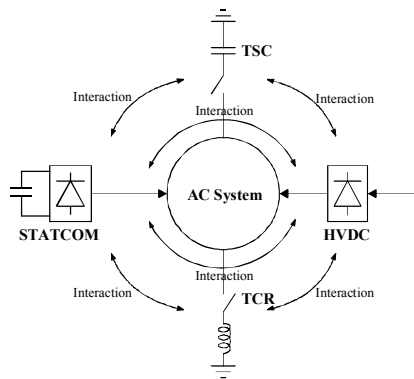


그림 8 HVDC와 FACTS사이의 Interaction
Fig. 8 Interaction between HVDC and FACTS

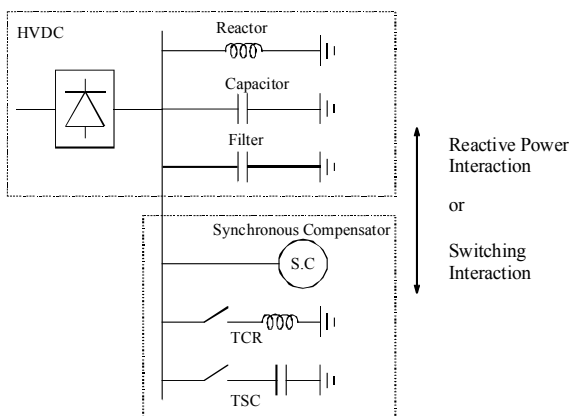


그림 9 정상상태에서 무효전력설비사이의 상호작용
Fig. 9 Interaction between reactive power suppliers in

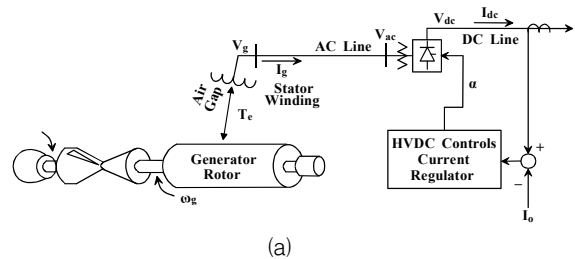
steady state

○ HVDC와 무효전력 설비간의 상호작용

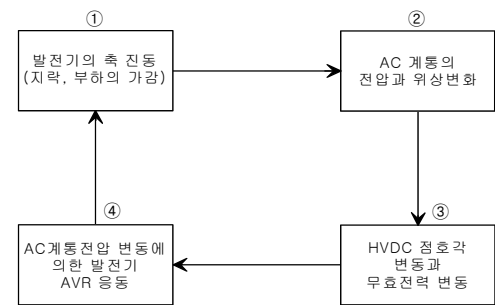
그림 9에서 보는 바와 같이 정상상태에서 무효전력설비와 HVDC 제어기사이의 상호작용은 주로 무효전력의 공급과 소비에 관계되어 나타난다. 예를 들어 HVDC설비의 필터는 기계적인 스위치이기 때문에 속응성이 낮지만, FACTS설비의 무효전력설비의 스위치는 전기적인 작용으로 동작되기 때문에 HVDC와 FACTS설비사이에는 정상상태 Interaction이 존재하게 된다. 따라서 HVDC설비와 FACTS사이에는 중앙제어장치가 필요하다.

○ HVDC와 발전기 사이의 Interaction

HVDC와 발전기가 서로 커플링되어 있는 AC계통에서 HVDC와 발전기사이에는 다양한 형태의 Interaction이 존재한다. 그리고 이러한 문제는 그동안 많은 문헌을 통하여 보고되어 왔으며 다양한 해석적인 방법과 대책이 제시되고 있다. HVDC와 터빈-발전기사이의 Interaction을 설명하기 위해서 그림 10과 같은 기본적인 구성도가 제시되었다. 그림 10 (a)에서 계통의 고장이나 부하의 가감에 의해서 발전기의 축이 동요한다고 가정하면, HVDC 모션전압의 크기와 위상각이 변동하고 위상각의 변화에 의해서 HVDC의 점호각이 변하고 각의 변동을 가져온다. 위상각 변화에 의한 점호각의 영향은 그림 10 (b)에서 보여주고 있다.



(a)



(b)

그림 10 HVDC와 발전기 사이의 상호작용
Fig. 10 Interaction between HVDC and generator

HVDC의 전압과 전류도 변화하고, HVDC의 전류제어는 이러한 전류변화를 억제시키는 제어동작을 하지만, HVDC시스템의 전류제어동작은 AC계통의 무효전력을 변화시키기 때문에 AC계통에 연결되어 있는 발전기의 토크에 영향을 미친다. 이러한 토크의 변화가 터빈 발전기축의 토크방향과 일치하면, 진동은 억제되지 않고 커지게 된다. 이러한 저주파 진동현상(SSR : Sub-Synchronous Resonance)을 해석하

는 방법은 여러 가지가 있으며,

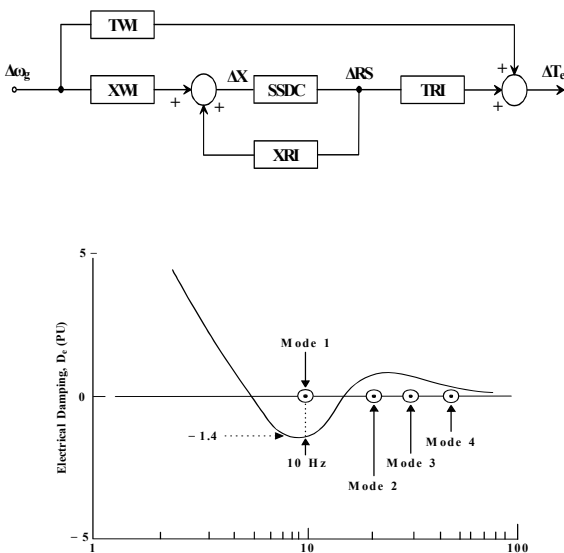
첫 번째로 EPRI에서 제안한 UIF(Unit Interaction Factor)이 있다. 이 방법은 HVDC모선에 발전기가 연결된 경우에 발전기의 용량과 계통의 단락용량의 비에 따른 것으로 수식은 다음과 같다.

$$UIF_i = \frac{MVA_{HVDC}}{MVA_i} \left(1 - \frac{SC_i}{SC_T}\right)^2 \quad (1)$$

여기서, UIF_i : i번 기의 영향도, MVA : HVDC 혹은 i번 기의 정격 용량, SC_T : I번 기를 접속했을 경우의 변환소 모선으로의 단락 용량, SC_i : I번 기를 접속하지 않는 경우의 HVDC모선으로의 단락 용량

식 (1)로부터 발전기와 병렬로 연결된 AC계통이 있으면 발전기의 저주파 진동 상호작용(SSTI : Sub-Synchronous Torsional Interaction)의 영향은 작아지나, AC계통이 없고 발전기 출력이 모두 HVDC에 공급하는 계통 구성이 SSTI에 대해서 가장 크게 영향을 미치게 된다는 것을 알 수 있다. 그리고, 식 (1)로부터 UIF가 0.1보다 작다면 SSTI는 발생하지 않으며, UIF가 0.1보다 크면 SSTI에 대한 대책을 검토해야 한다. 일반적으로 여러 대의 소형 발전기가 접속한 계통에서는 축공진 주파수는 같지 않기 때문에 UIF값은 작아지는 경향이 있다.

두 번째 방법은 댐핑계수를 이용한 방법으로써, 터빈-발전기와 HVDC를 포함하는 AC계통을 전기계와 기계계로 분리하여 전달함수의 댐핑계수의 부호를 계산하여 SSTI를 판별하는 방법으로 본 방법의 개념은 다음과 같다.



여기서, w_b : 베이스 ω , De : 전기계에 의한 등가 제동량, Ke : 전기계에 의한 등가 동기화력

그림 11 댐핑계수를 이용한 SSSI판별법

Fig. 11 SSSI evaluation using damping coefficient factor

그림 11은 전체 계통을 기계계와 전기계로 나누어 보여주고 있으며 기계계는 고압터빈과 저압터빈을 포함하는 터빈-Multi-Inertia 시스템을 의미하고, 전기계에서는 발전기 전기계와 HVDC의 전류제어기를 포함한 것을 의미하고 있다. 그림 11에서 전기계의 전달함수는 발전기의 회전자 속도 변화 $\Delta\omega$ 입력과 전기적인 토크 변화 ΔT_e 를 출력으로 하여 표현하고, 이때의 전달 함수는 다음과 같다. 이 전기계 등가 제동량 De를 주파수에 대해서 해석하면 그림 11과 같이 나타낼 수 있다. 그림 11에서는 기계계의 제동량 Dm의 부호를 반전해서 -Dm로서 표현했으며, 안정도 판별은 식 (2)의 제동량의 합계가 Positive나 Negative로 판별되며 주파수에 대한 De의 곡선이 그림 11과 같이 -Dm 보다 높으면, 안정이라고 말할 수 있다.

$$D_e + D_m > 0 : \text{안정} , D_e + D_m < 0 : \text{불안정} \quad (2)$$

이러한 SSTI가 계통에서 발생하는 경우에는 SSR억제 제어기를 HVDC에 추가함으로써 제거될 수 있다. 일반적으로 HVDC가 렉티파이어로 운전하는 경우와 인버터로 운전하는 경우를 분리하여 생각해 볼 수 있는데, HVDC가 인버터로 운전하는 경우에는 SSTI의 가능성은 없고, HVDC가 렉티파이어로 운전하는 경우에는 SSTI가 발생할 수 있다. HVDC가 렉티파이어로 동작하는 경우에는 SSTI에 대한 대책이 필요한데, 이 경우에는 SSTI억제회로를 HVDC전류제어기에 추가함으로써 SSTI를 억제시킬 수 있다. SSTI 억제회로는 AC계통의 모선전압의 주파수를 검출하는 회로와 위상 보상을 행하는 회로를 이용하여 특정주파수에 대한 위상을 보상한다.

3.2 제주 HVDC #2에서 Interaction 검토

○ HVDC와 발전기사이의 Interaction

일반적으로 SSTI는 인버터 모드에서는 발생하지 않는다고 보고되고 있다. 이러한 현상은 인버터에 연계되어 있는 발전기의 Damping이 Positive로 동작하기 때문에 터빈-발전기와 HVDC사이에서는 저주파 진동은 발생하지 않는다. 따라서, 제주 HVDC에서 SSTI를 검토하는 경우에는 제주에서 잉여전력을 육지로 전송하는 경우를 고려해 볼 수 있는데, 제주 HVDC를 렉티파이어 모드(전력의 전송방향이 제주에서 육지)로 운전되면서 식 1)에서 보여주는 UIF 팩터가 0.1이상인 경우를 찾아보면, 실제로 제주에서 SSTI가 발생할 가능성은 거의 없다. 또한, 2011년 이후에 제주 부하와 풍력전원이 증가하는 경우를 가정해 볼 수 있는데, 이 경우는 SSTI의 발생 가능성을 더욱 떨어뜨린다.

○ 자기여자 현상

HVDC는 전력전송량의 60%정도의 무효전력을 소모하기 때문에 HVDC 단에 필터나 커패시터의 설치가 필수적이다. 이러한 커패시터는 경제적인 면에서는 대단히 좋은 면을 가지고 있으나 계통의 임피던스와 결합하여 저주파 진동이나 고조파 불안정(Harmonic Instability) 그리고 발전기의 자기여자현상을 유발한다. HVDC가 렉티파이어로 동작하는 경

우에는 HVDC 근단에 있는 발전기에서 ISE (Immediately Self-Excitation)과 NISE(Non-Immediately Self-Excitation)가 발생할 수 있다. 반면에 HVDC가 인버터로 동작하는 경우에는 ISE만이 발생할 수 있는데, 이유는 렉티파이어에서는 HVDC의 출력이 떨어진 경우에 발전기의 잉여전력이 발전기의 주파수를 가속시키기 때문에 시간이 지난 후에 NISE조건으로 진입하는 반면, 인버터에서는 HVDC의 출력이 떨어지는 경우에는 발전기의 주파수가 떨어지기 때문에 NISE조건으로 진입하지 않는다. 먼저 계통의 단락용량과 HVDC 운전용량 그리고 발전기의 단락용량 사이의 관계를 검토하면 다음과 같다. 발전기가 자기여자현상으로 진입하는 조건은 $X_c < X_d$ 와 $X_c < X_q$ 으로써 X_c 는 발전기 터미널에서 바라본 등가 커패시터(X_{ce})로 생각할 수 있다. 따라서 X_c 는 계통의 단락용량을 고려하여 다음과 같이 재유도 할 수 있다.

$$X_{ce} = X_c - X_e, = X_c - Z_{ac} \quad (3)$$

$$X_{ce} = \frac{E_{ac}^2}{0.7 \cdot P_{dc}} - \frac{E_{ac}^2}{SCR \cdot P_{dc}} \quad (4)$$

$$= \frac{E_{ac}^2}{P_{dc}} \cdot \left(\frac{1}{0.7} - \frac{1}{SCR} \right)$$

여기서, $Q_c = 0.7P_{dc} = \omega_0 E_{ac}^2 C$, $C = \frac{0.7P_{dc}}{\omega_0 E_{ac}^2}$,

$$L = \frac{Z_{ac}}{\omega_0} = \frac{E_{ac}^2}{\omega_0 \cdot SCR \cdot P_{dc}}, \quad X_e = \frac{1}{SCR}$$

따라서 HVDC에 연결된 발전기가 자기여자현상을 유발할 수 있는지에 관한 수식이 다음과 같이 유도 될 수 있다.

$$X_d > \frac{E_{ac}^2}{P_{dc}} \cdot \left(\frac{1}{0.7} - \frac{1}{SCR} \right),$$

$$X_q > \frac{E_{ac}^2}{P_{dc}} \cdot \left(\frac{1}{0.7} - \frac{1}{SCR} \right) \quad (5)$$

그리고 주파수 변동을 고려한 수식은 다음과 같다.

$$2\pi(f_0 + \Delta f)L_d > \frac{E_{ac}^2}{P_{dc}} \cdot \left(\frac{1}{0.7} - \frac{1}{2\pi(f_0 + \Delta f)L} \right)$$

$$2\pi(f_0 + \Delta f)L_q > \frac{E_{ac}^2}{P_{dc}} \cdot \left(\frac{1}{0.7} - \frac{1}{2\pi(f_0 + \Delta f)L} \right) \quad (6)$$

여기서, $\Delta f = \frac{\Delta \omega_r}{2\pi}$, $\Delta \omega_r = \frac{1}{2H}(P_{total} - P_{dc})$, P_{total} 은 계통부하, P_{dc} 는 HVDC 출력, H 는 발전기의 관성 모멘트

이상에서 검토한 수식을 바탕으로 제주계통에서 자기여자현상을 검토해 보면 예상되는 경우는 없는 것으로 판단된다.

○ 정류실패[7]

정류실패(Commutation Failure)는 사이리스터를 이용한 직류송전 시스템에서는 피할 수 없는 문제이다. 이러한 이

유는 사이리스터는 도통 능력은 있으나 자체적인 소호 능력이 없는 반도체 소자로서 사이리스터에 역 방향 전압을 인가해야만 소호가 되기 때문이다. 따라서 정류실패는 HVDC 시스템의 밸브와 무효전력 그리고 보호 계전기 정정 문제와 같은 많은 문제를 유발하기 때문에 시스템을 설계하기 전에 반드시 검토되어야 하는 문제이다. HVDC 시스템에서 정류실패에 대한 검토는 많은 문헌을 통하여 보고되어 왔으나 Thio에 의한 검토가 가장 단순하면서 신뢰성이 높은 방법으로 평가되고 있다.

- 3상 지락 고장에서 정류 실패

인버터에서 3상 지락 고장 시에 정류전압의 감소에 따른 정류실패 가능성에 대한 수식은 다음과 같다.

$$\Delta V = 1 - \frac{I_d'}{I_d} \frac{(I_d/I_{dFL})X_{cpu}}{(I_d/I_{dFL})X_{cpu} + \cos \gamma_0 - \cos \gamma} \quad (7)$$

또한, 단상 지락사고시에 정류실패에 관한 수식은 다음과 같다.

$$\Delta V = 1 - \frac{I_d'}{I_d} \frac{(I_d/I_{dFL})X_{cpu}}{(I_d/I_{dFL})X_{cpu} + \cos(\gamma_0 + \Phi) - \cos \gamma} \quad (8)$$

여기서, $X_{cpu} = \frac{X_c}{Z_0} = \frac{X_c MVA_b}{E_{FL}^2}$, E_{FL} 는 정격전압,

I_{dFL} 는 정격전류, X_c 는 정류임피던스, γ_0 는 임계소호각

$$I_d = \frac{E}{\sqrt{2}X_c}(\cos \alpha + \cos \gamma) : \text{DC 전류}$$

$$I_d' = \frac{E'}{\sqrt{2}X_c}(\cos \alpha + \cos \gamma_0),$$

I_d' , E' : 변화된 새로운DC전류전압

식 7과 8에서 보여주는 정류실패에 대한 수식을 통하여 정류실패는 간접적으로 전압강하에 의해서 유발되며, 직접적으로는 절대소호각의 감소에 따라 발생한다는 사실을 알 수 있으며 정류실패를 방지하기 위해서는 최대 점호각을 안정도에 지장이 없는 값까지 줄이는 방법이 많이 이용되고 있다. 가장 일반적인 정류실패 억제 알고리즘은 그림 12에서 보여주는 것과 같이 정류실패가 발생하는 경우에 HVDC 제어기의 제한기가 165도에서 145도로 줄어들어 제어특성어는 정도 희생하더라도 정류실패를 억제하는 알고리즘이 가장 일반적인 알고리즘이다.

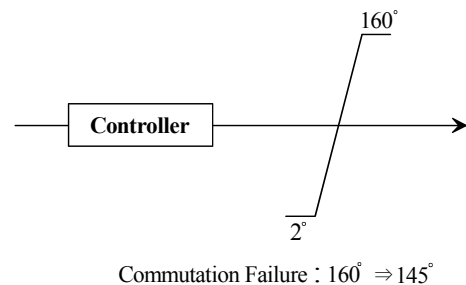


그림 12 정류실패 억제 알고리즘

Fig. 12 Commutation failure suppression algorithm

4. 결 론

본 논문은 제주 HVDC #2시스템의 개념설계에 관한 내용을 다루고 있는 것으로 HVDC 시스템의 안정도, 과전압계수 그리고 신뢰도에 따른 운전조건을 다루었다. 그리고 HVDC 시스템과 AC계통사이의 Interaction을 다루었다. 또한, 계통의 조건과 HVDC운전용량에 따른 무효전력을 고려하여 HVDC 시스템의 전압/전류 특성곡선을 설계하였으며, 이러한 특성은 PSS/E프로그램을 통하여 모의 시험을 수행하였다.

참 고 문 헌

[1] “제주 추가연계선 타당성 검토”, 전력연구원 보고서, 2005.
 [2] “제주 발전설비 및 운전현황”, 전력거래소 보고서, 2007
 [3] D.Jovcic, N.Pahalawaththa and M.Zavahir, “Inverter controller for HVDC systems connected to weak AC systems”, IEE Proc.-Gener. Trmsm. Disrnh.. Vol. 146, Nu. 3, May 1999, pp.235-pp.230.
 [4] Kundur, “Power System Stability and Control”, 1993.
 [5] S. Tamai, H. Naitoh, F. Ishiguro M. Sat0 K. Yamaji N. Honjo, “Fast and Predictive HVDC Extinction Angle Control”, IEEE Transactions on Power Systems, Vol. 12, No. 3, August 1997, pp.1268-1275.
 [6] Cheju-Haenam HVDC manual, AREVA, 1996.
 [7] Chan-Ki Kim, HVDC Transmission, power conversion application in power ssystem, IEEE&Wiely, 2009.
 [8] O.B. Nayak, A.M. Gole, D.G. Chapman, J.B. Davies, Control Sensitivity Indices for Stability Analysis of HVdc Systems”, IEEE Transactions on Power Delivery, Vol. 10, No. 4, October 1995, pp.2054-2060.
 [9] A.M. Sharaf, Member R. Doraiswami, Member, “DYNAMIC SIMULATION OF STABILITY ENHANCEMENT TOOLS AND COMPARISON OF CONTROL STRATEGIES”, IEEE Transactions on Power Apparatus and Systems, Vol. PAS-102, No. 6, June 1983, pp.1886-pp.1893.

[10] O.B. Nayak A.M. Gole D.G. Chapman J.B. Davies, “Steady State Stability of HVDC Systems”, Electrical and Computer Engineering, 1993. Canadian Conference, Sep. 1993. pp.807-810

저 자 소 개



김 찬 기 (金 燦 起)

1996년 중앙대학교 대학원졸업(공학).
 1996년 한국전력공사 전력연구원 입사 (선임급).
 2010년 한전 전력연구원 책임연구원



이 석 진 (李 錫 珍)

1957년생. 1982년 서울대학교 대학원졸업.
 1997년 한국전력공사 송변전기술팀장
 2001년 계통계획팀장 현재 한전품질검사 소장(처장)



서 우 석 (徐 優 錫)

1995년 경원대학교 전기공학과 졸업(학사)
 2010년 헬싱키경제대학 경영학과 졸업 (석사)
 1997년 한전 입사, 현재 계통기획실 근무 (차장)