

극성/무극성 6H-SiC 쇼트키 베리어 다이오드 제조 및 전기적 특성 연구

김경민¹, 박성현², 이원재², 신병철^{2,a}

¹ 동의대학교 나노공학과

² 동의대학교 전자세라믹스센터

A Study About Electrical Properties and Fabrication Schottky Barrier Diode Prepared on Polar/Non-Polar of 6H-SiC

Kyung-Min Kim¹, Sung-Hyun Park², Won-Jae Lee², and Byoung-Chul Shin^{2,a}

¹ Department of Nano Technology, Dong-Eui University, Busan 614-714, Korea

² Electronic Ceramic Center (ECC), Dong-Eui University, Busan 614-714, Korea

(Received May 17, 2010; Revised July 12, 2010; Accepted July 22, 2010)

Abstract: We have fabricated schottky barrier diode (SBDs) using polar (c-plane) and non polar (a-, m-plane) n-type 6H-SiC wafers. Ni/SiC ohmic contact was accomplished on the backside of the SiC wafers by thermal evaporation and annealed for 20minutes at 950°C in mixture gas (N₂ 90% + H₂ balanced). The specific contact resistance was $3.6 \times 10^{-4} \Omega \text{cm}^2$ after annealing at 950°C. The XRD results of the alloyed contact layer show that formation of NiSi₂ layer might be responsible for the ohmic contact. The active rectifying electrode was formed by the same thermal evaporation of Ni thin film on topside of the SiC wafers and annealed for 5 minutes at 500°C in mixture gas (N₂ 90% + H₂ balanced). The electrical properties of SBDs have been characterized by means of I-V and C-V curves. The forward voltage drop is about 0.95 V, 0.8 V and 0.8 V for c-, a- and m-plane SiC SBDs respectively. The ideality factor (η) of all SBDs have been calculated from log(I)-V plot. The values of ideality factor were 1.46, 1.46 and 1.61 for c-, a- and m-plane SiC SBDs, respectively. The schottky barrier height (SBH) of all SBDs have been calculated from C-V curve. The values of SBH were 1.37 eV, 1.09 eV and 1.02 eV for c-, a- and m-plane SiC SBDs, respectively.

Keywords: Schottky barrier diode, Non polar SiC, Ohmic contact, Ideality factor, Schottky barrier height

1. 서 론

약 3.0 eV의 넓은 에너지 밴드 갭을 가지는 실리콘 카바이드 (SiC)는 최근 아주 각광 받는 반도체 소재이다. 전 세계적인 유가급등, 자원고갈과 지구온난화의 위험 등으로 에너지소비의 고효율화가 매우 중요한 사회적 이슈로 대두되고 있다. 실리콘 카바이드 웨이퍼는 반도체 소자 제작에 일반적으로 사용되고

있는 실리콘 (Si) 웨이퍼와 비교하여 내열성 및 내전압성이 뛰어나 인버터 기기나 가정용 파워 모듈, 자동차용 파워 반도체 소자 등의 고성능화 및 저 소비 전력화의 실현이 가능하다. 현재의 전력용 반도체 소자는 실리콘을 기반으로 하고 있다. 하지만 실리콘을 기반으로 한 반도체 소자는 동작한계 온도가 약 200°C 이하인 문제점이 있어, 고온 동작이 가능한 광역 에너지 대역을 갖는 반도체 물질을 이용한 전력용 반도체 소자에 대한 연구가 활발하다 [1]. 앞에서 언급

a. Corresponding author; shinbc@deu.ac.kr

한 바와 같이 실리콘 카바이드는 큰 밴드 갭 에너지, 높은 전자 포화속도, 높은 열전도도와 큰 항복전계 등 고온, 고출력 소자로서 적합한 물성을 갖고 있다. 이와 같은 우수한 물성으로 인해 실리콘 카바이드를 이용하여 실리콘이나 갈륨 아세나이드 (GaAs)에 비해 더욱 낮은 전력손실 및 높은 동작주파수를 갖는 대용량의 파워 MOSFET, 고전압용 정류소자 등을 제작할 수 있으며, 이러한 실리콘 카바이드 소자들은 일반적으로 300~500°C 이상의 고온에서도 작동할 수 있는 장점을 갖는다 [2,3].

최근에 이르러 다양한 내환경용 실리콘 카바이드 소자 개발의 기반이 마련되고 있으나, 소자 제작에 필요한 금속 접합, 산화 막 형성, 선택적 도핑기술 등 제반 공정기술은 아직까지도 미흡한 수준에 머물러 있는 상황이다. 따라서 실리콘 카바이드 공정기술을 보다 높은 수준으로 이르게 하기 위해 금속화 공정의 중요한 오믹 접합 (ohmic contact) 특성을 조사하였다. 오믹 접합은 소자의 동작 주파수, 잡음 특성 및 출력에 큰 영향을 미친다. 특히 고출력 소자에서 접촉저항이 크면 열 방출이 증가하여 소자의 온도가 상승하게 되므로 접촉저항을 낮추는 것이 매우 중요하다. 또한 고온에서의 열적 안정성과 낮은 접촉저항을 동시에 확보하기 위한 오믹 접합은 반드시 필요하다 [4,5].

지금 현재소자로 응용되어 이미 상품화가 되어 있는 것은 c-plane 기판을 사용한 것이다. 최근 들어 c-axis에 수직인 방향으로 성장시켜 micropipe 생성을 억제하여 제조된 a-plane(11-20), m-plane(1-100) 같은 무극성을 띠는 기판 위에 소자를 만드는 방법이 각광을 받고 있는 추세다. 이는 micropipe가 존재하면 소자에서 성능이 나빠지기 때문이다 [6]. 그리고 무극성 기판 위에 light-emitting diode (LED) 소자를 제조한다는 것 또한 보고된 바 있다 [7,8]. c-plane(0001)의 경우 잉곳의 길이방향으로 생성되는 micropipe가 존재하므로 소자의 기판으로 응용 시 문제를 야기할 수 있다.

본 연구에서는 Ni/SiC의 낮은 접촉 저항을 가지는 오믹 접촉 특성을 연구하였고, Ni/c-SiC, Ni/a-SiC 그리고 Ni/m-SiC 쇼트키 베리어 다이오드를 제작하여 전기적 특성을 연구 비교하였다.

2. 실험 방법

실험에 사용된 기판은 (주)크리스밴드에서 제작한 n-type 6H-SiC c-, m-, a-plane으로서 기판의 도핑

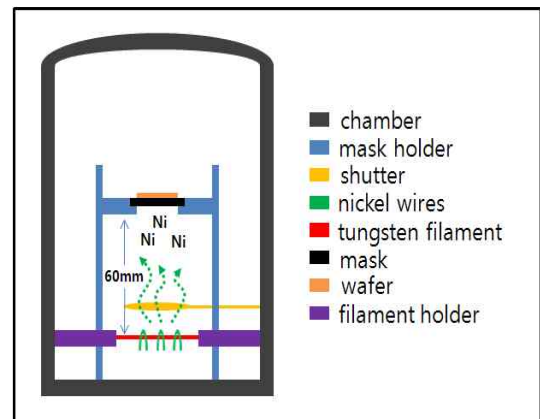


Fig. 1. Inside of remodeled thermal evaporation system schematic.

농도가 $2\sim 5\times 10^{17} \text{ cm}^{-3}$ 이고, 두께가 500 μm , 10 mm×10 mm rectangular 웨이퍼이다. 쇼트키 다이오드 제조공정 순서는 1)세척, 2)산화 막 제거, 3)오믹 접합 형성, 4)열처리, 5)산화 막 제거, 6)쇼트키 접합 형성, 7)열처리, 8)전기적 특성 측정 및 비교 분석의 순서로 행하였다. 실험 전에 시편을 아세톤 용액에 담근 후 초음파세척을 10분간 실행하였다. 이후 웨이퍼 표면에 자연산화 막을 제거하기 위해 HF:DI water=1:9의 비율로 혼합한 용액에 시편을 5분 동안 담그었다. 그 다음 DI water에 담그어 웨이퍼를 세척하였고, 아세톤 용액에 담그어 수분을 제거한 후 blotting 종이에서 건조하였다.

웨이퍼 하부 면에는 오믹 접합을 위해 thermal evaporation system (Cliotek 社)을 사용하여 니켈 (Ni)을 1200 Å 증착하였다. 오믹 접합 전극은 지름이 8 mm인 SUS마스크를 사용하였다. 그림 1과 같이 니켈의 증착률을 높이기 위해 thermal evaporation system을 개조하였다. 소스와 기판 사이의 거리를 60 mm로 하였다. 이는 기존의 기판 부착 위치보다 낮은 위치에서 니켈을 증착하여 기존의 증착률을 높여 작업시간을 단축하였다. 조건은 작업압력이 10^{-6} Torr이며 이때 전류를 25 A를 가해 주었다. 그림 2는 개조한 thermal evaporation system의 공정 조건에 대한 결과이다. 증착 후 튜브로 (Myung-Sung Engineering 社)를 사용하여 혼합가스 (H_2 10%+ N_2 balanced) 분위기에서 20분간 950°C에서 열처리를 하여 $3\times 10^{-4} \Omega \text{ cm}^2$ 의 접촉 저항 값을 가지는 오믹 접합을 만들었다. J. N. Su 등은 실리콘 카바이드 상에 증착시킨 니켈 금속은 열처리 전에는 쇼트키 접합의 특성을 보이나

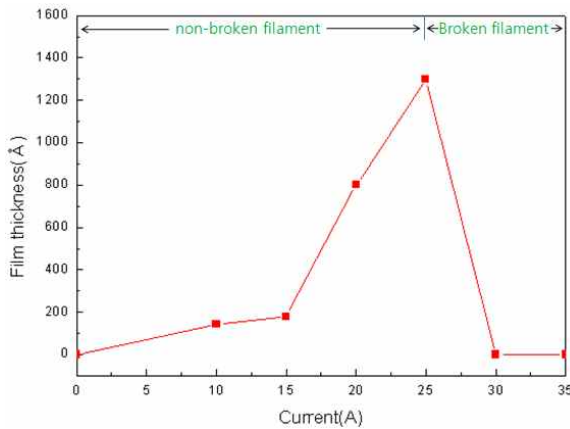


Fig. 2. Film thickness according to current intensity.

900°C 이상의 열처리를 하면 오믹 접합의 특성을 보인다고 보고하였다 [9]. 웨이퍼의 상부 면에도 산화막을 제거하기 위해 HF 증기를 사용하여 자연 산화막을 제거하였다. 이 후 thermal evaporation system을 사용하여 니켈을 1400 Å 증착하였다. 쇼트키 접합 전극은 지름이 200 μm, 300 μm, 400 μm, 500 μm인 SUS마스크를 사용하였다. 증착 후 튜브로를 사용하여 혼합가스(H₂ 10%+N₂ balanced) 분위기에서 500°C에서 20분간 열처리를 하였다.

Ni/SiC의 오믹 접합 특성 분석을 위하여 반도체계수 분석기 (Star Technology 社, 4155C)를 사용하여 열처리 전과 후의 I-V 특성을 보았고, TLM (transmission line measurement)패턴 [10]을 형성하여 접촉저항 값을 구하였다.

열처리 시간에 따른 특성 분석을 위하여 800°C에서 1050°C까지 50°C 간격으로 열처리를 하였다. 열처리 동안 계면에서의 반응 물질 생성을 알아보기 위하여 XRD 분석을 하였다.

이렇게 제작된 각각의 실리콘 카바이드 쇼트키 베리어 다이오드는 반도체계수분석기로 I-V 커브를 통하여 순방향 바이어스의 문턱전압과 이상 계수 값을 알 수 있었다. 이상 계수 값은 이상적인 쇼트키 장벽 다이오드의 캐리어 이동 메커니즘인 열이온 방출이 해당소자의 캐리어 이동에 얼마만큼 지배적인가를 나타내는 것이다 [11]. 그리고 고 정밀 임피던스 측정기 (Agilent Technology 社, E4294A)로부터 얻은 C-V 데이터를 통하여 쇼트키 베리어 다이오드의 diffusion voltage를 한 번 더 확인할 수 있었고, majority carrier density와 SBH (schottky barrier height)를 구하였다.

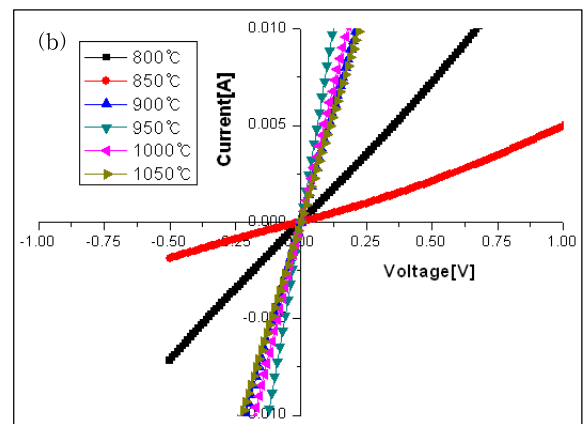
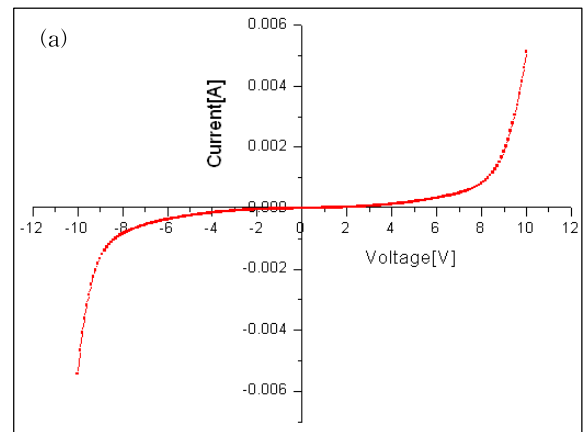


Fig. 3. Current-voltage curve of before(a) and after(b) annealing.

3. 결과 및 고찰

그림 3은 열처리 전과 후의 Ni/SiC I-V 커브이다. 열처리 온도 900°C이상에서 오믹 특성이 좋아 짐을 알 수 있다. 이는 XRD 분석을 통하여 알아본 결과 니켈 실리사이드가 형성되어 있음을 확인할 수 있었다. 이는 기존에 보고되고 있는 오믹 전극 중 가장 접촉저항이 낮은 물질로 알려져 있다 [12].

그림 4, 5, 6과 같이 쇼트키 전극의 지름이 클수록 문턱전압이 낮아짐을 알 수 있었다. 그리고 무극성 실리콘 카바이드를 사용한 쇼트키 베리어 다이오드는 쇼트키 전극의 지름이 클수록 역방향 바이어스 시에 누설전류가 커서 blocking capability가 아주 열약한 쇼트키 특성을 보이고 있다. Crofton등의 결과도 이와 유사한 현상을 보여주었다 [13]. 이상적인 쇼트키 베

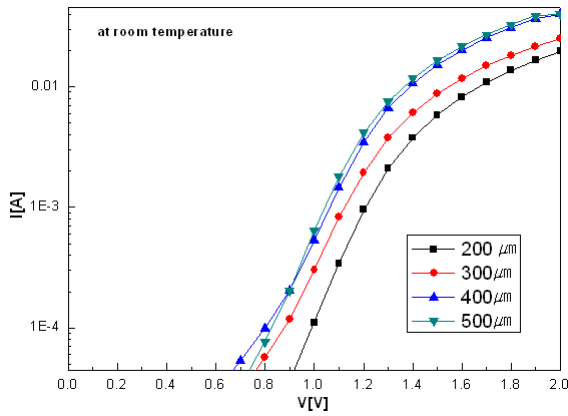


Fig. 4. Current-voltage curve of Ni/c-SiC SBDs.

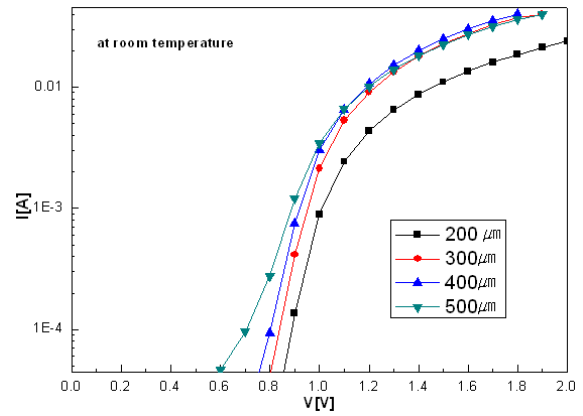


Fig. 6. Current-voltage curve of Ni/m-SiC SBDs.

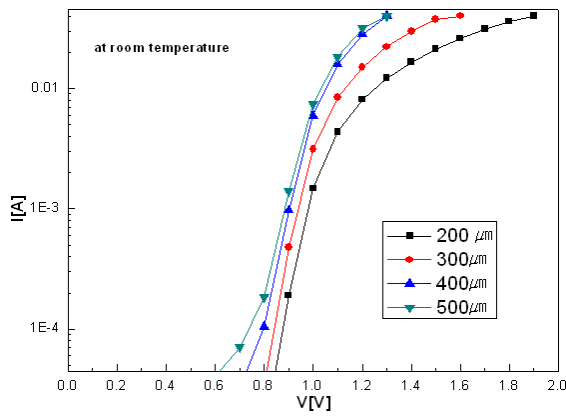


Fig. 5. Current-voltage curve of Ni/a-SiC SBDs.

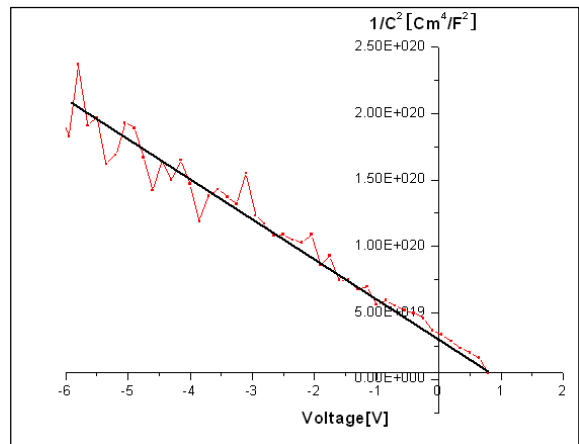


Fig. 7. Capacitance-voltage graph of Ni/c-SiC SBDs.

리어 다이오드에 캐리어 이동 메커니즘인 열전자 방출이 본 소자의 캐리어 이동에 얼마만큼 지배적인가를 나타내는 소자의 이상 계수 값을 그림 4, 5, 6의 데이터를 $\log(I)$ - V 로 변환하여 구하였다.

쇼트키 다이오드에 있어서 공핍층의 단위 면적당 전기 용량으로부터 공핍층 내에서 carrier density가 일정하다면 $1/C^2$ 는 전압에 비례하기 때문에, 전압을 변화시켜 가면서 전기용량을 측정하고 $1/C^2$ - V 의 관계로부터 majority carrier density와 schottky barrier height 그리고 diffusion voltage를 알 수 있었다. 그리고 hall measurement system (Sanglok korea社, HEM-2000)으로 한 번 더 carrier density를 측정하여 $1/C^2$ - V 에서부터 구한 carrier density값과 비교한 결과 큰 차이가 없음을 알 수 있었다.

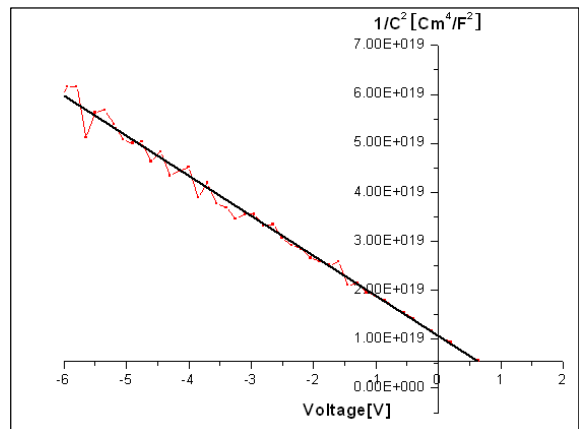


Fig. 8. Capacitance-voltage graph of Ni/a-SiC SBDs.

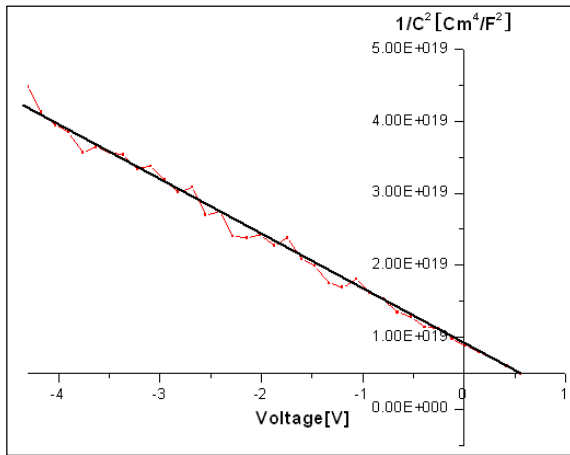


Fig. 9. Capacitance-voltage graph of Ni/m-SiC SBDs.

Table 1. Ideality factor of Ni/c-SiC, Ni/a-SiC, Ni/m-SiC SBDs.

| | Ideality factor | | |
|----------|-----------------|------|------|
| | Avg | Min | Max |
| Ni/c-SiC | 1.46 | 1.07 | 1.82 |
| Ni/a-SiC | 1.46 | 1.21 | 1.67 |
| Ni/m-SiC | 1.61 | 1.37 | 1.84 |

Table 2. Schottky barrier height of Ni/c-SiC, Ni/a-SiC, Ni/m-SiC SBDs.

| | Schottky barrier height [eV] | | |
|----------|------------------------------|------|------|
| | Avg | Min | Max |
| Ni/c-SiC | 1.365 | 1.36 | 1.37 |
| Ni/a-SiC | 1.185 | 1.09 | 1.28 |
| Ni/m-SiC | 1.3 | 1.02 | 1.58 |

그림 7, 8, 9와 같이 Ni/c-SiC, Ni/a-SiC 그리고 Ni/m-SiC 쇼트키 베리어 다이오드의 $1/C^2-V$ 그래프를 나타내었다. 그래프에서 약간의 noise가 나타나는데, 이는 대기 중의 빛과 입자들 때문인 것으로 사료된다.

표 1, 2, 3은 Ni/c-SiC, Ni/a-SiC 그리고 Ni/m-SiC 쇼트키 베리어 다이오드의 이상 계수 값과 schottky

Table 3. Majority carrier density of Ni/c-SiC, Ni/a-SiC, Ni/m-SiC SBDs.

| | Majority carrier density [cm^{-3}] | | |
|----------|---|-----------------------|------------------------|
| | Avg | Min | Max |
| Ni/c-SiC | 1.3×10^{17} | 1.06×10^{17} | 1.53×10^{17} |
| Ni/a-SiC | 3.75×10^{17} | 2.02×10^{17} | 5.47×10^{17} |
| Ni/m-SiC | 4.13×10^{17} | 3.48×10^{17} | 4.787×10^{17} |

barrier height 그리고 majority carrier density를 비교한 결과 값을 나타내었다.

4. 결론

본 연구에서는 6H 실리콘 카바이드의 극성면 (c-plane)과 무극성면 (a-, m-plane)의 웨이퍼에 니켈을 사용하여 오믹 접합과 쇼트키 접합을 형성하여 쇼트키 베리어 다이오드를 제조하여 특성을 비교하였다. 오믹 접합 형성을 하기 위하여 웨이퍼 표면을 세척 후 자연산화 막을 제거하였고, 개조 된 thermal evaporation을 사용하여 니켈을 증착시켰다. 증착 후 열처리를 통하여 니켈 실리사이드가 접촉저항 값을 감소시키는 것을 알 수 있었다. Ni/c-SiC, Ni/a-SiC 그리고 Ni/m-SiC 쇼트키 베리어 다이오드의 이상 계수 값은 1.46, 1.46, 1.61 이였고, schottky barrier height는 1.365, 1.185, 1.3 이였다. Majority carrier density는 1.3×10^{17} , 3.75×10^{17} , 4.13×10^{17} 이였다.

앞으로 본 연구를 바탕으로 일함수 (work function)가 서로 다른 금속을 사용하여 실험 할 것이다.

감사의 글

이 연구는 지식경제부와 부산광역시의 지원을 받는 지역혁신센터(RIC)인 동의대학교 전자세라믹스센터의 지원으로 이루어 졌습니다.

REFERENCES

[1] S. C. Kim, *J. Kor. Inst. Power Electron.* **14**, 21 (2009).

- [2] H. S. Lee, S. W. Lee, M. Y. Kwak, Y. S. Choi, D. H. Shin, H. C. Park, W. Jung, J. Y. Yi, and H. J. Park, *Kor. Appl. Phys.* **11**, 504 (1998).
- [3] H. J. Jung, D. H. Han, and Y. J. Lee, *J. Kor. Inst. Maritime Inf. Commun. Sci.* **10**, 1281 (2006).
- [4] T. Teraji, S. Hara, H. Okushi, and K. Kajimura, *Appl. Phys. Lett.* **71**, 689 (1997).
- [5] A. V. Kuchuk, V. P. Kladko, A. Piotrowska, R. Ratajczak, and R. Jakiela, *Mater. Sci. Forum* **615-617**, 573 (2009).
- [6] P. G. Neudeck and J. Anthony Powell, *IEEE Electron. Device Lett.* **15**, 63 (1994).
- [7] N. F. Gradner, J. C. kim, J. J. Wierer, Y. C. Shen, and M. R. krames, *Appl. Phys. Lett.* **86**, 111101 (2005).
- [8] S. M. Bishop, J. S. Park, J. Gu, B. P. Wagner, Z. J. Reitmeier, D. A. Batchelor, D. N. Zakharov, Z. Liliental-Weber, and R. F. Davis, *J. Cryst. Growth* **300**, 83 (2007).
- [9] J. N. Su and A. J. Steckl, *Inst. Phys Conf. Ser.* **142**, 697 (1996).
- [10] C. K. Kim, S. J. Yang, N. I. Cho, and H. J. Yoo, *Trans. KIEE* **53C**, 495 (2004).
- [11] T. H. Gil and Y. S. Kim, *1999 Fall Conf KIEE* (KIEE, Seoul, Korea, 1999) p. 938.
- [12] T. Nakamura and M. Satoh, *Solid-State Electron.* **46**, 2063 (2002).
- [13] J. Crofton, L. Beyer, J. R. Williams, E. D. Luckowski, S. E. Mohny, and J. M. Delucca, *Solid-State Electron.* **41**, 1725 (1997).