

반도체 옥외 등기구에 적용되는 FTE

장우진 (서울산업대 교수) · 전용석 (LG전자기술원 수석연구원)

LED로 대표되는 반도체조명은 우리나라를 비롯하여 세계 각국에서 개발 대상과 적용 시기를 놓고 여러 가지로 검토, 시험 및 설치를 하고 있다. 이때 가격 문제를 제외하면 효율이 설치에 있어서 가장 큰 결정기준으로 작용하고 있다.

기존의 등기구에 적용하는 방식으로 광원 효율, 등기구 반사효율 및 시스템 효율이 있고, 최근 새로이 만들어 진 것으로서 미국 에너지성(이하 DOE)의 '등기구 효율(luminaire efficacy)'이 있다. 이에 의하여 기존 광원을 적용한 등기구와 LED를 사용한 등기구의 성능을 비교적 정확하게 비교평가할 수 있다고 사료된다.

그러나, 도로조명과 같이 직사각형 형태를 가진 영역을 조명하는 경우에는 등기구 효율이 높다고 하여도 균제도의 문제가 남게 되어 등기구 효율만으로는 소기의 목적에 부합하는지의 여부가 불확실하게 된다. 이에 DOE에서 이를 해결하는 방안으로 새로운 기준 안(FTE: Fitted Target Efficacy)을 발표하여 그 내용을 소개한다.

DOE에서 FTE와 관련하여 발표한 내용은 다음과 같다.

1. FTEoverview01Jul09.pdf: FTE 개관
2. FTEalgorithm01Jul09.pdf: FTE 계산 알고리즘
3. FTE_ReadMe.pdf: FTE-Calculator 사용법

4. FTE-Calculator.exe: FTE-Calculator 본체
이 중에서 1과 2의 개관과 계산 알고리즘에 관한 내용을 번역하여 소개한다. 관련된 상세한 내용은 http://www1.eere.energy.gov/buildings/ssl/criteria_development.html 참고.

1 옥외 등주형 등기구의 Fitted Target Efficacy (FTE) 개관, DOE, SSL 등기구를 위한 에너지 스타(2009-07-01)

미국 에너지성(이하 DOE)은 에너지스타 인증목적으로 옥외 등주형 등기구 성능을 정량화하기 위한 새로운 척도, Fitted Target Efficacy(이하 FTE)를 개발하였다. 과제와 독립적인 기존의 척도들은 옥외 등주형 등기구가 의도하는 목표영역에 빛을 전달하는 효율을 적절하게 측정하지 못한다.

FTE 척도는 두 가지 중요한 가정을 전제로 한다. 첫째, 상대적으로 직사각형의 배광형태가 원형 배광 형태보다 더 넓은 영역을 보다 효과적으로(불필요한 중첩은 덜 생기게 하면서) 빛을 비춘다(그림 1 참조). 둘째, 등기구의 개략적인 조명 영역은 IES 추천 균제도에 따르는 조사영역으로 정의될 수 있다.

FTE 접근 방법에서, 목표(또는 작업) 영역은 각 등기구의 특정한 광도분포에 의해 생성되는 빛이 균일한 영역을 둘러싸는 직사각형 영역으로 정의된다.

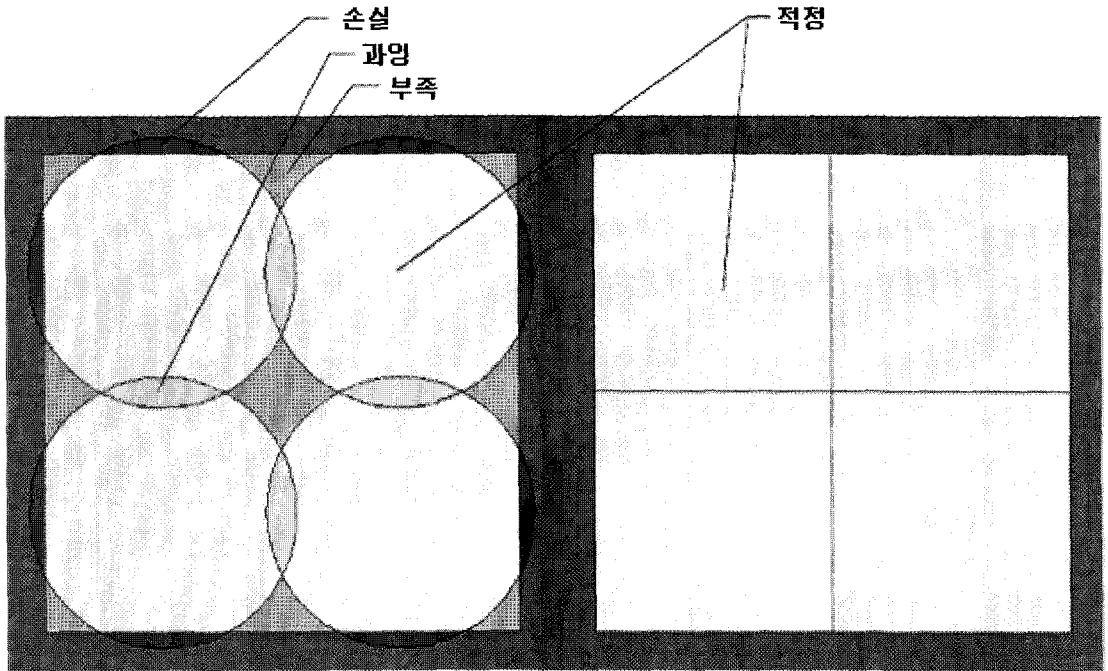


그림 1. 동일 영역에 대한 원형 배광과 직사각형(정사각형) 배광의 단순 비교

목표 영역 중에서 빛이 균일하게 비춰지는 영역이 IES 추천 규제도를 만족하는 영역으로 정의된다.

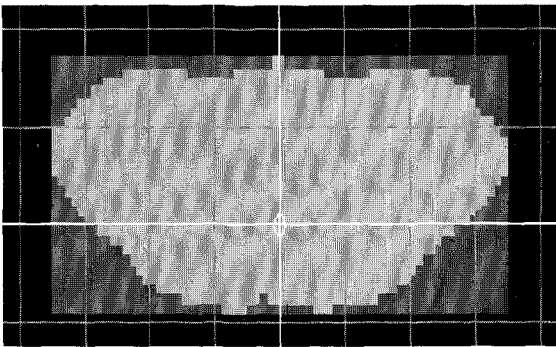


그림 2. 직사각형 목표 영역(적색) 내의 빛이 균일한 영역(녹색)

그림 2에서, 작은 백색 원으로 표시된 등기구가 빛이 균일한 영역(녹색 영역)으로 둘러싸여 있다. 빛이 균일한 영역 밖(적색과 흑색 부분)으로 조사되는 광

속은 제외된다. 균일 영역으로 떨어지는 광속을 모두 더하고 균일 영역을 둘러싸는 직사각형의 목표 영역의 비율(녹색 영역을 녹색과 적색을 합한 영역으로 나눈다)에 의해 조정된다. 따라서, 비직사각형 배광 형태에서 손실되거나 과잉될 수 있는 부분이 제거된다. 예를 들어, 제어되지 않은 후사광의 특성은 직사각형이 아니다. 제거하고 남은 광속(lumen)을 등기구 입력 전력(watt)으로 나누면 FTE가 계산된다. 식은 다음과 같다.

$$FTE = \frac{(\text{균일영역 내의 광속}) \times (\text{직사각형 목표영역 중 균일영역의 비율 } \%)}{(\text{등기구 입력전력})}$$

이 결과는 어떤 특정 과제에 종속되지 않으면서 배광분포에 적합한 효율을 측정할 수 있음을 의미한다. 유효 광속에 대한 기준으로 규제도와 배광분포의 직사각형에 가까운 정도(程度)를 사용함으로써, 동일한 계산 방법이 모든 IES 형식의 등기구(형식 I ~ 형식

V)에 적용될 수 있으며, 과제에 종속된 외형이나 기 준이 필요없게 되었다.

DOE는 에너지스타의 최소 FTE 요구조건을 수립 하기 위하여 수백개의 HID 등기구 배광 파일을 평가 하였다. 각 카테고리에 속한 반도체 조명 등기구의 최 소 FTE들은 현존하는 최고 성능의 HID 제품에 비하 여 적어도 20[%]의 에너지 절감을 달성할 수 있도록 규정되었다.

2. Fitted Target Efficacy (FTE) 알고리즘

DOE에서 제안한 옥외 등주형 등기구를 위한 에너 지스타 요건은 fitted target efficacy (FTE)에 기 초하고 있다. DOE는 필요한 계산을 수행하기 위하 여 표준 절대 등기구 측광(시험 절차는 LM-79-08, 형식은 LM-63의 .ies 파일)을 사용하는 프로그램을 개발해 왔다. FTE를 위한 계산 절차(또는 알고리즘) 는 AGI32, Lumen Designer, AutoLux 및 Visual과 같은 상용 조명시뮬레이션 프로그램을 사 용하여 다음과 같이 수행될 수도 있다.

FTE 계산 방법에 대한 알고리즘은 다음과 같다. 등기구 제조업자가 에너지스타 인증 과정의 일부로 서 이 절차를 반드시 사용해야 하는 것은 아니다. FTE 프로그램은 DOE의 에너지스타에 의해 공급되 며 이들 계산을 신속하고 쉽게 수행한다. 다음의 FTE 계산 순서는 정보와 참고를 목적으로 제공된 것이다.

■ 조명 시뮬레이션 프로그램을 사용한 FTE 계산 순서

1. 조명 시뮬레이션 프로그램에 등기구의 IES 파 일을 로드한다. 광손실률(LLF)은 적용하지 않 는다.
2. (x, y) 좌표가 왼쪽 하단은 (-8,-6), 오른쪽 상 단은 (8,6)이 되도록 직사각형을 그린다. 계산

거리는 설치높이(MH)에 비례하므로 단위 ((in), [ft] 또는 [m])는 상관없다.

3. 계산용 격자를 직사각형 내부에 그린다. 격자의 간격은 x, y 방향으로 각각 0.1이 되어야 하고 중심점 (0,0)이나 직사각형의 변을 지나가서는 안 된다. 모두 19,200개의 수평조도 계산점이 생긴다.
4. 등기구를 (0,0,1)에 위치시킨다. 이것은 등기 구를 직사각형의 중앙에서 계산 평면 위 1.0-MH에 위치시키는 것이 된다.
5. 등기구를 양의 y 방향(12시 방향)으로 배치한 다. 이렇게 하면 후사광이 음의 y 방향으로 조 사된다. 암(arm) 길이, 헤드 양각(tilt), 수평 회전각(roll), 좌우회전각(spin)을 모두 0으로 한다. 등주는 그림자를 생성하므로 만들지 않는 다.
6. 만약, 조명 시뮬레이션 프로그램이 계산 방법을 선택할 수 있도록 한다면 상호반사 성분을 고려 하지 않아도 되는 단순한 방법을 선택한다(예를 들어 AGI32에서는 "직사광 direct"). 조도 계 산은 역제곱 코사인 법칙만을 사용할 때 가장 정확하고 일관성이 있다.
7. 계산을 수행한다. 계산된 조도의 단위는 $[lm/MH^2]$ 이다. 계산의 정확도를 위해 소수점 두 자리수를 사용한다.
8. 최대값의 1/30 미만이 되는 계산점은 삭제한 다.
9. 만약 평균값이 나머지 최소값의 6배를 초과하 면, 평균값 대 최소값의 비가 6보다 작아질 때 까지 최소값을 반복적으로 삭제한다(이와 같은 작업은 기존 HID 등기구에서는 약 절반 정도 가 이루어진다.).
10. 남겨진 점의 개수에 0.01을 곱하여 균일 영역 의 면적을 계산한다(단위는 $[MH^2]$).
11. 균일 영역의 면적에 평균 조도를 곱하여 균일

- 영역에 입사되는 총 광속을 계산한다.
12. 남아 있는 모든 계산점을 포함하는 직사각형을 그린다.
 13. 만약 직사각형이 y-축에 대하여 비대칭이 되면 가장 큰 x 좌표값을 사용하여 직사각형을 다시 그린다. 예를 들어, 직사각형의 왼쪽 x 좌표가 -4.0이고 오른쪽 x 좌표가 3.5라면 오른쪽 x 좌표를 4.0으로 확장한다.
 14. 만약 직사각형의 두 y 좌표가 양수라면, 아래쪽 y 좌표를 0으로 조정한다.
 15. 만약 직사각형의 음의 y 좌표의 크기가 양의 y 좌표의 크기보다 크면, 양의 y 좌표의 크기를 음의 y 좌표의 크기만큼 늘린다(x-축에 대하여 대칭이 된다).
 16. 직사각형의 면적을 계산한다.
 17. 균일 영역을 목표 직사각형 영역으로 나누어 점유 비율을 계산한다.
 18. 단계 11에서 구한 균일 영역에 입사하는 총 광속에 단계 17에서 구한 점유 비율을 곱하여 근사 직사각형에 입사하는 가장 높은 값을 얻는다. 이 계산에 의해 조정된 총 광속을 얻는다.
 19. 단계 18에서 구한 조정된 총 광속을 등기구에

- 입력된 총 전력으로 나누어 FTE(단위 [lm/W])를 구한다.
20. 등기구는 직사각형 목표 영역의 음의 y 방향 크기가 1.5-MH 미만이면 차단형(Shielded)으로 분류된다. 1.5-MH 이상이면 등기구는 비차단형(Unshielded)으로 분류된다.
 21. 실험 보고서에 주어진 총 등기구 출력(단위 [lm])에 따라 등기구가 저출력인지 또는 고출력인지를 결정한다.
 22. 등기구가 차단형-출력 카테고리에 기초한 에너지스타의 FTE 요건 안에 부합하는지 결정한다(표 1 참조).

표 1. 에너지스타 (안) 2009-07-01

옥외 등주형 조명기구의 최소 Fitted Target Efficacy (FTE)

차단형(Shielded) (< 1.5(MH) 인도측)		비차단형(Unshielded) (≥ 1.5(MH) 인도측)	
저출력 (< 9,500 lumens)	고출력 (≥ 9,500 lumens)	저출력 (< 9,500 lumens)	고출력 (≥ 9,500 lumens)
37(lm/W)	48(lm/W)	53(lm/W)	70(lm/W)

```

IESNA:LM-63-1995
(TEST) sample
(ISSUEDATE) sample
(MANUFAC) sample
(LUMCAT) sample
(LUMINAIRE) COSINE UP/DOWN
(LAMP) sample
TILT=NONE
1 -1 1 21 1 1 1 0.5 0.5 0
1 1 15
0 5 15 25 35 45 55 65 75 85 90 95 105 115 125 135 145 155 165 175 180
0
292 292 283 265 240 207 167 123 76 25 0 2 7 13 16 20 24 25 27 29 29
    
```

그림 3. 계산 예에 사용된 IES 파일

FTE 예

다음은 완전 확산 광원으로 부터 예상될 수 있는 단순한 코사인 배광분포에 대하여 상용 조명시뮬레이션 프로그램을 사용한 계산 예이다. 그림 3에 정의된 등기구는 총 광속 1,009[lm](저출력), 총 입력전력 15[W]이다. 따라서 등기구 효율은 67[lm/W]이다.

최대 계산 조도는 290[lm/MH²]이다. 그러므로 그림 4에서 9.67 미만의 점들은 제거되어야 한다(이들은 최대-최소 비율이 30 : 1을 초과하기 때문이다).

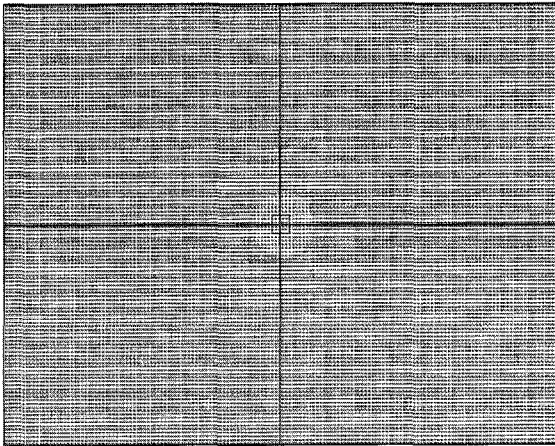


그림 4. 첫 번째 계산, 노란색으로 표시된 부분의 점들은 제거

평균조도 53.57[lm/MH²]와 최소조도 9.96[lm/MH²]에 의해 평균 대 최소 조도의 비는 5.38이다. 균제도가 6 : 1 (평균 : 최소)보다 양호(값이 작음)하므로 배광분포에서 추가로 반복적으로 더 이상의 점들을 제거하는 작업은 필요하지 않다. 그림 5와 같이 좌표 (-2.1, -2.1)에서 (2.1, 2.1)까지 목표 직사각형 영역을 그린다. 등기구는 후방(인도측)으로 균일 영역이 설치 높이의 1.5배 이상 뻗어가므로 비차단형(Unshielded)으로 분류된다.

총 1,396개의 계산점이 남으며 균일 영역으로 53.57×0.12×1,396=747.8(lm)을 얻는다. 점유

비율은 (0.12×1,396)/(2×2.1)²=79.1[%]로 계산된다. 따라서 FTE=747.8×79.1[%]/15=39[lm/W]가 되고 저출력 차단형의 경우 요구되는 53[lm/W]에 미치지 못하므로 불합격이 된다.

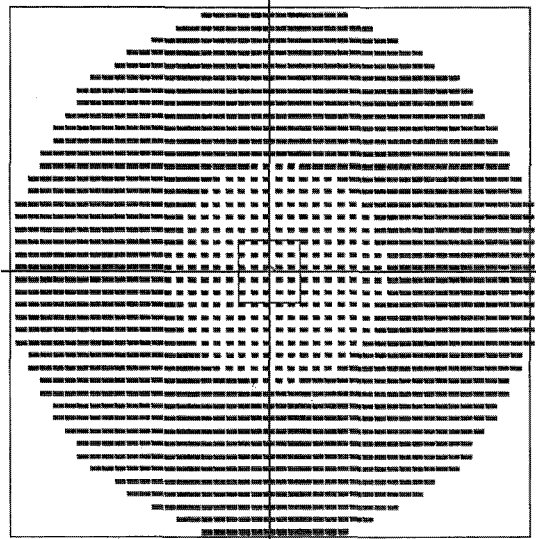


그림 5. 균일 영역 주위에 그려진 목표 직사각형 영역 (빨강색)

◇ 저 자 소개 ◇



장우진(張禹鎭)

1956년 5월 13일생. 1979년 서울대학교 공과대학 전기공학과 졸업. 1981년 서울대학교 대학원 전기공학과 졸업(석사). 1989년 서울대학교 대학원 전기공학과 졸업(박사). 현재 서울산업대학교 전기공학과 교수. 본 학회 부회장.



전용석(全容奭)

1964년 9월 6일생. 1991년 고려대학교 기계공학과 졸업. 1991년 LG전자 가전연구소 입사. PLS(Plasma Lighting System) 기술 및 상품화 연구. 현재 LG전자기술원 수석연구원. LED조명 개발.