

LCD TV HV-BLU 시스템에 대한 Ultra-FRFET의 유효성에 관한 연구

논 문

59-8-8

A Study on the Effectiveness of Ultra-FRFET for the HV-BLU System in LCD TVs.

이 상 태* · 연 재 을** · 조 규 민*** · 김 희 준†

(Sang-Taek Lee · Jae-Eul Yeon · Kyu-Min Cho · Hee-Jun Kim)

Abstract - This paper introduces a newly improved Ultra-FRFET that has much better reverse recovery characteristic than that of the typical MOSFET and presents its effectiveness in the HV-BLU system of LCD TVs. The reverse recovery time, T_{rr} of Ultra-FRFET is shorter than 40nsec and the peak value of reverse current, i_{rr} is also much smaller compared to the typical MOSFET's, which are sufficient to prevent the MOSFET's failures without additional FRDs and diodes in HV-BLU system with a half-bridge resonant inverter topology worked by PWM method. In order to verify the validity, the loss analysis and the implementation results in cases when both the conventional solution using typical MOSFETs with additional FRDs and a new solution using Ultra-FRFETs are applied to a HV-BLU of 40" LCD TV are presented. As a result, the effectiveness of Ultra-FRFET was verified and the results are presented in this paper.

Key Words : LLC Converter, Resonant, Ultra-FRFET, HV-BLU Converter, LCD TV, Loss analysis,

1. 서 론

최근 대형 평면디스플레이 시장의 급격한 성장추세와 맞물려 LCD (liquid-crystal display) TV 시장의 규모 또한 나날이 증가되고 있다. TV나 모니터의 디스플레이용으로 널리 사용되는 LCD는 자체 발광형 디스플레이 장치가 아니다. 따라서 디스플레이를 위해서 반드시 백라이트 장치 즉, BLU (back-light unit)가 있어야 한다. 최근들어 LCD BLU 광원으로 LED와 같은 저전력 고효율의 새로운 광원들이 주목을 끌고 있기도 하지만 보편적으로, 낮은 가격임에도 높은 광효율을 갖는 CCFL(cold cathode fluorescent lamp)이 오늘날 LCD BLU 광원의 주류를 이루고 있다.^[1] CCFL의 점등을 위해서는 반드시 공진형 인버터가 필요하며 일반적으로 그림 1(a)와 같은 낮은 입력전압을 공진형 인버터 출력단의 변압기를 이용해 높은 전압으로 승압시켜 램프를 구동하는 저전압 방식의 BLU 방식이 널리 사용되어 왔다. 그러나 이러한 방식은 다단계 전력변환과정에서 불가피하게 발생하는 변환손실로 인해 효율 저하가 유발될 뿐만 아니라, 중간 DC/DC 변환기의 추가로 제조비용이 증가하게 되는 단점이 있다. 이러한 문제를 극복하기 위한 대안으로 최근들어 중간 DC/DC 변환과정을 생략하고 PFC 출력을 곧바로 인버터 입력으로 사용하는 HV-BLU (high voltage-BLU)

방식의 적용이 점차 확대되고 있는 추세이다. HV-BLU 방식의 가장 큰 목적은 제조원가 절감에 있으며, 이를 위해서 풀 브리지 방식대신 하프 브리지 방식이 적용된다. 기본적으로 하프브리지 공진형 인버터는 영전압 스위칭 동작을 통해 스위칭 손실을 감소시켜 효율이 높으며 스위치에 가해지는 전압스트레스도 입력전압으로 제한할 수 있는 장점이 있다. 하프 브리지 공진형 인버터가 전 부하 범위에서 영전압 스위칭을 구현하기 위해서는 반드시 고정 테트타임을 갖는 펄스 주파수 변조방식 (PFM : pulse frequency modulation)으로 운전되어야만 한다. 그러나 LCD TV 백라이트 회로의 경우, 공진형 인버터 운전주파수 변조가 TV 리모콘(remote controller)신호를 간섭할 수 있기 때문에 CCFL BLU용 공진형 인버터는 반드시 운전주파수의 변동이 없는 고정 주파수에서 동작해야만 하며 펄스폭 변조방식 (PWM : pulse width modulation)을 통해 CCFL의 전류제어가 이루어진다. 이 경우, 시비율이 낮은 영역에서 공진형 인버터는 하드스위칭 동작을 하게 된다. 구조적으로 MOSFET는 역방향의 바디 다이오드를 내장하는데, 공진형 인버터 회로에서는 자연스럽게 환류 다이오드 역할을 하게된다. 하지만 통상적으로 MOSFET 바디 다이오드의 역회복 속도는 전류정격에 따라 250~350 nsec 정도로 매우 느리다. 따라서 PWM 방식으로 동작하는 공진형 인버터 브리지 회로가 MOSFET만으로 구성될 경우, MOSFET의 느린 역회복 특성으로 인해 낮은 시비율 영역에서 브리지 회로는 순간적인 단락회로를 형성하게 되어 결국 MOSFET는 파괴되기에 이른다.^[2-7] HV-BLU에서 통상 하프브리지 공진형 인버터의 양 MOSFET간의 단락전류형성을 억제하기 위해 MOSFET과 직렬로 역저지 다이오드를 추가하고 여기에 50nsec정도의 고속의 역회복 속도를 갖는 환류 다이오드를 추가시켜 MOSFET의 느린 역회복 속도를 보완하여 사용하는게 일반적이다. 하지만 최근들어 중금속 확산 기술을 이용해

* 정 회 원 : 한양대학교 전자전기제어계측공학과 박사과정

** 정 회 원 : 페어차일드 코리아 HV PCIA

*** 정 회 원 : 유한대학 정보통신학과 교수

† 교신저자, 시니어회원 : 한양대학교 전자·컴퓨터공학부 교수

E-mail : hjkim@hanyang.ac.kr

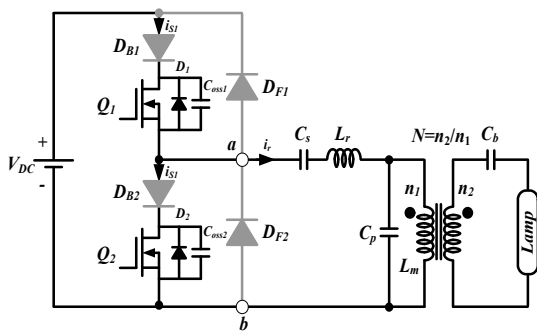
접수일자 : 2010년 3월 9일

최종완료 : 2010년 7월 8일

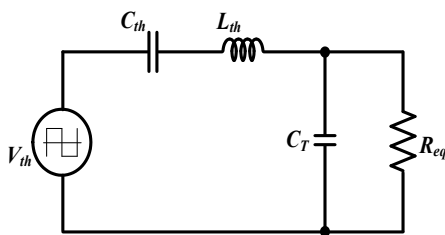
MOSFET의 EPI 영역의 소수 캐리어의 소거 속도를 획기적으로 개선함으로써 고속의 역회복 특성을 갖는 Ultra-FRFET가 개발되어 상용화되기 시작했다. 본 논문에서는 고속의 역회복 특성을 갖는 새로운 전력용 MOSFET인 Ultra-FRFET를 소개하고 그 유효성에 대하여 고찰하기로 한다. Ultra-FRFET를 적용한 고전압 방식의 40" LCD TV 용 CCFL BLU의 하프 브리지 공진형 인버터에 대한 실험을 실시하였으며 손실해석과 실험결과를 통해서 제안한 방식의 효율성을 입증하였다.

2. CCFL 구동용 공진형 인버터

CCFL BLU에서 공진형 인버터에서 출력측은 직-병렬 공진회로의 구성을 취한다. 그림 1(a)는 변압기 T, 자화인덕턴스 L_m , 공진인덕턴스 L_r , 공진 커패시터 C_s , 밸리스트 커패시턴스 C_b , 그리고 MOSFET Q_1, Q_2 로 구성되는 전형적인 직-병렬 공진형 하프브리지 인버터의 회로도를 나타낸다. 변압기 T는 CCFL 구동을 위한 정현파의 전압과 전류를 발생시킨다. 그림 1(a) 회로의 간이 등가회로를 그림 1(b)에 나타내었다.



(a) 직병렬 반브리지 공진 인버터
(a) Series-parallel half bridge resonant inverter



(b) 등가회로
(b) Equivalent circuit

그림 1 직병렬 반브리지 공진 인버터와 등가회로
Fig. 1 Series-parallel half bridge resonant inverter and its equivalent circuit

여기서 테브낭 인덕턴스와 커패시턴스 L_{th}, C_{th} , 1차측으로 반영된 2차측 커패시턴스 C_T 와 부하 저항 R_{eq} 의 조합으로 공진탱크가 구성되며 직렬부하와 병렬부하의 절충된 특성을 갖는다. 주파수 영역의 전압 분배법칙으로부터 공진회로의 전압 전달비는 다음과 같이 구해지며 그 크기는 식(1)과 식(2)와 같이 구할 수 있다.

$$\frac{V_o}{V_i}(j\omega) = \frac{-\omega^2 C_s L_m}{1 - \omega^2 C_s (L_r + L_m)} \cdot \frac{1}{1 + C_{th}/C_T - \omega^2 L_{th} C_{th} + jQ_s (\omega/\omega_0 - \omega_0/\omega)} \quad (1)$$

$$\left| \frac{V_o}{V_i}(j\omega) \right| = \frac{-\omega^2 C_s L_m}{1 - \omega^2 C_s (L_r + L_m)} \cdot \frac{1}{\left[\{1 + (C_{th}/C_T)(1 - u^2)\}^2 + Q_s^2 (u - 1/u)^2 \right]^{1/2}} \quad (2)$$

여기서

$$\omega_0 = \frac{1}{\sqrt{L_{th} C_{th}}}, \quad Q_s = \frac{\omega_0 L_{th}}{R_{eq}}, \quad V_{th} = \frac{-\omega_0^2 C_s L_m}{1 - \omega^2 C_s (L_r + L_m)} \cdot V_{in}, \quad V_{in} = \frac{2}{\pi} V_{DC} \sin \omega t$$

$$R_{eq} = \frac{1}{N^2} \left(R_l + \frac{1}{\omega^2 C_b^2 R_l} \right), \quad C_r = C_p + \frac{N^2 C_b}{1 + \omega^2 C_b^2 R_l^2}$$

$$L_{th} = \frac{L_r}{1 - \omega^2 C_s (L_r + L_m)}, \quad C_{th} = \frac{\omega^2 C_s L_r L_m}{1 - \omega^2 C_s (L_r + L_m)}$$

이다.

직-병렬 공진형 인버터는 직렬 부하의 열세한 레귤레이션 특성과 병렬부하의 무부하시 과도한 공진전류와 같은 단점을 보완하면서도, 두 방식이 갖는 장점을 취한다. 하프 브리지 공진형 인버터의 출력제어에는 통상 PFM 방식이 주로 사용되지만, CCFL의 전류제어에는 부적합하다. 왜냐하면 스위칭 주파수의 변화에 따라 램프의 조광특성과 안정도가 변하여 쉽게 불안정해 지기 때문이다. 따라서 대부분의 제조회사에서는 CCFL용 공진형 인버터의 제어방식으로 PFM 방식 대신 PWM방식을 선호하고 있다. 공진형 인버터가 PWM방식에 의해 동작할 경우, 인버터는 하드 스위칭 동작을 하게된다.

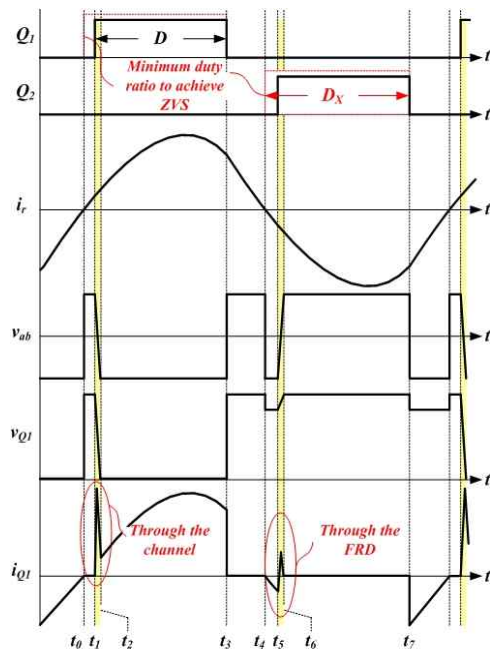


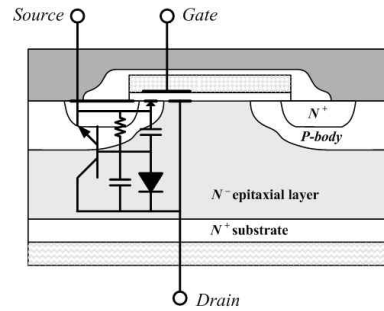
그림 2 PWM 동작시 인버터의 동작 파형
Fig. 2 Waveforms when the inverter works with PWM method

그림 2는 그림 1(a)의 공진형 인버터가 PWM 방식으로 동작할 경우의 이론적 파형을 보여준다. 공진형 인버터가 영 전압 스위칭 동작을 하기 위한 최소 스위칭 시비율은 반드시 D_x 보다 커야만 한다. 그러나 PWM 방식으로 동작하는 공진형 인버터의 스위칭 시비율, D 는 대부분의 경우, D_x 보다 작다. 따라서 영 전압 스위칭은 이루어지지 않고 두 스위치 Q_1, Q_2 는 하드 스위칭 상태에서 턴-온 또는 턴-오프 하게 된다. 특히 t_1 에서 t_2 , 그리고 t_5 에서 t_6 구간은 공진전류가 환류 다이오드를 통해 흐르는 동안 반대편 스위치가 턴-온 하는 순간으로 이때 순간적인 단락(shoot-through)현상이 발생하여 큰 단락전류가 흐르게 된다. 일반적인 전력용 MOSFET의 역회복 속도는 250~350nsec 정도로 매우 느리기 때문에 t_1 에서 t_2 , 그리고 t_5 에서 t_6 구간 동안 매우 큰 값의 단락전류가 발생되어 결국 MOSFET이 파괴되기에 이른다. 전형적인 전력용 MOSFET이 갖는 열세한 역회복 특성을 보완하여 MOSFET의 파괴를 방지하기 위해서 그림 1(a)과 같이 두 개의 역저지 다이오드, D_{B1} 과 D_{B2} 그리고 두 개의 환류 다이오드, D_{F1} 과 D_{F2} 가 추가되어야 한다. 최근 들어 대형 평판 LCD의 공진형 인버터 회로로서 풀 브리지 방식의 공진형 인버터가 고려되기도 한다. 특히, 위상 변위 방식의 풀 브리지 공진형 인버터는 PWM 방식의 구동임에도 불구하고 전부하 범위에서 영전압 스위칭 동작을 하는 장점이 있다. 그러나 무부하 또는 경부하 운전중에 $C \cdot dv/dt$ 특성에 의한 MOSFET 파괴의 가능성은 여전히 존재한다. 결국 풀 브리지 공진형 인버터 역시 PWM방식으로 운전할 경우에는 응용분야에 따라 하드 브리지 방식과 마찬가지로 역저지 다이오드 및 환류 다이오드를 필요로 하게 된다.^[8]

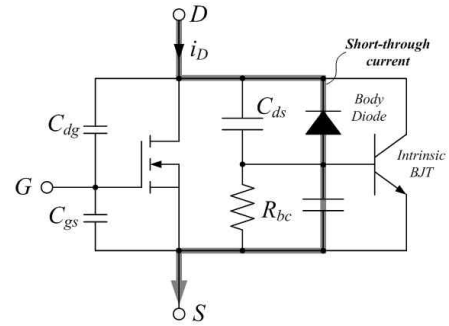
3. MOSFET 역회복 특성 개선

그림 3은 전형적인 전력용 MOSFET의 수평구조와 등가회로를 보여준다. 그림 1(a)의 공진형 인버터 회로에서 만약, 스위치 Q_1 또는 Q_2 의 바디 다이오드의 매우 느린 역회복 특성으로 인해 반대편 채널이 형성되기 이전에 완전히 회복 되지 않는다면, 큰 단락전류가 발생하게 된다. 이때 MOSFET의 기생 커패시턴스에서 발생하는 $C \cdot dv/dt$ 특성에 의해 내부 기생 BJT가 래치되어 MOSFET는 결국 파괴된다. 이렇듯 느린 역회복 특성으로부터 기인하는 순간적인 단락현상으로 인한 MOSFET파괴를 방지하기 위해서 인버터 레그(legs)는 반드시 빠른 역회복 특성을 갖도록 구성되어야 한다. 반도체 이론에 의하면, 중금속 확산 (heavy metal diffusion)방식으로부터 에너지 밴드 갭 사이의 트랩 준위가 형성될 수 있고 이것으로부터 소수 캐리어(minority carrier)의 재결합을 촉진시킬 수 있다. 따라서 MOSFET 내부의 소수 캐리어의 양을 줄이게 되면 결과적으로 역회복 특성을 향상시킬 수 있다. 하지만, 지나친 중금속 확산은 내장 다이오드의 순방향 전압강하와 채널의 온-저항을 증가시키는 역작용을 유발하기도 한다. Ultra-FRFET은 전력용 MOSFET의 제조과정에 중금속 확산공정을 추가시켜 MOSFET의 역회복 특성을 UFRD (ultra fast recovery diode) 수준으로 향상시킨 새로운 MOSFET이다. 앞서 기술한 바와 같이 중금속 확산을 통해 MOSFET의 역회복 특성

을 향상시킬 수 있지만, 반대로 채널 및 바디 다이오드의 순방향 특성은 오히려 나빠지게 된다. 따라서 적절한 중금속 확산 농도의 선정이 매우 중요하다.



(a) 전력용 MOSFET의 단면 구조
(a) Vertical structure of the power MOSFET



(b) 전력용 MOSFET의 등가회로
(b) Equivalent circuit of the power MOSFET.

그림 3 MOSFET의 단면구조와 등가회로
Fig. 3 Vertical structure of MOSFET and its equivalent circuit

표 1은 500V/6A급 UniFET MOSFET를 대상으로 중금속 확산을 농도별로 실험한 결과를 나타낸다. 여기서, 실험 조건은 기존 전력용 MOSFET와 확산농도 별 case A, case B 및 case C로 구분하였다.

표 1 중금속 확산의 시험 및 비교결과

Table 1 Test and comparison results of the heavy metal diffusion.

	V_{th}	I_{dss}	BV_{ds}	$R_{ds(on)}$	V_f	T_{rr}	I_{rr}
Unit	[V]	[A]	[V]	[Ω]	[V]	[nsec]	[A]
Test condition	I_d 250uA	V_{ds} 500V	I_d 250uA	I_d 3A	I_s 6A	I_s 6A	I_s 6A
Typical	4.297	0.003	557	0.755	0.87	270	13
Case A	3.758	0.059	566	0.898	0.98	60	3.0
Case B	3.534	0.311	573	1.022	1.12	35	1.9
Case C	3.087	102.28	447.75	2.125	1.55	30	1.2

실험결과 중금속 확산 농도가 증가됨에 따라서 역회복 특성 즉, 역회복 전류(i_{rr})와 역회복 시간(T_{rr})이 향상되는 것을 관찰할 수 있다. 그러나 일정 수준 이상의 농도부터는 역회복 특성이 향상되기 보다는 V_f 및 $R_{ds(on)}$ 과 같은 순방향 특성들이 급격히 저하되는 양상을 나타낸다. 더욱이 오프 상태에서의 누설전류와 항복전압은 정격치를 벗어나게 되어 사용이 불가능한 수준으로 악화됨을 알 수 있다. 따라서 빠른 역회복 특성을 얻으면서도 고유의 순방향 특성을 잃지 않는 수준의 적정한 중금속 확산 농도의 결정이 매우 중요함을 알 수 있다.

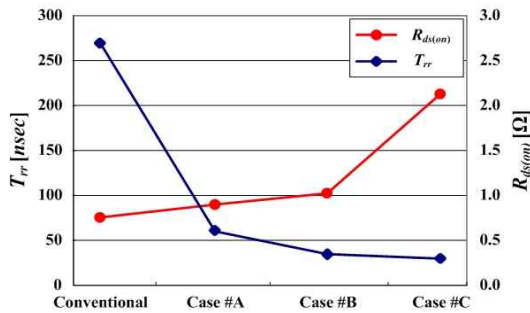


그림 4 중금속 확산에 따른 Trr과 Rds(on) 경향
 Fig. 4 Trends of Trr and Rds(on) according to the heavy metal diffusion.

그림 4는 중금속 확산 농도별 역회복 속도, T_{rr} 과 온저항, $R_{ds(on)}$ 과의 Trade-off 관계를 나타낸 그래프이다. 여기서 conventional case는 중금속 확산이 적용되지 않은 일반 MOSFET의 특성이며, 중금속 확산농도에 따라 각각 case A, case B 및 case C 로 구분하여 측정된 결과이다. 측정결과, 중금속 확산을 적용하면 역회복 속도를 개선할 수 있지만, 일정 수준 이상부터는 역회복 특성 개선은 포화되는 반면, 온-저항특성이 오히려 급격히 악화되어짐을 보여준다. 앞서 살펴본 conventional case 그리고 case A, B 및 C 의 실제 역회복 전류특성을 측정된 파형들을 그림 5에 나타내었다. 실험결과, case B 와 case C 의 T_{rr} 특성간의 차이는 그다지 크지 않다. 기존 MOSFET의 역회복 특성과 비교할 때 case B의 i_{rr} 은 1/5 수준이며, T_{rr} 은 1/8 수준으로 중금속 확산을 통해 MOSFET의 역회복 전류특성을 대폭 개선시킬 수 있음이 증명되었다.

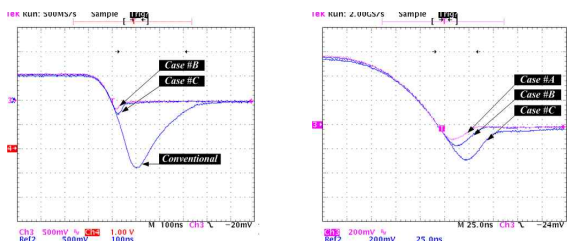


그림 5 FRFET와 일반 전력용 MOSFET의 Trr 파형
 Fig. 5 Trr waveforms of FRFET and the typical Power MOSFET.



그림 6 FRD와 FRFET의 Trr 파형
 Fig. 6 Trr waveforms of FRFET and FRD.

그림 6은 중금속 확산이 적용된 Ultra-FRFET과 FRD의 역회복 특성을 비교 측정할 실험파형으로서 Ultra-FRFET의 T_{rr} 및 i_{rr} 은 각각 40nsec와 1.9A였으며, FRD의 T_{rr} 및 i_{rr} 은 35nsec와 1.9A로 Ultra-FRFET과 FRD의 역회복 특성간의 큰 차이점이 없음을 확인할 수 있다.

4. 손실해석

앞서 살펴본 바와 같이 HV-BLU 시스템의 하프-브리지 공진형 인버터에 적용되는 스위칭 소자는 PWM동작으로 인해 하드스위칭이 불가피하다. 특히 일반적인 MOSFET 바디 다이오드의 역회복 속도는 약 250~350nsec로 매우 느리기 때문에 스위칭시 매우 큰 단락 전류가 발생하여 결국 MOSFET이 파괴되는 결과를 초래하다. 이러한 문제를 해결하기 위해서 그림 1(a)에서와 같이 통상 2개의 환류 다이오드와 2개의 역저지 다이오드가 각각 역병렬과 직렬로 접속되어, 제조원가의 상승은 불가피 했었다. 본 장에서는 2개의 일반 MOSFET과 4개의 다이오드를 사용하는 기존 방식과 2개의 Ultra-FRFET만 사용하는 새로운 방식의 손실해석을 통해 장단점을 비교 분석하고자 한다. 그림 2의 $t_0 \sim t_1$ 및 $t_4 \sim t_5$ 동안, MOSFET의 역병렬 다이오드를 통해 환류전류가 흐른다. t_1 및 t_5 순간, 반대편 MOSFET이 턴-온 하게 되면 순간적인 단락(shoot-through)현상이 발생한다. 일반 MOSFET의 역회복 속도는 매우 느리기 때문에 통상 고속의 역병렬 다이오드와 역저지 다이오드를 결합하여 역회복 손실을 방지한다. 그러나 이 경우 MOSFET 뿐만 아니라 역저지 다이오드에서도 전도손실이 발생하며 역병렬 다이오드 역시 미소하나마 역회복 손실(P_{dbr})을 유발한다. 반면, 제안된 방식의 경우, Ultra-FRFET의 온-저항값이 기존 MOSFET보다 다소 높기 때문에 전도손실 측면에서 다소 불리한 측면이 있다. 기존 방식과 Ultra-FRFET를 적용한 제안된 방식의 손실특성 분석을 위해 다음과 같이 몇 가지 가정을 두기로 한다.

- 1) 공진전류는 완전한 사인파로 가정한다.
- 2) 스위칭 구간의 스위치 전압과 전류는 1차 함수적으로 변화한다.
- 3) 스위칭 전류의 최대값은 실측값을 적용한다.
- 4) 계산에 적용된 실측값들은 표 2에 나타내었다.

MOSFET 손실계산식은 다음과 같이 정리하였다.

1) 역회복 특성으로 인해 발생하는 턴-온 스위칭 손실

$$P_{mrr} = \frac{V_{DS} I_{RM} t_{rr}}{6T_s} \quad (3)$$

2) 전도손실

$$P_{mc} = \frac{I_m^2 R_{ds(on)}}{T_s} \left[\frac{(t_3 - t_2)}{2} - \frac{\sin 2\omega_s t_3 - \sin 2\omega_s t_2}{4\omega_s} \right] \quad (4)$$

3) 턴-오프 스위칭 손실

$$P_{moff} = \frac{V_{DS} I_{off} t_{off}}{6T_s} \quad (5)$$

4) MOSFET의 총손실

$$P_{mt} = P_{mrr} + P_{mc} + P_{moff} \quad (6)$$

여기서, $i_r = I_m \sin \omega_s t$, I_m 은 공진전류의 최대값, $\omega_s = 2\pi f_s$, V_{DS} 는 MOSFET의 드레인-소스간 전압, I_{RM} 은 역회복 전류의 최대값, $I_{off} = i_r(t_3)$, $R_{ds(on)}$ 은 정상상태에서의 온-저항 값을 나타내며, T_s 는 스위칭 주기를 의미한다.

역저지 다이오드의 전력손실은 다음과 같다. 여기서, V_{fb} 는 역저지 다이오드의 순방향 전압강하이다.

$$P_{dbc} = \frac{V_{fb}}{T_s} \left[\frac{I_{RM} t_{rr}}{2} + \frac{I_m (\cos \omega_s t_2 - \cos \omega_s t_3)}{\omega_s} \right] \quad (7)$$

환류 다이오드에서 발생하는 전력 손실은 다음과 같이 구해진다. 여기서, V_{ff} 는 환류 다이오드의 순방향 전압강하이다.

$$P_{dfc} = \frac{V_{ff} I_m}{T_s \cdot \omega_s} [(\cos \omega_s t_5 - \cos \omega_s t_4) + (1 - \cos \omega_s t_7)] \quad (8)$$

일반 MOSFET와 역저지 다이오드 및 역병렬 다이오드를 사용하는 기존 방식에서의 총 전력손실은 다음과 같다.

$$P_{d_CON} = P_{mrr} + P_{mc} + P_{moff} + P_{dbc} + P_{dfc} \quad (9)$$

Ultra-FRFET만 사용하는 제안된 방식의 경우, 추가적인 다이오드가 필요하지 않으므로 역저지 다이오드에서 발생하는 손실은 무시되고 환류 다이오드의 손실은 MOSFET 손실의 일부분으로 포함시킬 수 있다. 만약 스위칭 순간의 전압 전류특성이 기존방식과 동일하다고 가정한다면, Ultra-FRFET를 적용한 제안된 방식에서의 전체 손실은 다음과 같다.

$$P_{d_FRFET} = P_{mrr} + P_{mc} + P_{moff} + P_{dfc} \quad (10)$$

식 (3)~(10)과 표 2를 이용하여, 기존 방식과 제안된 방식간의 손실특성을 계산하였다. 계산결과 두 개의 MOSFET와 4개의 추가 다이오드가 사용되는 기존 방식에서의 총 손실 값은 4.34W로 계산된 반면, 두 개의 Ultra-FRFET만을 사용하는 제안된 방식에서의 계산된 총 손실 값은 4.3W로 계산되었다. 결과적으로 두 방식의 손실 계산 값 간의 차이는 미미하였다. 하지만, 기존 방식이 두 개의 직렬다이오드와 두 개의 환류 다이오드를 필요로 하는 반면 제안된 방식에서는 2개의 Ultra-FRFET만 필요로 하므로 제조원가 절감 측면에서 장점을 제공한다.

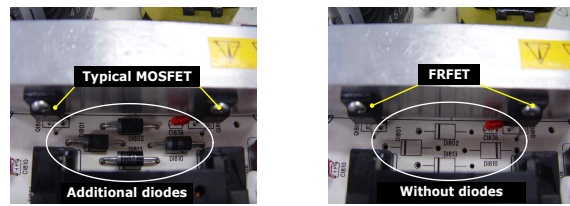
표 2 손실해석을 위한 파라미터

Table 2 Parameters for loss calculation

Symbol	Description	Value			Remarks
		MOS FET	FRD	Ultra-FRFET	
		FQPF13N50 (12.5A /500V)	MUR460 (4A /600V)	FDPF7N50U (5A /500V)	
T_s	Switching period	16 us (62.5kHz)			Measured
V_{DS}	Drain-source voltage	400 V			Measured
I_m	Peak current	1.9 A			Measured
I_{RM}	Reverse current	2.8A	-	3.0 A	Measured
T_{rr}	Reverse recovery time	290 nsec	50 nsec	40 nsec	From datasheet
$R_{ds(on)}$	Static drain-source on-resistance	0.43 Ω	-	1.5 Ω	From datasheet
t_f	Falling time	75 nsec	-	35 nsec	Measured
V_{fb}	Forward voltage of Blocking diodes	-	1.25 V	-	From datasheet
V_{ff}	Forward voltage of FRDs	-	1.25 V	-	From datasheet
V_{SD}	Drain-source diode forward voltage	1.4 V	-	1.6 V	From datasheet

5. 실험결과

Ultra-FRFET의 유효성을 검증하기 위해 그림 7과 같이 40" LCD TV용 HV-BLU 보드를 이용한 실험을 실시하였다.



기존 (Conventional)

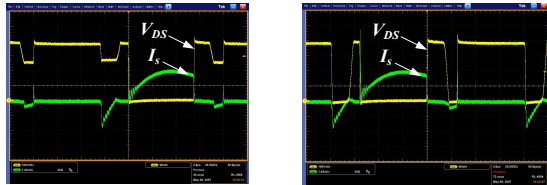
새로운 FET (U-FRFET)

그림 7 실험의 실제 사진

Fig. 7 Real photographs of the experimental set-up

기존 방식은 MOSFET (FQPF13N50-12.5A/500V) 2개와 FRD (MUR460-4A/600V) 4개로 구성되어진 반면, 제안된 방식은 Ultra-FRFET (FDPF7N50U-5A/500V) 2개로만 구성된다. 기존 방식과 제안된 방식의 스위칭 전압과 전류의 비교파형을 그림 8에 나타내었다. 두 가지 경우의 스위치 턴

-온순간 역회복 전류파형은 거의 비슷하다. 하지만, 제안된 방식에서 바디 다이오드의 환류 구간동안 스위칭 전압은 0 레벨까지 낮아진다. 이는 이 구간 동안 MOSFET의 출력 커패시터스, C_{oss} 가 완전히 방전됨을 뜻한다. 반면, 기존 방식의 경우, 역병렬 다이오드의 환류 구간 동안 스위칭 전압은 0 레벨까지 낮아지지 않는다. 이는 C_{oss} 가 완전히 방전하지 못하고 스위치의 턴-온시 채널을 통해 방전하여 스위칭 손실을 증가시키게 됨을 의미한다.

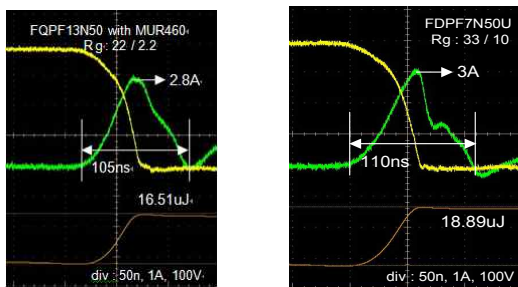


기존 (Conventional) 새로운 FET (U-FRFET)

그림 8 스위칭 파형의 비교

Fig. 8 Switching waveform comparison

그림 9는 두 가지 경우의 순간적인 단락(shoot-through) 전류의 확대파형이다. 기존 방식의 경우, 역회복 전류의 피크값은 2.8A이며, 역회복 시간은 105nsec이다. 제안된 방식의 경우, 역회복 전류의 피크값은 3.0A이며, 역회복 시간은 110nsec로 기존방식에서 FRD의 특성과 비교해 미소하게나마 열세한 특성을 보이지만, 거의 동등 수준의 역회복 특성을 나타냄을 보여준다.

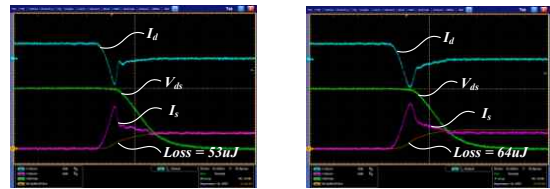


기존 (Conventional) 새로운 FET (U-FRFET)
div : 50nsec, 1A, 100V

그림 9 MOSFET의 채널 단락전류 비교

Fig. 9 Shoot-through current at the channel of MOSFET comparison.

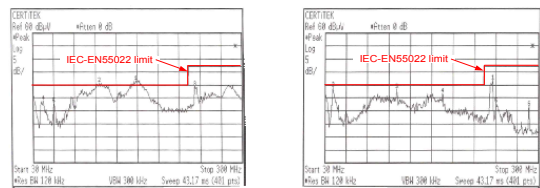
그림 10은 턴-오프 손실을 비교 측정된 결과로서, 기존 방식이 53uJ의 손실을 보인 반면, 제안된 방식은 64uJ의 약간 더 높은 손실특성을 나타내었다. 그러나 기존 방식에 비해 제안된 방식의 턴-오프 손실이 다소 높긴 하지만, 이는 적용 가능한 수준이며, 특히 Ultra-FRFET만 사용 하므로써 기존방식에서 필수적인 역저지 다이오드와 역병렬 다이오드에서 발생하는 전도손실을 없앨 수 있다.



기존 (Conventional) 새로운 FET (U-FRFET)

그림 10 Turn-off 특성비교

Fig. 10 Turn-off characteristics comparison



기존 (Conventional) 새로운 FET (U-FRFET)

그림 11 EMI 특성 비교

Fig. 11 EMI characteristics comparison

그림 11은 기존방식과 제안된 방식의 EMI 특성을 비교 측정된 결과로서 제안된 방식이 보다 나은 EMI특성을 보여 준다. 전력용 반도체 소자에서 전류정격은 실리콘 다이(die)의 크기와 비례하며 가격과 밀접한 관계가 있다. 제안된 방식은 기존방식보다 더 낮은 전류 정격의 소자를 사용하면서도 거의 동일한 성능을 발휘하므로 원가적인 측면에서 유리할 것으로 판단된다.

6. 결 론

본 논문에서는 LCD TV의 HV-BLU 시스템에 대한 Ultra-FRFET의 유효성에 대하여 고찰하였다. Ultra-FRFET은 기존 MOSFET에 비해 월등히 우수한 역회복 특성 즉 낮은 역회복 전류와 빠른 역회복 속도를 갖는다. 통상 기존 MOSFET의 역회복 속도는 대략 250~350nsec이며 역회복 전류값 역시 FRD에 비해 매우 큰 값을 갖기 때문에 PWM 방식으로 운전하는 공진형 인버터에 그대로 적용할 수 없었다. 하지만, 중급속 확산기법으로 역회복 특성이 개선된 Ultra-FRFET은 40nsec의 매우 빠른 역회복 속도를 갖으며 이는 FRD와 동등 수준의 수준이다. 따라서, Ultra-FRFET의 적용으로 기존 HV-BLU 시스템에서 단락전류 방지를 위해 필수적으로 요구되었던 4개의 다이오드를 제거할 수 있다. Ultra-FRFET의 유효성 검증을 위해 40" LCD TV용 HV-BLU를 대상으로 기존 방식과 제안된 방식에 대한 손실해석을 실시하여 Ultra-FRFET를 적용한 새로운 방식이 기존 MOSFET과 추가 다이오드를 적용한 기존방식에 비해 유리하다는 사실을 확인하였다. 또한 새로운 방식은 사용소자를 줄일 수 있기 때문에 제조원가 절감에도 기여할 수 있다.

참 고 문 헌

[1] Chang-Gyum Kim; Kyu-Chan Lee; Cho, B.H., "Modeling of CCFL using lamp delay and stability analysis of backlight inverter for large size LCD TV," APEC2005, pp1751-1757, Mar. 2005.

[2] Blackburn, D.L, "Power MOSFET failure revisited," PESC '88, pp681-688, Apr., 1988.

[3] Singh, P, "Power MOSFET failure mechanisms," INTELEC 2004. pp499-502, Sep. 2004.

[4] Jung, Jeesung; Huang, Alex Q.; Li, Xuening, "Analysis of the MOSFET Failure In a Junction-Isolated Power Integrated Circuit," ISPSD '07. pp249-252, May 2007.

[5] Cester, A.; Paccagnella, A.; Ghidini, G.; Deleonibus, S.; Guegan, G., "Collapse of MOSFET drain current after soft breakdown," IEEE Transactions on Power electronics, Vol 4, pp63-72, Mar.2004.

[6] Busatto, G.; Fioretto, O.; Patti, A., "Nondestructive testing of power MOSFET's failures during reverse recovery of drain-source diode," PESC96, pp593-599, June 1996.

[7] Fiel, A.; Wu, T, "MOSFET failure modes in the zero-voltage-switched full-bridge switching mode power supply applications," APEC2001, pp1247-1252, Mar. 2001.

[8] Aigner, H.; Dierberger, K.; Grafham, D., "Improving the full-bridge phase-shift ZVT converter for failure-free operation under extreme conditions in welding and similar applications," Industry Applications Conference, pp1341-1348, Oct., 1998.

저 자 소 개



이 상 택 (李 尙 澤)

1977년생. 1999년 서울산업대 전기공학과 졸업. 2001년 한양대 대학원 기전공학과 졸업(석사). 2009년 동 대학원 전자전기 제어계측 공학과 박사수료. 2003년~2009년 삼성전자 가전연구소 책임연구원. 현재 전자부품연구원 디지털컨버전스연구센터 선임연구원

E-mail : stlee@keti.re.kr



연 재 을 (延 在 乙)

1973년생. 2000년 호서대학교 전기공학과 졸업. 2002년 동 대학원 전기공학과 졸업(석사). 2006년 한양대학교 대학원 메카트로닉스공학과 졸업(공학박사). 2006년~현재 페어차일드 코리아 HV PCIA

E-mail : jaeeul.yeon@fairchildsemi.com



조 규 민 (曹 圭 珉)

1961년생. 1985년 인하대학교 전기공학과 졸업. 1991년 동 대학원 전기공학과 졸업(석사). 1994년 동 대학원 전기공학과 졸업(공학박사). 1995년~현재 유한대학 정보통신공학과 교수.

E-mail : limsa@yuhan.ac.kr



김 희 준 (金 熙 峻)

1954년생. 1976년 한양대학교 전자공학과 졸업. 1978년 동 대학원 전자공학과 졸업(석사). 1986년 일본 큐슈대학교 대학원 전자공학과 졸업(공학박사). 1987년~현재 한양대학교 전자·컴퓨터 공학부 교수.

E-mail : hjkim@hanyang.ac.kr