

논문 2010-47SC-2-7

접히는 특성을 가진 스너버 망으로 소프트하게 복귀하는 의사 펄스 폭 변조 컨버터

(Soft recovery PWM Quasi-Resonance Converter With a Folding Snubber Network)

정진국*

(Jin-Kuk Chung)

요약

半減되는 특성을 가진 폴딩 스너버 망을 내포하므로 소프트하게 역 복귀 되는 새로운 형태의 의사 공진 펄스 폭 변조 컨버터를 소개한다. 이 컨버터는 이미 소개된 기존의 QRC에 단지 수동소자만으로 구성된 폴딩 스너버를 결합하여 구현시켰다. 이 용된 수동소자는 단지 다이오드와 캐패시터로 구성되었다. 이렇게 제안된 펄스 폭 변조 컨버터의 효율은 매우 높아 대 전류를 출력시키는 DC-DC 컨버터의 응용에 매우 적합하다.

Abstract

Soft recovery (SR) quasi-resonant converter (QRC) including a Folding snubber network (FSN) is introduced. It is obtained by combining normal quasi-resonant converter with folding snubber network of which the surrounding components are composed of passive devices only (diodes and capacitors). The reverse recovery loss of the main rectifier diode is eliminated by this method utilizing quasi resonance with Folding snubber network. By realizing soft switching condition, the proposed converter has PWM capability with high efficiency and is suitable for high output current and high power DC to DC converter application.

Keywords : Soft recovery, Reverse recovery current, Folding snubber network, Zero current switching

I. 서론

직류를 직류로 변환시키는 컨버터에서 능동 소자형의 스위치와 정류용 다이오드의 동작 교대하면서 스위칭 동작을 하고 있다. 즉 환언하면 능동스위치가 도통(ON) 상태일 때는 정류 다이오드는 차단(OFF) 상태이고 그 다음은 또 그 역으로 동작한다. 그러나 스위치 되는 천이구간이 문제이다. 스위칭 동작 기간 중에 발생하는 다이오드의 역 복귀 전류로 다이오드 동작의 최대 정격에 커다란 제약을 주고 컨버터의 효율도 크게 감소

시킨다. 이러한 문제를 해결하기 위하여 능동스위치와 정류 다이오드로 구성된 루프(loop)에 인덕터를 추가로 인덕터를 직렬로 삽입하여 소프트하게 스위칭 동작이 되도록 하였다^[1]. 이러한 소프트형 스위칭 컨버터는 크게 두 종류로 대별될 수 있다. 하나는 수동소자로 이루어진 스너버 망을 가진 컨버터이며 다른 하나는 능동소자로 구성된 스너버 망을 가진 컨버터이다^[2~3]. 수동 스너버형 스위칭 컨버터는 능동 스너버형 스위칭 컨버터에 비하여 간단하며 구현하기도 비교적 쉽다. 그러나 이러한 수동 스너버형은 보조 인덕터와 기생 캐패시터로 인하여 기인되는 기생발진 현상과 임펄스형 첨두 전압의 문제를 해결하는 것이 핵심이다. 지금까지 수동 스너버형 스위칭 컨버터들이 많이 소개되었으나 이런 기생발진 문제를 깨끗하게 해결하지 못했다. 그로 인하여 능동

* 정회원, 대림대학 전자정보통신계열
(Dept. of Electronic, Information & Communication,
Daelim University Collage)
접수일자 2009년8월25일. 수정완료일 2010년3월3일

스너버형 스위칭 컨버터들이 소개되었고 그로 인해 제어 회로 부분이 추가되므로 컨버터는 복잡하게 되었다^[3]. 본 논문은 새로운 수동형 의사 공진형 컨버터를 제안함으로써 위의 문제에 대한 대안을 제시하고자 한다. 제안된 의사 공진형 컨버터는 단지 다이오드와 커패시터만으로 구성된 폴딩 스너버망(FSN: Folding Snubber Network)으로 의사 공진을 발생시켜 정류 다이오드의 역 복귀 전류 문제를 제거시켰다.

II. 본 론

1. 기본적인 폴딩 스너버 회로

그림 1(a)는 기본 LC 병렬 공진회로와 1차 폴딩 스너버형 공진 회로를 보여주고 있다.

만일 인덕터의 초기전류 $i_L(0)$ 가 최대치 $i_{L(max)}$ 이고 초기전압 $v_{L(0)}$ 가 0V이고 $C_1=C_2=2 \times C_3$ 라고 하면 정상상태에서 공진전류 i_{Ln} 과 공진전압 v_{Ln} 의 파형은 각각 그림 (b)와 같이 된다. 잘 알다시피 LC 병렬 공진회로에서 공진전류 i_{Ln} 과 공진전압 v_{Ln} 은 그림 1(b)의 점선 파형처럼 순수한 정현파이다. 그러나 폴딩 스너버망에서 인덕터의 공진전압 v_{Ls} 는 공진전류가 그 방향이 바뀔 때 $-0.5 \times v_{L(max)}$ 로 된다. 즉 절반이 되며 공진 한 주기 중 두 개의 특성 임피던스와 각 주파수를 가진다. 그러나

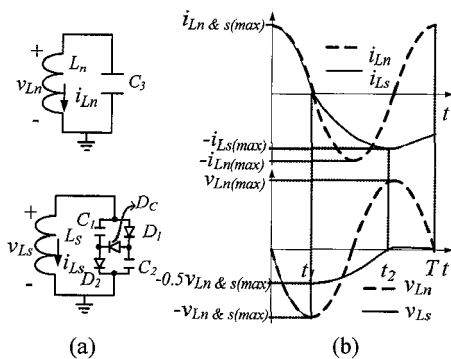


그림 1. 폴딩 스너버망과 기본공진회로와 그들 공진파형

- (a). 폴딩 스너버망과 기본공진 회로
- (b). 폴딩 스너버망과 기본공진 회로에서 전류와 전압 파형들(실선은 폴딩 스너버망의 파형, 점선은 기본공진회로의 파형)

Fig. 1. Resonance wave of folding snubber network and normal LC network.

- (a). Folding snubber network and normal LC network
- (b). Current and voltage waveform in FSN and LCN

폴딩 스너버망의 공진 동작에서 핵심은 공진전류가 그 방향이 바뀔 때 공진 전압이 절반으로 접힌다는 것이다. 인덕터 양단 전압의 부의 최대값에서 절반으로 된 3개의 다이오드와 2개의 커패시터로 구성된 회로망에서 비롯되어 이를 폴딩 스너버망(FSN; Folding Snubber Network)라고 명명했다^[4]. 이 FSN을 본 논문에 적용시켜 스위칭 컨버터가 소프트하게 스위칭 동작되게 한다.

2. 제안된 폴딩 스너버망으로 소프트하게 역 복귀되는 펄스 폭 변조 부스트 컨버터

그림 2는 본 논문이 제안하는 소프트하게 역 복귀하는 의사공진 펄스폭 변조 컨버터로서 보조 다이오드 D_{A1} , 공진용 인덕터 L_r 및 폴딩 스너버망($D_{A2} \sim D_{A4}$ 와 C_{r1}, C_{r2})로 이루어졌다.

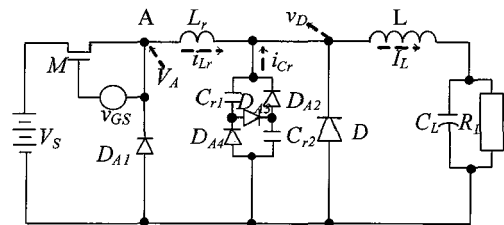


그림 2. 본 논문이 제안한 buck SR QR converter
Fig. 2. The proposed buck SR QR converter.

폴딩 스너버망의 주 기능은 주 스위치인 M이 턴오프될 때 보조 인덕터인 L_r 에 연결되어 있는 주 다이오드인 D가 소프트하게 스위칭 동작하는 조건을 제공하는 것이다. 환언하면 도통 상태에 있는 D가 영전위 상태에서 소프트하게 개방된다. D와 병렬로 연결되어 있는 폴딩 스너버망 속의 커패시터 C_{r1} 과 C_{r2} 가 소프트하게 차단시키는 요인을 제공한다. 만일 주 다이오드에 단순히 커패시터가 병렬로 연결되었다면 의사 공진 과정에서 커패시터에 과 충전된 전하는 주 다이오드에 직접적으로 스트레스 요인이 된다. 이 문제를 해결하고자 커패시터 대신 폴딩 스너버망을 사용한다. 폴딩 스너버망으로 인하여 의사 공진 과정에서 생성된 커패시터 양 단의 과전압은 절반으로 낮아진다. 회로해석을 간단히 하기 위하여 아래와 같은 가정을 한다.

- 가. 출력필터용 인덕터가 충분히 커서 출력전류를 한 주기 동안 정전류로 간주한다.

나. 스위치 소자들이 도통 중일 때 소자양단의 전압 강하는 없다고 가정한다.

다. 다이오드의 역 복귀 시간과 스위치 소자의 스위칭 시간은 무시한다.

다. 소자들 사이의 부유용량은 0이다.

3. 제안한 회로의 각 모드별 동작

이상의 가정 아래에서 한 주기 동안 동작 모드는 아래와 같이 6가지 모드로 나뉜다. 보조 인덕턴스의 전류와 전압과 프리휠 다이오드의 전압의 이론 파형은 그림 3과 그림 4와 같다.

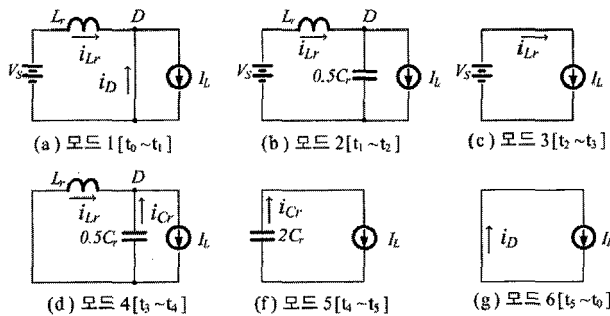


그림 3. 각 구간 별 등가회로
Fig. 3. Equivalent circuit for each mode.

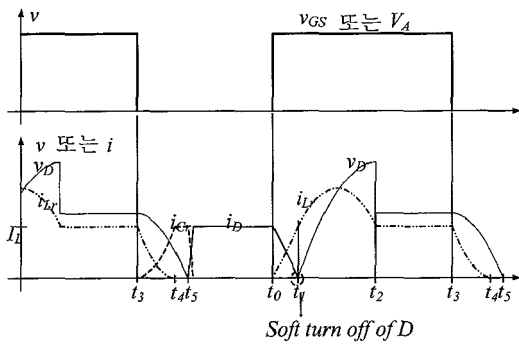


그림 4. 그림 1회로의 주요 파라미터의 이론적 동작 파형

Fig. 4. The theoretical waveform of key parameter in fig.1 circuit.

가. 모드 1 ($t_0 \sim t_1$): L_r 의 전류 i_{Lr} 이 선형적으로 상승하는 구간

이 모드의 등가회로는 그림 3(a)와 같다. 스위치 M이 t_0 에서 닫히면 보조 인덕터 L_r 의 전류 i_L 은 선형적으로 증가한다. v_{Cr1} , v_{Cr2} 및 i_{Lr} 의 초기조건을 0이라고 하면 상태 방정식은 다음과 같다.

$$i_{Lr}(t) = I_L - \frac{V_S}{L_r}(t - t_0) \tag{1}$$

$$i_D(t) = I_L - i_{Lr}(t) = I_L - \frac{V_S}{L_r}(t - t_0) \tag{2}$$

주 다이오드 D의 전류 i_D 는 t_1 에서 0이 된다. 따라서 t_1 에서 주 다이오드 D는 영전류 상태로 도통되는 조건을 만족시킨다. 주 다이오드의 역 복귀 전류 현상이 제거된 것이다.

나. 모드 2($t_1 \sim t_2$): 공진으로 C_r 양단에 과 충전이 일어나는 구간.

이 모드의 등가회로는 그림 3(b)와 같다. L_r 의 전류 i_{Lr} 이 t_1 에서 I_L 이 되면, i_{Lr} 은 C_{r1} , D_{A3} 및 C_{r2} 를 거쳐서 공진상태로 들어간다. C_{r1} 과 C_{r2} 의 양단 전압이 최대로 될 때, 주 다이오드 D의 캐소드 전압 v_D 는 t_2 에서 $2V_S$ 로 된다. 간단하게 하기 위하여 $C_{r1} = C_{r2} = C_r$ 로 하면 i_{Lr} 과 v_D 는 다음과 같다.

$$i_{Lr}(t) = \frac{V_S}{Z_0} \sin \omega_0(t - t_1) \tag{3}$$

$$v_D(t) = V_S[1 - \sin \omega_0(t - t_1)] \tag{4}$$

여기서

$$Z_0 = \sqrt{2 \frac{L_r}{C_r}} \quad \omega_0 = \sqrt{\frac{C_r L_r}{2}}$$

다. 모드 3 ($t_2 \sim t_3$): 정전압과 정전류 상태의 구간.

이 구간에서 등가회로는 그림 3(c)이다. t_2 에서 캐패시터 C_{r1} 과 C_{r2} 가 방전을 시작하면, 전류 통로는 D_{A3} 에서 D_{A1} 과 D_{A4} 로 바뀐다. 따라서 전압 v_D 는 입력전압인 정전압 V_S 로 된다. i_{Lr} 이 정전류가 되므로 L_r 에 유도되는 전압은 0이다. 입력전원 V_S 가 I_L 을 공급한다.

라. 모드4 ($t_3 \sim t_4$): 공진전류 i_{Lr} 이 감소하는 구간.

스위치 M이 t_3 에서 개방되면 이 구간에서 등가회로는 그림 3(d)가 된다. 방전으로 인하여 L_r 의 전류 i_{Lr} 과 C_{r1} 과 C_{r2} 의 양단 전압 v_{Cr} 은 감소한다. 또한 이 구간에서 초기 조건은 $i_{Lr}(t_3) = I_L$ 및 $v_{Cr}(t_3) = V_S$ 이며 t_4 에서 i_{Lr} 은 0이 된다. t_4 이후에 i_{Lr} 은 전류의 방향이 바뀌나 D_{A1} 때문

에 0상태로 있다. i_{Lr} 과 v_D 의 상태방정식은 다음과 같다.

$$i_{Lr}(t) = I_L - \frac{V_S}{Z_0} \sin \omega_0(t - t_3) \quad (5)$$

$$v_D(t) = V_S \cos \omega_0(t - t_3) \quad (6)$$

여기서

$$Z_0 = \sqrt{\frac{L_r}{2C_r}}$$

마. 모드5 (t_4 - t_5):방전으로 전압 v_{Cr} 이 선형적으로 감소하는 구간.

캐패시터 C_{r1} 과 C_{r2} 에 충전된 전하가 다이오드 D_{A1} 과 D_{A2} 를 통하여 방전하면서 전압 v_{Cr} 이 선형적으로 감소하여 t_5 에서 0이 된다. 이 구간에서 폴딩 스너버망의 전류 I_{Cr} 은 출력전류 I_L 이 된다. 그러나 폴딩 스너버 캐패시터 값이 매우 적은 값이므로 이 구간은 매우 짧다. 등가회로는 그림 3(e)가 된다. 전압 v_D 와 i_{Cr} 는 다음과 같다.

$$v_D(t) = \sqrt{(V_S)^2 - (I_L Z_0)^2} - \frac{I_L}{C_r}(t - t_4) \quad (7)$$

$$i_{Cr}(t) = I_L \quad (8)$$

여기서

$$Z_0 = \sqrt{\frac{L_r}{2C_r}}$$

이다.

바. 모드6 ($t_5 - t_6$): 인덕터 L이 감자하는 구간.

이 구간에서 등가회로는 그림 3(f)가 된다. 인덕터 L이 감자 상태로 돌입함으로 L 양단 전압의 극성이 바뀌어 주 다이오드 D가 도통되어 $I_D=I_L$ 이 된다. 이로써 한 주기 동작이 끝났다.

III. 실험 결과 및 검토

그림 5와 그림 6은 주요 파라미터들의 SPICE 시뮬레이션 파형과 실험파형들이다.

사용된 소자는 $L=10mH$, $C_r=50nF$, $L_r=25uH$, $R_L=50ohm$, $C_L=100uF$, $V_S=60V$, $V_{out}=20V$, $M=IRF540$,

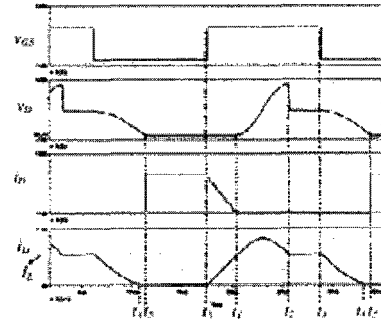


그림 5. SPICE 시뮬레이션 파형
Fig. 5. The simulated waveforms with SPICE.

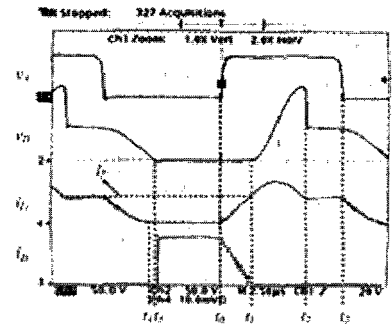


그림 6. 본 논문이 제안한 회로의 실험 결과 파형
Fig. 6. Experimental waveform of proposed circuit.

D_{A1} - D_{A4} =1N4937 이다. 그림 5의 i_{Lr} 과 v_B 에 대한 실험과 시뮬레이션 파형이 그림 4에서 보인 이론 파형과 잘 일치함을 볼 수 있다. 제안한 이 회로의 설계함에 고려해야 할 주요 파라미터는 C_r 과 L_r 정도이다. 구간 t_1 - t_2 , t_3 - t_4 및 t_4 - t_5 는 매우 짧다. 특히 구간 t_4 - t_5 는 C_r 값이 매우 적고 부하전류 I_L 이 매우 크므로 거의 0에 가깝다. 공진전류의 피크 값을 낮추는 것이 바람직하다. 주 스위치 M은 구간 t_5 - t_6 중 어느 때나 도통될 수 있으므로 충격계수(duty factor)의 최대값은 스위치 M이 t_4 직후에 도통되게 함으로 얻을 수 있다. C_r 과 L_r 의 값을 결정시키는 주요 인자는 부하전류의 최소값, 허용되는 리플 계수(ripple factor)의 최대값, 스위칭 주파수들이다.

IV. 결론

능동형 스위치 소자를 추가하지 않고 폴딩 스너버망과 적은 값의 보조 인덕터를 사용하여 소프트하게 역복귀되는 의사 공진 펄스 폭 변조 컨버터를 구현함을 보여주었다. 폴딩 스너버망이 스위치 M이 도통 구간에 주 다이오드 D에 걸리는 역전압을 자동적으로 클램핑시켜주므로 펄스 폭 변조 컨버터의 동작을 쉽게 구현하게 한다. 스위치소자는 영전류에서 턴오프되며 주 다이오

드는 영 전압에서 도통되어 역복귀 전류 현상을 제거시켰다. 실험결과 파형은 해석용 파형 및 시뮬레이션 파형과 잘 일치한다.

참 고 문 헌

- [1] K. H. Liu and Fred C. Y. Lee, "Quasi-Resonant converters - Topologies and Characteristics" IEEE. Trans. on Power Electronics. Vol. PE-2, no.1, Jan. 1987.
- [2] M. M. Jovanovic, C. Zhou and P. Liao, "Evaluation of Active and passive Snubber Techniques for Applications in Power-Factor-Correction Boost Converters," the 6th International Conference on Power Semiconductors and their Applications, Munich, 1992.
- [3] G. Hua, C. S. Leu and F. C. Lee, "Zero-Voltage-Transition PWM Converters" Power Electronic Specialist Conference (PESC) 92, vol.1 pp.55-pp.61, 1992.
- [4] J. K. Chung, G.H. Cho, "A new soft recovery PWM quasi-resonant converter with a folging snubber network" IEEE Trans. Industrial Electronics. Vol. 49. no 2, April, 2002.

저 자 소 개



정진국(정회원)

1973년 한양대학교 전자공학과 학사 졸업.

1977년 한국과학원 전기 및 전자과 전자공학 석사 졸업.

2000년 한국과학 기술원 전기 및 전자과 전자공학 박사 졸업.

1977년~1985년 대우전자(주) 책임 연구원

1986년~1992년 대성반도체(주)

1993년~현재 대림대학 전자정보통신과

<주관심분야 : 반도체 회로설계, 혼성 후막 집적회로설계 및 공정, 전력전자.>